ਅਧਿਆਇ 14

ਅਰਧ ਚਾਲਕ ਇਲੈਕਟ੍ਰਾਨਕੀ-ਪਦਾਰਥ, ਯੁਕਤੀਆਂ ਅਤੇ ਸਰਲ ਸਰਕਟ (Semiconductor Electronics-Materials, Devices and Simple Circuits)

14.1 ਭੂਮਿਕਾ (Introduction)

ਅਜਿਹੀਆਂ ਯੁਕਤੀਆਂ ਜਿਹਨਾਂ ਵਿੱਚ ਇਲੈਕਟ੍ਰਾਨਾਂ ਦਾ ਲਗਾਤਾਰ ਵਹਾਵ ਪ੍ਰਾਪਤ ਕੀਤਾ ਜਾ ਸਕੇ, ਸਾਰੇ ਇਲੈਕਟ੍ਰਾਨੀਕ ਸਰਕਟਾਂ ਲਈ ਆਧਾਰਭੂਤ ਰਚਨਾ ਖੰਡ (Building block) ਹੁੰਦੀਆਂ ਹਨ। ਸਾਲ 1948 ਵਿਚ ਟਰਾਂਜ਼ਿਸਟਰ (Transistor) ਦੀ ਖੋਜ ਤੋਂ ਪਹਿਲਾਂ ਅਜਿਹੀਆਂ ਯੁਕਤੀਆਂ ਵਧੇਰੇ ਕਰਕੇ ਵੈਕਿਊਮ ਟਿਊਬਾਂ (Vacuum Tubes) (ਜਾਂ ਵਾਲਵ) ਸਨ, ਜਿਵੇਂ ਵੈਕਿਊਮ ਡਾਇਓਡ (Diode) ਜਿਸ ਵਿੱਚ ਦੋ ਇਲੈਕਟ੍ਰਾਡ: ਐਨੋਡ (Anode) ਅਤੇ ਕੈਥੋਡ (Cathode) ਹੁੰਦੇ ਹਨ; ਟਰਾਇਓਡ (Triode) ਜਿਸ ਵਿੱਚ ਤਿੰਨ ਇਲੈਕਟ੍ਰਾਡ-ਕੈਥੋਡ, ਪਲੇਟ ਅਤੇ ਗ੍ਰਿਡ ਹੁੰਦੇ ਹਨ; ਟੈਟਰੋਡ ਅਤੇ ਪੈਂਟੋਡ (ਕ੍ਰਮਵਾਰ 4 ਅਤੇ 5 ਇਲੈਕਟ੍ਰਾਡਾਂ ਦੇ ਨਾਲ)। ਕਿਸੇ ਵੈਕਿਊਮ ਟਿਊਬ ਵਿੱਚ ਇਲੈਕਟ੍ਰਾਨਾਂ ਦੀ ਪੂਰਤੀ ਇੱਕ ਗਰਮ ਕੈਥੋਡ ਦੁਆਰਾ ਕੀਤੀ ਜਾਂਦੀ ਹੈ ਅਤੇ ਇਸਦੇ ਵੱਖ ਵੱਖ ਇਲੈਕਟ੍ਰਾਡਾਂ ਦੇ ਵਿੱਚ ਵੋਲਟੇਜ ਨੂੰ ਬਦਲ ਕੇ ਵੈਕਿਊਮ (ਨਿਰਵਾਯੂ) ਵਿੱਚ ਇਲੈਕਟ੍ਰਾਨਾਂ ਦੇ ਵਹਾਵ ਨੂੰ ਕਾਬੂ ਕੀਤਾ ਜਾਂਦਾ ਹੈ।

ਅੰਤਰ ਇਲੈਕਟ੍ਰਾਡੀ ਸਥਾਨ (Inter-electrode space) ਵਿੱਚ ਇਲੈਕਟ੍ਰਾਨਾਂ ਦੇ ਵਹਾਵ ਦੇ ਲਈ ਵੈਕਿਊਮ ਦੀ ਲੋੜ ਹੁੰਦੀ ਹੈ, ਨਹੀਂ ਤਾਂ ਗਤੀ ਕਰਦੇ ਇਲੈਕਟ੍ਰਾਨ ਆਪਣੇ ਰਸਤੇ ਵਿੱਚ ਹਵਾ ਦੇ ਅਣੂਆਂ ਨਾਲ ਟਕਰਾ ਕੇ ਆਪਣੀ ਊਰਜਾ ਗੁਆ ਸਕਦੇ ਹਨ। ਇਹਨਾਂ ਯੁਕਤੀਆਂ ਵਿਚ ਇਲੈਕਟ੍ਰਾਨ ਸਿਰਫ ਕੈਥੋਡ ਤੋਂ ਐਨੋਡ ਵਲ ਵਗ ਸਕਦੇ ਹਨ (ਭਾਵ ਇਲੈਕਟ੍ਰਾਨ ਸਿਰਫ ਇੱਕ ਹੀ ਦਿਸ਼ਾ ਵਿਚ ਵਗ ਸਕਦੇ ਹਨ।) ਇਹੀ ਕਾਰਨ ਹੈ ਕਿ ਇਹਨਾਂ ਯੁਕਤੀਆਂ ਨੂੰ ਆਮ ਕਰਕੇ ਵਾਲਵ (Valve) ਕਹਿੰਦੇ ਹਨ। ਵੈਕਿਊਮ ਟਿਊਬ ਨਾਲ ਬਣੀਆਂ ਯੁਕਤੀਆਂ ਅਕਾਰ ਵਿੱਚ ਵੱਡੀਆਂ ਹੁੰਦੀਆਂ ਹਨ, ਵਧੇਰੇ ਸ਼ਕਤੀ ਦੀ ਖਪਤ ਕਰਦੀਆਂ ਹਨ ਅਤੇ ਇਹਨਾਂ ਦੀ ਵਰਤੋਂ ਲਈ ਉੱਚ ਵੋਲਟੇਜ਼ (~100V) ਦੀ ਲੋੜ ਹੁੰਦੀ ਹੈ। ਇਸਦੇ ਨਾਲ ਇਹਨਾਂ ਦਾ ਜੀਵਨ ਕਾਲ ਵੀ ਘੱਟ ਹੁੰਦਾ ਹੈ ਤੇ ਇਹ ਭਰੋਸੇ ਯੋਗ ਵੀ ਘੱਟ ਹੀ ਹੁੰਦੀਆਂ ਹਨ। ਆਧੁਨਿਕ *ਠੋਸ-ਅਵਸਥਾ ਅਰਧ ਚਾਲਕ ਇਲੈਕਟ੍ਰਾਨਕੀ (Solid State semi-conductor electranics)* ਦੀ ਨੀਂਹ ਸਾਲ 1930 ਵਿੱਚ ਰੱਖੀ ਗਈ ਜਦੋਂ ਇਹ ਅਨੁਭਵ ਕੀਤਾ ਗਿਆ ਕਿ ਕੁਝ ਠੋਸ ਅਵਸਥਾ ਅਰਧ ਚਾਲਕ ਅਤੇ ਉਹਨਾਂ ਦੇ ਜੰਕਸ਼ਨਾਂ (Junction) ਵਿੱਚ ਇਹ ਸੰਭਾਵਨਾ ਹੁੰਦੀ ਹੈ ਕਿ ਉਹਨਾਂ ਵਿਚ ਚਾਰਜ ਵਾਹਕਾਂ (Charge Carrierr) ਦੀ ਸੰਖਿਆ ਅਤੇ ਉਹਨਾਂ ਦੇ ਵਗਣ ਦੀ ਦਿਸ਼ਾ ਨੂੰ ਕਾਬੂ ਕੀਤਾ ਜਾ ਸਕਦਾ ਹੈ। ਪ੍ਰਕਾਸ਼, ਤਾਪ ਊਰਜਾ ਅਤੇ ਘੱਟ ਵੋਲਟੇਜ ਵਰਗੇ ਉੱਤੇਜਕਾਂ ਦੀ ਵਰਤੋਂ ਨਾਲ ਕਿਸੇ ਅਰਧ ਚਾਲਕ ਵਿਚ ਗਤੀਸ਼ੀਲ ਚਾਰਜਾਂ ਦੀ ਸੰਖਿਆ ਵਿੱਚ ਬਦਲਾਵ ਕੀਤਾ ਜਾ ਸਕਦਾ ਹੈ। ਧਿਆਨ ਦੇਣ ਯੋਗ ਗਲ ਇਹ ਹੈ ਕਿ ਅਰਧਚਾਲਕ ਯੁਕਤੀਆਂ ਵਿੱਚ ਚਾਰਜ ਵਾਹਕਾਂ ਦੀ ਪੂਰਤੀ ਅਤੇ ਪ੍ਰਵਾਹ *ਖੁਦ ਠੋਸ ਦੇ ਆਪਣੇ ਅੰਦਰ ਹੀ* ਹੁੰਦਾ ਹੈ, ਜਦੋਂ ਕਿ ਪਹਿਲਾਂ ਪ੍ਰਯੋਗ ਹੋਣ ਵਾਲੀਆਂ ਵੈਕਿਊਮ ਟਿਊਬਾਂ/ਵਾਲਵਾਂ ਵਿਚ ਗਤੀਸ਼ੀਲ ਇਲੈਕਟ੍ਰਾਨਾਂ ਨੂੰ ਗਰਮ ਕੈਥੋਡ ਤੋਂ ਪ੍ਰਾਪਤ ਕੀਤਾ ਜਾਂਦਾ ਸੀ ਅਤੇ *ਨਿਰਵਾਤਿਤ ਸਥਾਨਾਂ ਜਾਂ ਨਿਰਵਾਯੂ* ਵਿਚੋਂ ਪ੍ਰਵਾਹਿਤ ਕੀਤਾ ਜਾਂਦਾ ਸੀ। ਅਰਧਚਾਲਕ ਯੁਕਤੀਆਂ ਵਿਚ ਬਾਹਰੀ ਤਾਪ ਜਾਂ ਵੱਧ ਨਿਰਵਾਤਿਤ ਸਥਾਨ ਦੀ ਲੋੜ ਨਹੀਂ ਹੁੰਦੀ ਹੈ। ਇਹ ਆਕਾਰ ਵਿੱਚ ਛੋਟੀਆਂ ਹੁੰਦੀਆਂ ਹਨ, ਘੱਟ ਸ਼ਕਤੀ ਦਾ ਉਪਯੋਗ ਕਰਦੀਆਂ ਹਨ, ਘੱਟ ਵੋਲਟੇਜ਼ ਤੇ ਕੰਮ ਕਰਦੀਆਂ ਹਨ, ਇਹਨਾਂ ਦਾ ਜੀਵਨ ਲੰਬਾ ਹੁੰਦਾ ਹੈ ਅਤੇ ਇਹ ਭਰੋਸੇਯੋਗ ਹੁੰਦੀਆਂ ਹਨ। ਆਧੁਨਿਕ ਯੁਕਤੀਆਂ ਵਿੱਚ ਵੈਕਿਊਮ ਟਿਊਬਾਂ ਦੇ ਸਿਧਾਂਤ ਤੇ ਕਾਰਜ ਕਰਨ ਵਾਲੀ ਕੈਥੋਡ ਕਿਰਨ ਟਿਊਬ (CRT) ਜਿਸ ਦੀ ਵਰਤੋਂ ਟੈਲੀਵੀਜ਼ਨ ਸੈਟਾਂ ਅਤੇ ਕੰਪਿਊਟਰ ਮੌਨੀਟਰਾਂ ਵਿੱਚ ਕੀਤੀ ਜਾਂਦੀ ਹੈ, ਦੇ ਸਥਾਨ ਤੇ ਠੋਸ ਅਵਸਥਾ ਇਲੈਕਟ੍ਰਾਨਿਕੀ (Solid state electronics) ਤੇ ਆਧਾਰਿਤ ਲਿਕੁਅਡ ਕ੍ਰਿਸਟਲ ਡਿਸਪਲੇ (LCD) ਮਨੀਟਰਾਂ ਦੀ ਵਰਤੋਂ ਹੋਣ ਲਗ ਪਈ ਹੈ। ਅਰਧ ਚਾਲਕ ਯੁਕਤੀਆਂ ਨੂੰ ਓਪਚਾਰਿਕ ਰੂਪ ਵਿੱਚ ਸਮਝੇ ਜਾਣ ਤੋਂ ਵੀ ਬਹੁਤ ਪਹਿਲਾਂ ਕੁਦਰਤ ਵਿੱਚ ਮਿਲਨ ਵਾਲੇ *ਗੈਲੇਨਾ*(ਲੈਡ ਸਲਫਾਈਡ PbS) ਦੇ ਇੱਕ ਕ੍ਰਿਸਟਲ ਜਿਸਦੇ ਨਾਲ ਧਾਤ ਦਾ ਇੱਕ ਸੰਪਰਕ

ਬਿੰਦੂ (Contact Point) ਜੁੜਿਆ ਸੀ, ਦੀ ਵਰਤੋਂ ਰੇਡੀਓ ਤਰੰਗਾਂ ਦੇ ਸੰਸੂਚਕ (Detector) ਦੇ ਰੂਪ ਵਿੱਚ ਕੀਤੀ ਜਾ ਚੁੱਕੀ ਸੀ।

ਨਿਮਨਲਿਖਤ ਸੈਕਸ਼ਨਾਂ ਵਿੱਚ ਅਸੀਂ ਅਰਧ ਚਾਲਕ ਭੌਤਿਕੀ ਦੀਆਂ ਕੁਝ ਮੂਲ ਸੰਕਲਪਨਾਵਾਂ ਨਾਲ ਜਾਣ-ਪਛਾਣ ਕਰਾਂਗੇ ਅਤੇ ਜੰਕਸ਼ਨ ਡਾਇਓਡ (Junction diode) (2-ਇਲੈਕਟ੍ਰਾਡਾਂ ਦੀ ਯੁਕਤੀ) ਅਤੇ ਦੋ ਧਰੁਵੀ ਜੋੜ (Bipolar Junction) ਟਰਾਂਜਿਸਟਰ (3-ਇਲੈਕਟ੍ਰਾਡਾਂ ਦੀ ਯੁਕਤੀ) ਵਰਗੀਆਂ ਕੁਝ ਅਰਧ ਚਾਲਕ ਯੁਕਤੀਆਂ ਦੀ ਚਰਚਾ ਕਰਾਂਗੇ। ਇਹਨਾਂ ਯੁਕਤੀਆਂ ਦੇ ਇਸਤੇਮਾਲ ਨੂੰ ਦਰਸਾਉਣ ਵਾਲੇ ਕੁਝ ਸਰਕਟਾਂ ਦਾ ਵਰਣਨ ਵੀ ਕਰਾਂਗੇ।

14.2 ਧਾਤਾਂ, ਚਾਲਕਾਂ ਅਤੇ ਅਰਧ ਚਾਲਕਾਂ ਦਾ ਵਰਗੀਕਰਨ (Classification of Metals, Conductors and Semiconductors)

ਚਾਲਕਤਾ ਦੇ ਆਧਾਰ ਤੇ (On the basis of Conductivity)

ਬਿਜਲੀ ਚਾਲਕਤਾ (σ) ਜਾਂ ਪ੍ਰਤੀਰੋਧਕਤਾ ($\rho = 1/\sigma$) ਦੇ ਸਾਪੇਖ ਮੁਲਾਂ ਦੇ ਆਧਾਰ ਤੇ ਠੋਸ ਪਦਾਰਥਾਂ ਦਾ ਹੇਠ ਲਿਖੇ ਅਨੁਸਾਰ ਵਰਗੀਕਰਨ ਕੀਤਾ ਜਾਂਦਾ ਹੈ,

(i)ਧਾਤ (Metal): ਇਹਨਾਂ ਦੀ ਪ੍ਰਤੀਰੋਧਕਤਾ ਬਹੁਤ ਘੱਟ (ਜਾਂ ਚਾਲਕਤਾ ਬਹੁਤ ਵੱਧ) ਹੁੰਦੀ ਹੈ।

$$\rho \sim 10^{-2} - 10^{-8}\ \Omega\, m$$

$$\sigma \sim 10^{2} - 10^{8}\ S\, m^{-1}$$

(ii) ਅਰਧ-ਚਾਲਕ (Semiconductor) : ਇਹਨਾਂ ਦੀ ਪ੍ਰਤੀਰੋਧਕਤਾ ਜਾਂ ਚਾਲਕਤਾ ਧਾਤਾਂ ਅਤੇ ਬਿਜਲਰੋਧੀ (ਕੁਚਾਲਕ) ਪਦਾਰਥਾਂ ਦੇ ਵਿਚ ਜਿਹੇ ਹੁੰਦੀ ਹੈ।

$$\rho \sim 10^{-5} - 10^{6}\ \Omega\, m$$

$$\sigma \sim 10^{5} - 10^{-6}\ S\, m^{-1}$$

(iii) ਬਿਜਲੀਰੋਧੀ (Insulators) : ਇਹਨਾਂ ਦੀ ਪ੍ਰਤੀਰੋਧਕਤਾ ਬਹੁਤ ਜ਼ਿਆਦਾ (ਜਾਂ ਚਾਲਕਤਾ ਬਹੁਤ ਘੱਟ) ਹੁੰਦੀ ਹੈ।

$$\rho \sim 10^{11} - 10^{19}\ \Omega\, m$$

$$\sigma \sim 10^{-11} - 10^{-19}\ S\, m^{-1}$$

ਉਪਰ ਦਿੱਤੇ ਗਏ ρ ਅਤੇ σ ਦੇ ਮਾਨ ਸਿਰਫ ਇਹਨਾਂ ਦੇ ਪਰਿਮਾਣਾਂ ਦੇ ਸੂਚਕ ਹਨ ਅਤੇ ਦਿੱਤੀ ਗਈ ਰੇਂਜ (Range) ਤੋਂ ਬਾਹਰ ਵੀ ਜਾ ਸਕਦੇ ਹਨ। ਧਾਤ, ਬਿਜਲੀਰੋਧੀ ਪਦਾਰਥ ਅਤੇ ਅਰਧਚਾਲਕਾਂ ਵਿੱਚ ਅੰਤਰ ਕਰਨ ਦੇ ਲਈ ਪ੍ਰਤੀਰੋਧਕਤਾ ਦਾ ਸਾਪੇਖੀ ਮਾਨ ਹੀ ਸਿਰਫ ਮਾਪਦੰਡ ਨਹੀਂ ਹੈ। ਕੁਝ ਦੂਸਰੇ ਅੰਤਰ ਵੀ ਹਨ, ਜੋ, ਜਿਵੇਂ-ਜਿਵੇਂ ਅਸੀਂ ਪਾਠ ਵਿੱਚ ਅੱਗੇ ਵਧਾਂਗੇ, ਸਪਸ਼ਟ ਹੁੰਦੇ ਜਾਣਗੇ। ਇਸ ਪਾਠ ਵਿੱਚ ਸਾਡੀ ਰੁਚੀ ਅਰਧਚਾਲਕਾਂ ਦੇ ਅਧਿਐਨ ਵਿੱਚ ਹੈ ਜੋ ਕਈ ਤਰ੍ਹਾਂ ਦੇ ਹੋ ਸਕਦੇ ਹਨ।

(i) *ਤੱਤਵਿਕ ਅਰਧਚਾਲਕ (Elemental Semiconductors)*- Si ਅਤੇ Ge

(ii) *ਯੌਗਿਕ ਅਰਧਚਾਲਕ (Compoud Semiconductors):* ਉਦਾਹਰਨ ਹੈ -

- *ਅਕਾਰਬਨਿਕ* - CdS, GaAs, CdSe, InP ਆਦਿ।
- *ਕਾਰਬਨਿਕ* - ਐਂਥਰਾਸੀਨ, ਡੋਪਡ (Doped) ਥੈਲੋਸਿਆਨੀਨਸ (Pthalocyanines) ਆਦਿ।
- *ਕਾਰਬਨਿਕ ਬਹੁਲਕ (Organic polymers) :* ਪਾਲੀਪਾਈਰੋਲ (polypyrrole), ਪਾਲੀਐਨੀਲੀਨ (polyaniline), ਪਾਲੀਥਾਇਓਫੀਨ (polythiophene) ਆਦਿ।

ਅੱਜਕਲ ਉਪਲਬਧ ਵਧੇਰੇ ਅਰਧਚਾਲਕ ਯੁਕਤੀਆਂ ਤੱਤਵਿਕ (Elemental) ਅਰਧਚਾਲਕ Si ਜਾਂ Ge ਅਤੇ ਯੌਗਿਕ *ਅਕਾਰਬਨਿਕ ਅਰਧਚਾਲਕਾਂ* ਤੇ ਹੀ ਅਧਾਰਿਤ ਹਨ । ਪਰ ਸਾਲ 1990 ਦੇ ਬਾਦ ਕਾਰਬਨਿਕ ਅਰਧਚਾਲਕ ਅਤੇ ਅਰਧਚਾਲਕੀ ਬਹੁਲਕਾਂ ਦਾ ਇਸਤੇਮਾਲ ਕਰਕੇ ਕੁਝ ਅਰਧਚਾਲਕੀ ਯੁਕਤੀਆਂ ਦਾ ਵਿਕਾਸ ਹੋਇਆ ਜਿਸ ਨਾਲ ਭਵਿਖ ਦੇ ਲਈ ਬਹੁਲਕ ਇਲੈਕਟ੍ਰਾਨਕੀ ਅਤੇ ਆਣਵਿਕ ਇਲੈਕਟ੍ਰਾਨਕੀ (Molecular electronics) ਦੀ ਤਕਨੀਕ ਦਾ ਉਦੈ ਹੋਣ ਦੇ ਸੰਕੇਤ ਮਿਲਦੇ ਹਨ । ਇਸ ਅਧਿਆਇ ਵਿੱਚ ਸਿਰਫ ਅਕਾਰਬਨਿਕ ਅਰਧਚਾਲਕ, ਖਾਸ ਕਰਕੇ ਤੱਤਵਿਕ ਅਰਧਚਾਲਕਾਂ Si ਅਤੇ Ge ਦੇ ਅਧਿਐਨ ਤੱਕ ਹੀ ਸੀਮਤ ਰਹਾਂਗੇ। ਤੱਤਵਿਕ ਅਰਧਚਾਲਕਾਂ ਦੀ ਵਿਵੇਚਨਾਂ

ਦੇ ਲਈ ਇਥੇ ਜਿਹੜੀਆਂ ਆਮ ਸੰਕਲਪਨਾਵਾਂ ਨੂੰ ਪੇਸ਼ ਕੀਤਾ ਗਿਆ ਹੈ ਉਹ ਕਿਸੇ ਨਾ ਕਿਸੇ ਰੂਪ ਵਿਚ ਬਹੁਤਿਆਂ ਯੋਗਿਕ ਅਰਧ ਚਾਲਕਾਂ ਤੇ ਲਾਗੂ ਹੁੰਦੀਆਂ ਹਨ ।

ਊਰਜਾ ਬੈਂਡ ਦੇ ਆਧਾਰ ਤੇ (On the Basis of Energy Bands)

ਬੋਹਰ (Bohr) ਪਰਮਾਣੂ ਮਾਡਲ ਅਨੁਸਾਰ ਕਿਸੇ ਇਕੱਲੇ ਅਲਗ-ਥਲਗ ਪਰਮਾਣੂ (an isolated atom) ਵਿਚ ਉਸਦੇ ਕਿਸੇ ਇਲੈਕਟ੍ਰਾਨ ਦੀ ਊਰਜਾ ਉਸ ਇਲੈਕਟ੍ਰਾਨ ਦੀ ਕਕਸ਼ਾ (orbits) ਜਿਸ ਵਿੱਚ ਉਹ ਚੱਕਰ ਕਟ ਰਿਹਾ ਹੈ ਤੇ ਨਿਰਭਰ ਕਰਦੀ ਹੈ। ਪਰ ਜਦੋਂ ਪਰਮਾਣੂ ਇੱਕ ਦੂਸਰੇ ਦੇ ਨੇੜੇ ਆਕੇ ਕੋਈ ਠੋਸ ਬਣਾ ਲੈਂਦੇ ਹਨ ਤਾਂ ਉਹ ਇੱਕ ਦੂਸਰੇ ਦੇ ਬਹੁਤ ਹੀ ਨੇੜੇ ਹੋ ਜਾਂਦੇ ਹਨ, ਇਸ ਲਈ ਬਹੁਤੇ ਨੇੜਲੇ ਪਰਮਾਣੂਆਂ ਦੇ ਇਲੈਕਟ੍ਰਾਨਾਂ ਦੀਆਂ ਬਾਹਰਲੀਆਂ ਕਕਸ਼ਾਵਾਂ (Orbits) ਬਹੁਤ ਹੀ ਜਿਆਦਾ ਨੇੜੇ-ਨੇੜੇ ਆ ਜਾਂਦੀਆਂ ਹਨ ਅਤੇ ਇਥੋਂ ਤੱਕ ਕਿ ਇੱਕ ਦੂਸਰੇ ਨੂੰ ਢੱਕ ਲੈਂਦੀਆਂ (Overlap) ਹਨ। ਇਸ ਦੇ ਨਤੀਜੇ ਵਜੋਂ ਕਿਸੇ ਠੋਸ ਵਿਚ ਇਲੈਕਟ੍ਰਾਨ ਦੀ ਗਤੀ ਦੀ ਪ੍ਰਕ੍ਰਿਤੀ ਕਿਸੇ ਅਲਗ-ਥਲਗ ਪਰਮਾਣੂ ਵਿਚਲੇ ਇਲੈਕਟ੍ਰਾਨ ਦੀ ਗਤੀ ਤੋਂ ਬਹੁਤ ਹੀ ਵੱਖਰੇ ਤਰ੍ਹਾਂ ਦੀ ਹੋ ਜਾਂਦੀ ਹੈ।

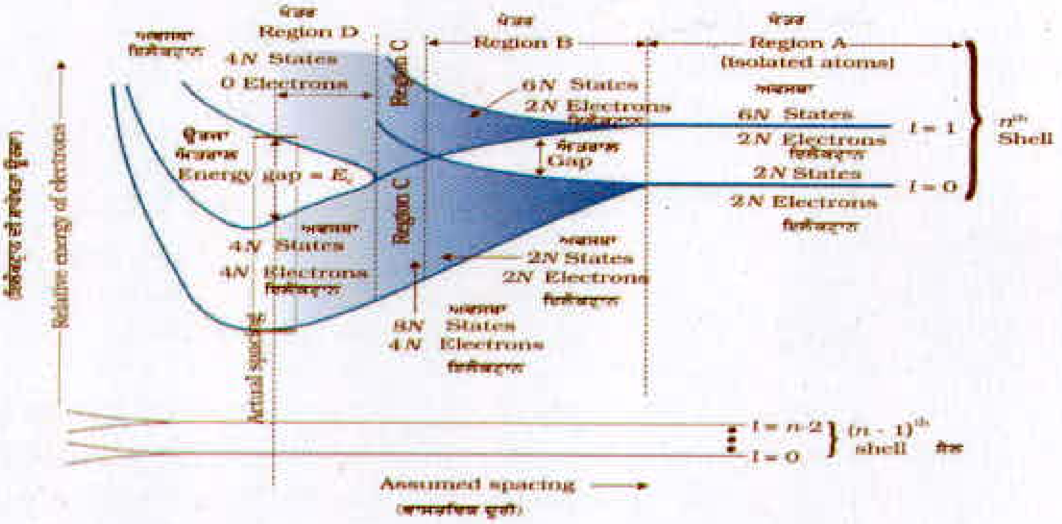
ਕਿਸੇ ਕ੍ਰਿਸਟਲ ਦੇ ਅੰਦਰ ਹਰੇਕ ਇਲੈਕਟ੍ਰਾਨ ਦੀ ਆਪਣੀ ਵਿਲੱਖਣ ਸਥਿਤੀ ਹੁੰਦੀ ਹੈ ਅਤੇ ਕੋਈ ਦੋ ਇਲੈਕਟ੍ਰਾਨਾਂ ਦੇ ਚਾਰੋਂ ਪਾਸੇ ਚਾਰਜਾਂ ਦਾ ਪੈਟਰਨ ਯਥਾਰਥ ਰੂਪ ਵਿੱਚ ਇਕੋ ਜਿਹਾ ਨਹੀਂ ਹੁੰਦਾ। ਇਹੀ ਕਾਰਨ ਹੈ ਕਿ ਹਰੇਕ ਇਲੈਕਟ੍ਰਾਨ ਦੇ *ਊਰਜਾ ਪਧੱਰ (Energy level)* ਵੱਖਰੇ ਹੁੰਦੇ ਹਨ। ਇਹ ਵੱਖਰੇ ਊਰਜਾ ਪਧੱਰ ਜਿਹਨਾਂ ਵਿੱਚ ਊਰਜਾ ਦਾ ਪਰਿਵਰਤਨ ਲਗਾਤਾਰ ਹੁੰਦਾ ਰਹਿੰਦਾ ਹੈ, *ਊਰਜਾ ਬੈਂਡਾਂ (Energy bands)* ਦਾ ਨਿਰਮਾਣ ਕਰਦੇ ਹਨ। ਉਹ ਊਰਜਾ ਪੱਧਰ ਜਿਹਨਾਂ ਵਿੱਚ ਸੰਯੋਜਕਤਾ ਇਲੈਕਟ੍ਰਾਨਾਂ (Covalent electrons) ਦੇ ਊਰਜਾ ਪਧੱਰ ਸ਼ਾਮਿਲ ਹਨ ਨੂੰ *ਸੰਯੋਜਕਤਾ ਬੈਂਡ* (Valance band) ਕਿਹਾ ਜਾਂਦਾ ਹੈ। ਸੰਯੋਜਕਤਾ ਬੈਂਡ ਦੇ ਉਪਰ ਮੌਜੂਦ ਬੈਂਡ ਨੂੰ *ਚਾਲਨ ਬੈਂਡ* (Conduction band) ਕਹਿੰਦੇ ਹਨ ।ਬਿਨਾਂ ਕਿਸੇ ਬਾਹਰੀ ਊਰਜਾ ਦੇ, ਸਾਰੇ ਸੰਯੋਜਕਤਾ ਇਲੈਕਟ੍ਰਾਨ ਸੰਯੋਜਕਤਾ ਬੈਂਡ ਵਿਚ ਰਹਿੰਦੇ ਹਨ। ਜੇ ਚਾਲਣ ਬੈਂਡ ਵਿੱਚ ਨਿਮਨਤਮ ਪੱਧਰ ਚਾਲਣ ਬੈਂਡ ਦੇ ਉੱਚਤਮ ਪਧੱਰ ਤੋਂ ਵੀ ਹੇਠਾਂ ਹੈ ਤਾਂ ਸੰਯੋਜਕਤਾ ਬੈਂਡ ਦੇ ਇਲੈਕਟ੍ਰਾਨ ਸੌਖਿਆਂ ਹੀ ਚਾਲਨ ਬੈਂਡ ਵਿਚ ਆਵਾਜਾਈ ਕਰ ਸਕਦੇ ਹਨ। ਆਮ ਕਰਕੇ ਚਾਲਣ ਬੈਂਡ ਖਾਲੀ ਹੁੰਦਾ ਹੈ। ਪਰ ਜਦੋਂ ਇਹ ਬੈਂਡ ਸੰਯੋਜਕਤਾ ਬੈਂਡ ਨੂੰ ਢਕਦਾ ਹੈ ਤਾਂ ਇਲੈਕਟ੍ਰਾਨ ਸੁਤੰਤਰਤਾਪੂਰਵਕ ਇਸਦੇ ਅੰਦਰ ਜਾ ਸਕਦੇ ਹਨ। ਅਜਿਹਾ ਧਾਤਵਿਕ ਚਾਲਕਾਂ (Metallic Conductors) ਵਿੱਚ ਹੁੰਦਾ ਹੈ।

ਜੇ ਚਾਲਣ ਬੈਂਡ ਅਤੇ ਸੰਯੋਜਕਤਾ ਬੈਂਡ ਵਿਚ ਕੋਈ ਊਰਜਾ ਅੰਤਰਾਲ (Gap) ਹੈ, ਤਾਂ ਸੰਯੋਜਕਤਾ ਬੈਂਡ ਦੇ ਸਾਰੇ ਇਲੈਕਟ੍ਰਾਨ ਬੱਨ੍ਹੇ ਹੁੰਦੇ ਹਨ ਅਤੇ ਚਾਲਨ ਬੈਂਡ ਵਿੱਚ ਕੋਈ ਮੁਕਤ ਇਲੈਕਟ੍ਰਾਨ ਉਪਲਬਧ ਨਹੀਂ ਹੁੰਦਾ। ਇਹ ਪਦਾਰਥ ਨੂੰ ਬਿਜਲੀਰੋਧੀ ਬਣਾ ਦਿੰਦਾ ਹੈ ਪਰ ਸੰਯੋਜਕਤਾ ਬੈਂਡ ਦੇ ਕੁਝ ਇਲੈਕਟ੍ਰਾਨ ਬਾਹਰੀ ਊਰਜਾ ਪ੍ਰਾਪਤ ਕਰਕੇ ਸੰਯੋਜਕਤਾ ਬੈਂਡ ਅਤੇ ਚਾਲਨ ਬੈਂਡ ਦੇ ਵਿਚਲੇ ਗੈਪ ਨੂੰ ਪਾਰ ਕਰ ਸਕਦੇ ਹਨ। ਤਦ ਇਹ ਇਲੈਕਟ੍ਰਾਨ ਚਾਲਨ ਬੈਂਡ ਵਿੱਚ ਪੁੱਜ ਕੇ ਅਤੇ ਸੰਯੋਜਕਤਾ ਬੈਂਡ ਵਿੱਚ ਖਾਲੀ ਊਰਜਾ ਪੱਧਰ ਪੈਦਾ ਕਰ ਦਿੰਦੇ ਹਨ ਜਿਹਨਾਂ ਵਿੱਚ ਹੋਰ ਇਲੈਕਟ੍ਰਾਨ ਜਾ ਸਕਦੇ ਹਨ। ਇਸ ਤਰ੍ਹਾਂ ਇਹ ਕਿਰਿਆ ਚਾਲਨ ਬੈਂਡ ਵਿੱਚ ਇਲੈਕਟ੍ਰਾਨਾਂ ਅਤੇ ਸੰਯੋਜਕਤਾ ਬੈਂਡ ਵਿੱਚ ਖਾਲੀ ਥਾਵਾਂ ਹੋਣ ਦੇ ਕਾਰਨ ਚਾਲਨ ਦੀ ਸੰਭਾਵਨਾ ਪੈਦਾ ਕਰਦੀ ਹੈ।

ਆਓ, ਹੁਣ ਅਸੀਂ ਵਿਚਾਰ ਕਰੀਏ ਕਿ N ਪਰਮਾਣੂਆਂ ਵਾਲੇ Si ਜਾਂ Ge ਕ੍ਰਿਸਟਲ ਦੇ ਕੇਸ ਵਿੱਚ ਕੀ ਹੁੰਦਾ ਹੈ। Si ਵਿੱਚ ਸਭ ਤੋਂ ਬਾਹਰ ਵਾਲੀ ਕਕਸ਼ਾ (Outermost orbit), ਤੀਸਰੀ ਕਕਸ਼ਾ ($n = 3$) ਹੁੰਦੀ ਹੈ, ਜਦੋਂ ਕਿ Ge ਵਿੱਚ ਸਭ ਤੋਂ ਬਾਹਰ ਵਾਲੀ ਕਕਸ਼ਾ ਚੌਥੀ ਕਕਸ਼ਾ ($n = 4$) ਹੁੰਦੀ ਹੈ। ਇਹਨਾਂ ਦੀ ਸਭ ਤੋਂ ਬਾਹਰ ਵਾਲੀ ਕਕਸ਼ਾ ਵਿੱਚ 4N ਇਲੈਕਟ੍ਰਾਨ (2s ਅਤੇ 2p ਇਲੈਕਟ੍ਰਾਨ) ਹੁੰਦੇ ਹਨ। ਇਸ ਲਈ ਇਸ ਕ੍ਰਿਸਟਲ ਵਿੱਚ ਬਾਹਰਲੇ ਇਲੈਕਟ੍ਰਾਨਾਂ ਦੀ ਕੁੱਲ ਸੰਖਿਆ 4N ਹੋਈ। ਕਿਸੇ ਸਭ ਤੋਂ ਬਾਹਰਲੀ ਕਕਸ਼ਾ ਵਿੱਚ ਵੱਧ ਤੋਂ ਵੱਧ ਇਲੈਕਟ੍ਰਾਨਾਂ ਦੀ ਸੰਖਿਆ 8 (2s + 6p ਇਲੈਕਟ੍ਰਾਨ) ਹੁੰਦੀ ਹੈ। ਇਸ ਲਈ 4N ਸੰਯੋਜਕਤਾ ਇਲੈਕਟ੍ਰਾਨਾਂ ਲਈ ਉਪਲਬਧ ਊਰਜਾ ਪਧੱਰ 8N ਹਨ। ਇਹ 8N ਟੁੱਟਵੇਂ (Discrete) ਊਰਜਾ ਪਧੱਰ ਜਾਂ ਤਾਂ ਕੋਈ ਨਿਰੰਤਰ ਬੈਂਡ ਬਣਾ ਸਕਦੇ ਹਨ ਜਾਂ ਇਹ ਬੈਂਡਾਂ ਦੇ ਵੱਖ-ਵੱਖ ਸਮੂਹ ਬਣਾ ਸਕਦੇ ਹਨ, ਜੋ ਕ੍ਰਿਸਟਲ ਵਿੱਚ ਪਰਮਾਣੂਆਂ ਦੇ ਵਿੱਚ ਦੂਰੀਆਂ ਤੇ ਨਿਰਭਰ ਕਰਦਾ ਹੈ। [ਠੋਸਾਂ ਦਾ ਬੈਂਡ ਸਿਧਾਂਤ-ਬਾਕਸ ਦੇਖੋ] ।

Si ਅਤੇ Ge ਦੇ ਕ੍ਰਿਸਟਲ ਜਾਲਕਾਂ (Crystal Lattice) ਵਿਚ ਪਰਮਾਣੂਆਂ ਦੇ ਵਿੱਚ ਦੀਆਂ ਦੂਰੀਆਂ ਤੇ, ਇਹਨਾਂ 8N ਪੱਧਰਾਂ ਦਾ ਊਰਜਾ ਬੈਂਡ ਦੋ ਭਾਗਾਂ ਵਿਚ ਟੁੱਟ ਜਾਂਦਾ ਹੈ, ਜਿਹਨਾਂ ਵਿੱਚ *ਊਰਜਾ ਅੰਤਰਾਲ* (energy gap) E_g (ਚਿੱਤਰ 14.1) ਦਾ ਵਖਰੇਂਵਾ ਹੁੰਦਾ ਹੈ। ਤਾਪਮਾਨ ਦੇ ਪਰਮ ਸਿਫ਼ਰ (Absolute Zero) ਤੇ 4N ਸੰਯੋਜਕਤਾ ਇਲੈਕਟ੍ਰਾਨਾਂ ਨਾਲ ਪੂਰੀ ਤਰ੍ਹਾਂ ਭਰਿਆ ਨਿਮਨ ਬੈਂਡ (Lower band) *ਸੰਯੋਜਕਤਾ ਬੈਂਡ* ਹੁੰਦਾ ਹੈ। ਹੋਰ ਬੈਂਡ ਜਿਹਨਾਂ ਵਿੱਚ 4N ਊਰਜਾ ਪੱਧਰ ਹੁੰਦੇ ਹਨ, ਉਹਨਾਂ ਨੂੰ *ਚਾਲਨ ਬੈਂਡ* ਕਹਿੰਦੇ ਹਨ, ਅਤੇ ਇਹ ਪਰਮ ਸਿਫ਼ਰ ਤਾਪਮਾਨ ਤੇ ਪੂਰੀ ਤਰ੍ਹਾਂ ਖ਼ਾਲੀ ਹੁੰਦਾ ਹੈ।

ਠੋਸਾਂ ਦਾ ਬੈਂਡ ਸਿਧਾਂਤ(Band theory of solids):



ਚਿੱਤਰ 14.1 ਦੇਖੋ। ਇਸ ਵਿੱਚ ਚਾਲਨ ਬੈਂਡ ਵਿੱਚ ਸਭ ਤੋਂ ਹੇਠਲੇ ਊਰਜਾ ਪੱਧਰ ਨੂੰ Ec ਦੇ ਰੂਪ ਵਿੱਚ ਅਤੇ ਸੰਯੋਜਕਤਾ ਬੈਂਡ ਵਿੱਚ ਸਭ ਤੋਂ ਉੱਚੇ ਊਰਜਾ ਪੱਧਰ ਨੂੰ Ev ਦੇ ਰੂਪ ਵਿੱਚ ਦਰਸਾਇਆ ਗਿਆ ਹੈ। Ec ਦੇ ਉਪਰ ਅਤੇ Ev ਦੇ ਹੇਠਾਂ ਇਹਨਾਂ ਵਿੱਚ ਇੱਕ ਦੂਸਰੇ ਦੇ ਬਹੁਤ ਨੇੜੇ ਬਹੁਤ ਸਾਰੇ ਊਰਜਾ ਪੱਧਰ ਦਰਸਾਏ ਗਏ ਹਨ।

ਮੰਨ ਲਓ ਕਿ Si ਅਤੇ Ge ਕ੍ਰਿਸਟਲ ਵਿੱਚ N ਪਰਮਾਣੂ ਹਨ। ਹਰੇਕ ਪਰਮਾਣੂ ਦੇ ਇਲੈਕਟ੍ਰਾਨਾਂ ਦੀਆਂ ਵੱਖ ਵੱਖ ਕਕਸ਼ਾਵਾਂ ਵਿੱਚ ਟੁੱਟਵੀਆਂ ਊਰਜਾਵਾਂ ਹੋਣਗੀਆਂ। ਜੇ ਸਾਰੇ ਪਰਮਾਣੂ ਅਲਗ-ਅਲਗ ਹੋਣ, ਭਾਵ ਇੱਕ ਦੂਸਰੇ ਤੋਂ ਬਹੁਤ ਦੂਰੀ ਤੇ ਹੋਣ, ਤਾਂ ਇਲੈਕਟ੍ਰਾਨ ਊਰਜਾਵਾਂ ਉਹੀ ਰਹਿਣਗੀਆਂ। ਪਰ ਇੱਕ ਕ੍ਰਿਸਟਲ ਵਿੱਚ ਪਰਮਾਣੂ ਇੱਕ ਦੂਸਰੇ ਦੇ ਬਹੁਤ ਨੇੜੇ (2 ਤੋਂ 3Å) ਹੁੰਦੇ ਹਨ ਅਤੇ ਇਸ ਲਈ ਇਲੈਕਟ੍ਰਾਨ ਇੱਕ ਦੂਸਰੇ ਨਾਲ ਅਤੇ ਨੇੜਲੀਆਂ ਪਰਮਾਣੂ ਕੋਰਾਂ ਨਾਲ ਵੀ ਆਪਸੀ ਕਿਰਿਆ ਕਰਦੇ ਹਨ। ਸਭ ਤੋਂ ਬਾਹਰੀ ਕਕਸ਼ਾ ਦੇ ਇਲੈਕਟ੍ਰਾਨ ਇਸ ਆਪਸੀ ਕਿਰਿਆ ਨੂੰ ਸਭ ਤੋਂ ਵੱਧ ਅਨੁਭਵ ਕਰਦੇ ਹਨ, ਜਦੋਂਕਿ ਅੰਦਰਲੀਆਂ ਕਕਸ਼ਾਵਾਂ ਜਾਂ ਕੋਰਾਂ ਦੇ ਇਲੈਕਟ੍ਰਾਨਾਂ ਦੀਆਂ ਊਰਜਾਵਾਂ ਤੇ ਪ੍ਰਭਾਵ ਨਹੀਂ ਪੈਂਦਾ ਹੈ। ਇਸ ਲਈ Si ਜਾਂ Ge ਕ੍ਰਿਸਟਲ ਵਿੱਚ ਇਲੈਕਟ੍ਰਾਨ ਊਰਜਾਵਾਂ ਨੂੰ ਸਮਝਣ ਦੇ ਲਈ ਸਾਨੂੰ ਸਿਰਫ ਸਭ ਤੋਂ ਬਾਹਰਲੀ ਕਕਸ਼ਾ ਦੇ ਇਲੈਕਟ੍ਰਾਨਾਂ ਦੀਆਂ ਊਰਜਾਵਾਂ ਵਿੱਚ ਅੰਤਰ ਤੇ ਵਿਚਾਰ ਕਰਨ ਦੀ ਹੀ ਲੋੜ ਹੈ। Si ਦੇ ਲਈ ਸਭ ਤੋਂ ਬਾਹਰਲੀ ਕਕਸ਼ਾ ਤੀਸਰੀ ਕਕਸ਼ਾ ਹੈ (n = 3) ਜਦੋਂ ਕਿ Ge ਦੇ ਲਈ ਸਭ ਤੋਂ ਬਾਹਰਲੀ ਕਕਸ਼ਾ ਚੌਥੀ ਕਕਸ਼ਾ ਹੈ (n = 4)। ਇਹਨਾਂ ਦੋਨਾਂ ਤੱਤਾਂ ਦੀ ਸਭ ਤੋਂ ਬਾਹਰਲੀ ਕਕਸ਼ਾ ਵਿੱਚ ਇਲੈਕਟ੍ਰਾਨਾਂ ਦੀ ਸੰਖਿਆ 4 ਹੈ (2s ਅਤੇ 2p ਇਲੈਕਟ੍ਰਾਨ)। ਇਸ ਲਈ ਕ੍ਰਿਸਟਲ ਵਿੱਚ ਬਾਹਰੀ ਇਲੈਕਟ੍ਰਾਨਾਂ ਦੀ ਸੰਪੂਰਨ ਸੰਖਿਆ 4N ਹੋ ਗਈ। ਸਭ ਤੋਂ

ਬਾਹਰਲੀ ਕਕਸ਼ਾ ਵਿੱਚ ਇਲੈਕਟ੍ਰਾਨਾਂ ਦੀ ਵੱਧ ਤੋਂ ਵੱਧ ਸੰਭਵ ਸੰਖਿਆ 8 ਹੈ (2s + 6p ਇਲੈਕਟ੍ਰਾਨ)। ਇਸ ਲਈ 4N ਇਲੈਕਟ੍ਰਾਨਾਂ ਵਿਚੋਂ 2N ਇਲੈਕਟ੍ਰਾਨ ਤਾਂ, 2N s-ਅਵਸਥਾਵਾਂ (ਆਰਬੀਟਲ ਕੁਆਂਟਮ ਨੰਬਰ l = 0) ਵਿੱਚ ਹੋਣਗੇ ਅਤੇ ਬਾਕੀ 2N ਇਲੈਕਟ੍ਰਾਨ 6N p-ਅਵਸਥਾਵਾਂ ਵਿੱਚ ਹੋਣਗੇ। ਸਪਸ਼ਟ ਹੈ ਕਿ ਕੁਝ p-ਇਲੈਕਟ੍ਰਾਨ ਅਵਸਥਾਵਾਂ ਖਾਲੀ ਹੀ ਰਹਿਣਗੀਆਂ ਜਿਵੇਂ ਚਿੱਤਰ ਵਿੱਚ ਸਭ ਤੋਂ ਸੱਜੇ ਹਿੱਸੇ ਵਿੱਚ ਦਿਖਾਇਆ ਗਿਆ ਹੈ। ਇਹ ਚੰਗੀ ਤਰ੍ਹਾਂ ਅਲਗ-ਥਲਗ ਹੋਏ ਜਾਂ ਇੱਕਲੇ ਪਰਮਾਣੂ ਦੀ ਸਥਿਤੀ ਹੈ (ਚਿੱਤਰ ਵਿੱਚ ਖੇਤਰ A)

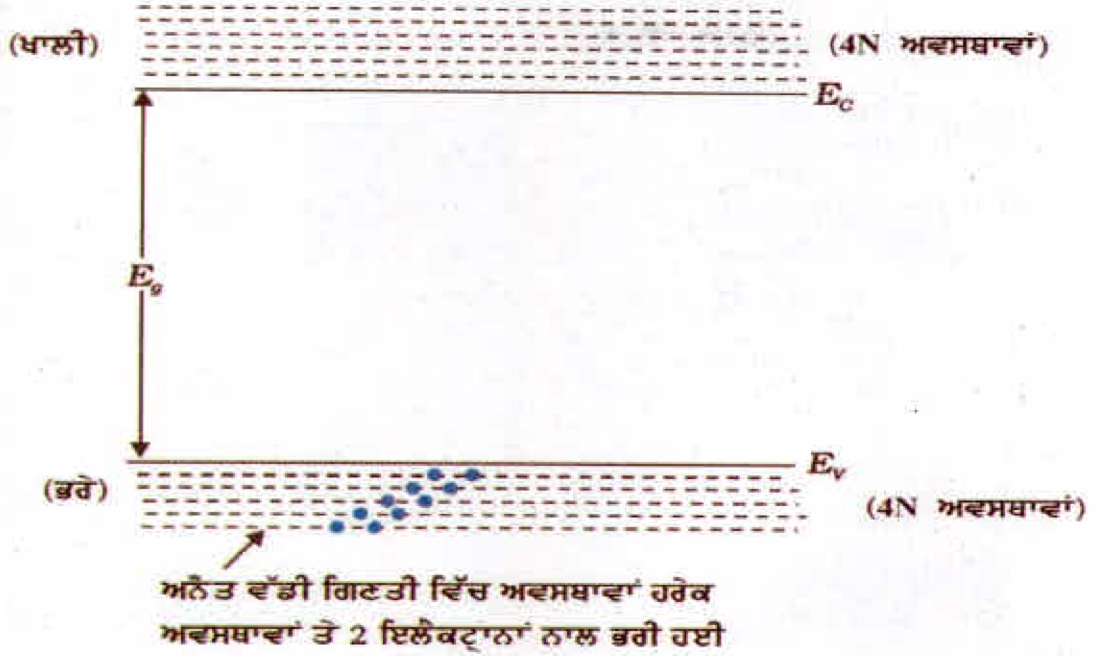
ਮੰਨ ਲਓ ਕਿ ਇਹ ਪਰਮਾਣੂ ਇੱਕ ਠੋਸ ਬਣਾਉਣ ਦੇ ਲਈ ਇੱਕ ਦੂਸਰੇ ਦੇ ਹੋਰ ਨੇੜੇ ਆਉਣਾ ਸ਼ੁਰੂ ਕਰਦੇ ਹਨ। ਵੱਖ-ਵੱਖ ਪਰਮਾਣੂਆਂ ਦੇ ਇਲੈਕਟ੍ਰਾਨਾਂ ਦੇ ਵਿੱਚ ਆਪਸੀ ਕਿਰਿਆ ਦੇ ਕਾਰਨ ਸਭ ਤੋਂ ਬਾਹਰਲੀ ਕਕਸ਼ਾ ਦੇ ਇਹਨਾਂ ਇਲੈਕਟ੍ਰਾਨਾਂ ਦੀਆਂ ਊਰਜਾਵਾਂ ਬਦਲ ਸਕਦੀਆਂ ਹਨ (ਵੱਧ ਜਾਂ ਘੱਟ ਸਕਦੀਆਂ ਹਨ)। l =1 ਦੀਆਂ 6N ਅਵਸਥਾਵਾਂ, ਜਿਹਨਾਂ ਦੀਆਂ ਊਰਜਾਵਾਂ ਸ਼ੁਰੂ ਵਿੱਚ ਅਲਗ-ਥਲਗ ਪਰਮਾਣੂਆਂ ਲਈ ਇਕ ਜਿਹੀਆਂ (Identical) ਸਨ, ਹੁਣ ਫੈਲ ਕੇ ਊਰਜਾ ਬੈਂਡ ਬਣਾਉਂਦੀਆਂ ਹਨ (ਚਿੱਤਰ ਵਿੱਚ ਖੇਤਰ B) ਇਸ ਤਰ੍ਹਾਂ l = 0 ਦੀਆਂ 2N ਅਵਸਥਾਵਾਂ, ਜਿਹਨਾਂ ਦੀਆਂ ਊਰਜਾਵਾਂ ਅਲਗ-ਥਲਗ ਪਰਮਾਣੂਆਂ ਦੇ ਲਈ ਇਕੋ ਜਿਹੀਆਂ (Identical) ਸਨ, ਉਹ ਵੀ ਇੱਕ ਹੋਰ ਊਰਜਾ ਬੈਂਡ ਵਿੱਚ ਟੁੱਟ ਜਾਂਦੀਆਂ ਹਨ (ਚਿੱਤਰ ਦੇ ਖੇਤਰ B ਨੂੰ ਧਿਆਨ ਪੂਰਵਕ ਦੇਖੋ)। ਇਹ ਬੈਂਡ ਪਹਿਲੇ ਬੈਂਡ ਨਾਲੋਂ *ਇੱਕ ਊਰਜਾ ਅੰਤਰਾਲ* (Energy Gap) ਨਾਲ ਵੱਖਰਾ ਰਹਿੰਦਾ ਹੈ ।

ਪਰਮਾਣੂਆਂ ਵਿੱਚ ਹੋਰ ਵੀ ਘੱਟ ਦੂਰੀ ਹੋ ਜਾਣ ਤੇ, ਬੇਸ਼ਕ, ਇੱਕ ਅਜਿਹਾ ਖੇਤਰ ਆਉਂਦਾ ਹੈ ਜਦੋਂ ਇਹ ਬੈਂਡ ਇੱਕ ਦੂਸਰੇ ਵਿੱਚ ਘੁਲ ਮਿਲ ਜਾਂਦੇ ਹਨ। ਉਪਰਲੇ ਪਰਮਾਣਵੀਂ ਊਰਜਾ ਪੱਧਰ ਦੀ ਸਭ ਤੋਂ ਹੇਠਲੀ ਊਰਜਾ ਅਵਸਥਾ ਹੇਠਲੇ ਵਾਲੇ ਪਰਮਾਣਵੀਂ ਊਰਜਾ ਪੱਧਰ ਦੀ ਸਭ ਤੋਂ ਉਪਰ ਵਾਲੀ ਅਵਸਥਾ ਤੋਂ ਵੀ ਹੇਠਾਂ ਚਲੀ ਜਾਂਦੀ ਹੈ। ਇਸ ਖੇਤਰ ਵਿੱਚ (ਚਿੱਤਰ ਵਿੱਚ ਖੇਤਰ C), *ਕੋਈ ਊਰਜਾ ਅੰਤਰਾਲ ਨਹੀਂ ਰਹਿੰਦਾ ਅਤੇ ਉਪਰਲੀਆਂ ਅਤੇ ਹੇਠਲੀਆਂ ਊਰਜਾ ਅਵਸਥਾਵਾਂ ਮਿਸ਼ਰਤ ਹੋ ਜਾਂਦੀਆਂ ਹਨ।*

ਇਸ ਲਈ , ਜੇ ਪਰਮਾਣੂਆਂ ਦੇ ਵਿੱਚ ਦੀ ਦੂਰੀ ਹੋਰ ਘੱਟ ਹੋ ਜਾਂਦੀ ਹੈ , ਤਾਂ ਊਰਜਾ ਬੈਂਡ ਫਿਰ ਤੋਂ ਟੁੱਟ ਕੇ ਵੱਖ-ਵੱਖ ਹੋ ਜਾਂਦੇ ਹਨ ਅਤੇ ਇਹ ਊਰਜਾ ਟੁੱਟ ਕੇ ਵੱਖ-ਵੱਖ ਅੰਤਰਾਲ E_g ਨਾਲ ਵੱਖ ਹੋ ਜਾਂਦੇ ਹਨ। (ਚਿੱਤਰ ਵਿੱਚ ਖੇਤਰ ਡੀ ਵੇਖੋ)। ਉਪਲੱਬਧ ਊਰਜਾ ਅਵਸਥਾਵਾਂ ਦੀ ਸੰਪੂਰਨ ਸੰਖਿਆ 8N ਨੂੰ ਫਿਰ ਤੋਂ ਦੋ ਬੈਂਡਾਂ ਦੇ ਵਿੱਚ ਵੰਡ ਦਿੱਤਾ ਗਿਆ ਹੈ (ਹੇਠਲੇ ਅਤੇ ਉਪਰਲੇ ਊਰਜਾ ਬੈਂਡਾ ਵਿੱਚੋਂ ਹਰੇਕ ਵਿੱਚ 4N ਅਵਸਥਾਵਾਂ ਹਨ)। ਇੱਥੇ ਸਾਰਥਕ ਗੱਲ ਇਹ ਹੈ ਕਿ ਹੇਠਲੇ ਬੈਂਡ ਵਿੱਚ ਠੀਕ ਉਨੀਆਂ ਹੀ ਅਵਸਥਾਵਾਂ (4N) ਹਨ, ਜਿੰਨੇ ਪਰਮਾਣੂਆਂ ਵਿੱਚ ਉਪਲੱਬਧ ਸੰਯੋਜਕਤਾ ਇਲੈਕਟ੍ਰਾਨ (4N) ਹਨ। ਇਸ ਲਈ ਇਹ ਬੈਂਡ (ਜੋ ਸੰਯੋਜਕਤਾ ਬੈਂਡ ਕਹਾਉਂਦਾ ਹੈ) ਪੂਰੀ ਤਰ੍ਹਾਂ ਭਰਿਆ ਹੋਇਆ ਹੈ,. ਜਦੋਂ ਕਿ ਉਪਰਲਾ ਬੈਂਡ ਪੂਰੀ ਤਰ੍ਹਾਂ ਖਾਲੀ ਹੈ। ਉੱਪਰਲੇ ਬੈਂਡ ਨੂੰ ਚਾਲਨ ਬੈਂਡ ਕਹਿੰਦੇ ਹਨ।

ਸੰਯੋਜਕਤਾ ਬੈਂਡ ਦੇ ਸਿਰੇ ਅਤੇ ਚਾਲਨ ਬੈਂਡ ਦੀ ਤਲੀ ਦੇ ਵਿਚਲੇ ਅੰਤਰਾਲ ਨੂੰ *ਊਰਜਾ ਬੈਂਡ ਅੰਤਰਾਲ* (Energy band gap) (ਜਾਂ ਊਰਜਾ ਅੰਤਰਾਲ, E_g) ਕਹਿੰਦੇ ਹਨ। ਇਹ ਅੰਤਰਾਲ ਪਦਾਰਥ ਦੀ ਪ੍ਰਕ੍ਰਿਤੀ ਤੇ ਨਿਰਭਰ ਕਰਦਾ ਹੈ। ਇਹਨਾਂ ਵੱਖ-ਵੱਖ ਸਥਿਤੀਆਂ ਨੂੰ ਚਿੱਤਰ 14.2 ਵਿਚ ਦਰਸਾਇਆ ਗਿਆ ਹੈ ਅਤੇ ਹੇਠਾਂ ਇਹਨਾਂ ਦੀ ਵਿਵੇਚਨਾ ਕੀਤੀ ਗਈ ਹੈ।

ਕੇਸ I : ਇਹ ਚਿੱਤਰ 14.2 ਵਿੱਚ ਦਰਸਾਈ ਗਈ ਸਥਿਤੀ ਦੇ ਸੰਦਰਭ ਵਿੱਚ ਹੈ। ਇਹ ਇੱਕ ਧਾਤ ਦੀ ਸਥਿਤੀ ਹੈ ਜਿਸ ਵਿੱਚ ਚਾਲਨ ਬੈਂਡ ਅੰਸ਼ਿਕ ਰੂਪ (Partially) ਵਿੱਚ ਭਰਿਆ ਹੈ ਅਤੇ ਸੰਯੋਜਕਤਾ ਬੈਂਡ ਇੱਕ ਦੂਜੇ ਨੂੰ ਢੱਕ ਰਹੇ ਹਨ (Overlapping)। ਜਦੋਂ ਓਵਰਲੈਂਪਿੰਗ ਹੁੰਦੀ ਹੈ ਤਾਂ ਸੰਯੋਜਕਤਾ ਬੈਂਡ ਤੋਂ ਇਲੈਕਟ੍ਰਾਨ ਸੌਖਿਆਂ ਹੀ ਚਾਲਨ ਬੈਂਡ ਵਿੱਚ ਜਾ ਸਕਦੇ ਹਨ। ਇਹ ਸਥਿਤੀ ਬਿਜਲੀ ਚਾਲਨ ਲਈ ਵੱਡੀ ਮਾਤਰਾ ਵਿੱਚ ਇਲੈਕਟ੍ਰਾਨ ਉਪਲਬਧ ਕਰਵਾ ਦਿੰਦੀ ਹੈ। ਜਦੋਂ ਸੰਯੋਜਕਤਾ ਬੈਂਡ ਅੰਸ਼ਿਕ ਰੂਪ ਨਾਲ ਖਾਲੀ ਹੁੰਦਾ ਹੈ ਤਾਂ ਇਲੈਕਟ੍ਰਾਨ ਇਸਦੇ ਹੇਠਲੇ ਪਧਰ ਤੋਂ ਉਤਲੇ ਪਧਰ ਤੱਕ ਗਤੀ ਕਰਕੇ ਬਿਜਲੀ ਚਾਲਨ ਨੂੰ ਸੰਭਵ ਬਣਾ ਦਿੰਦੇ ਹਨ । ਇਸ ਲਈ ਇਸ ਪ੍ਰਕਾਰ ਦੇ ਪਦਾਰਥਾਂ ਦਾ ਪ੍ਰਤੀਰੋਧ ਘੱਟ ਜਾਂ ਚਾਲਕਤਾ ਵੱਧ ਹੁੰਦੀ ਹੈ।

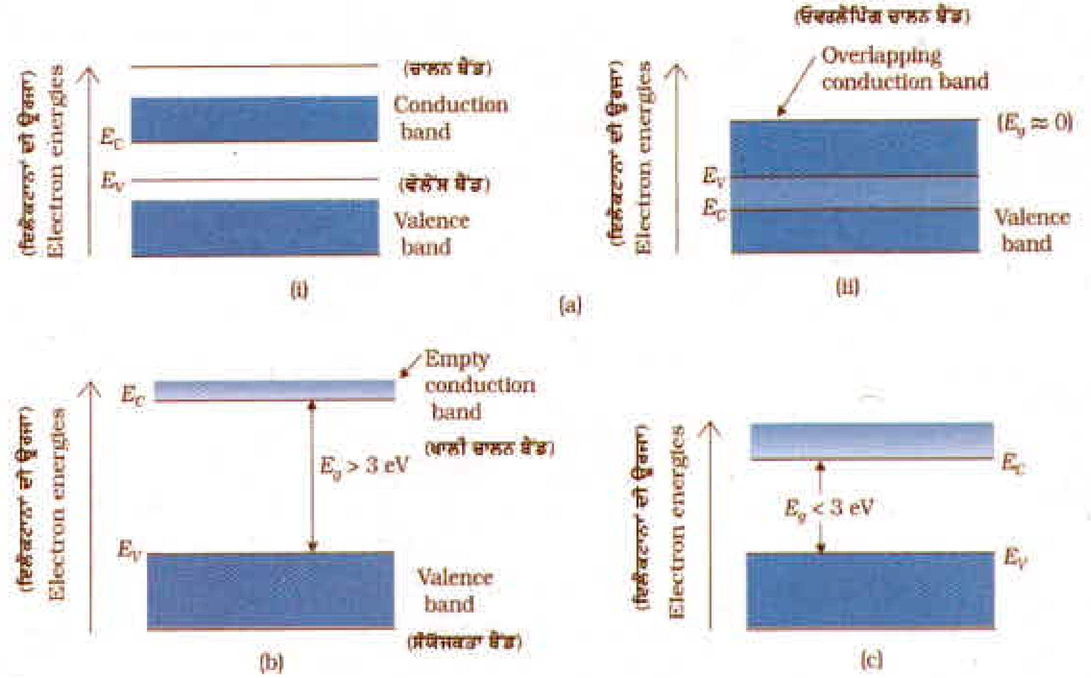


ਚਿੱਤਰ 14.1: **0 K** ਤੇ ਕਿਸੇ ਅਰਧ ਚਾਲਕ ਵਿਚ ਊਰਜਾ ਬੈਂਡ ਦੀਆਂ ਸਥਿਤੀਆਂ, ਉਪਰਲੇ ਬੈਂਡ ਜਿਸ ਨੂੰ ਚਾਲਨ ਬੈਂਡ ਕਹਿੰਦੇ ਹਨ, ਵਿਚ ਅਨੰਤ ਵੱਡੀ ਗਿਣਤੀ ਵਿਚ ਬਹੁਤ ਨੇੜਲੀਆਂ ਊਰਜਾ ਅਵਸਥਾਵਾਂ ਹੁੰਦੀਆਂ ਹਨ । ਹੇਠਲਾ ਬੈਂਡ ਜਿਸ ਨੂੰ ਸੰਯੋਜਕਤਾ ਬੈਂਡ ਕਹਿੰਦੇ ਹਨ, ਵਿਚ ਬਹੁਤ ਨੇੜਲੀਆਂ ਪੂਰੀ ਤਰ੍ਹਾਂ ਭਰੀਆਂ ਊਰਜਾ ਅਵਸਥਾਵਾਂ ਹੁੰਦੀਆਂ ਹਨ ।

ਕੇਸ II: ਇਸ ਕੇਸ ਵਿੱਚ ਜਿਹਾ ਕਿ ਚਿੱਤਰ 14.2 (b) ਵਿੱਚ ਦਰਸਾਇਆ ਗਿਆ ਹੈ, ਇਸ ਸਥਿਤੀ ਵਿੱਚ ਬੈਂਡ ਅੰਤਰਾਲ Eg ਵੱਧ ਹੁੰਦਾ ਹੈ (Eg >3 eV) ਚਾਲਨ ਬੈਂਡ ਵਿੱਚ ਕੋਈ ਇਲੈਕਟ੍ਰਾਨ ਨਹੀਂ ਹੁੰਦੇ। ਇਸ ਲਈ ਕੋਈ ਬਿਜਲੀ ਚਾਲਨ ਸੰਭਵ ਨਹੀਂ ਹੁੰਦਾ। ਧਿਆਨ ਦੇਣ ਯੋਗ ਗਲ ਇਹ ਹੈ ਕਿ ਊਰਜਾ ਅੰਤਰਾਲ ਇਨਾਂ ਵੱਧ ਹੁੰਦਾ ਹੈ ਕਿ ਕਿਸੇ ਵੀ ਤਾਪੀ ਉੱਤੇਜਨਾ ਨਾਲ ਇਲੈਕਟ੍ਰਾਨਾਂ ਨੂੰ ਸੰਯੋਜਕਤਾ ਬੈਂਡ ਵਿਚੋਂ ਚਾਲਨ ਬੈਂਡ ਵਲ ਉੱਤੇਜਿਤ ਨਹੀਂ ਕੀਤਾ ਜਾ ਸਕਦਾ। ਇਹ *ਬਿਜਲੀ ਰੋਧੀ (Insulator)* ਪਦਾਰਥਾਂ ਦੀ ਉਦਾਹਰਨ ਹੈ।

ਕੇਸ III: ਇਹ ਸਥਿਤੀ 14.2(c) ਵਿੱਚ ਦਰਸਾਈ ਗਈ ਹੈ। ਇਸ ਵਿਚ ਇੱਕ ਨਿਸ਼ਚਿਤ ਪਰ ਘੱਟ ਬੈਂਡ ਅੰਤਰਾਲ (Eg <3 eV) ਹੁੰਦਾ ਹੈ। ਛੋਟਾ ਬੈਂਡ ਅੰਤਰਾਲ ਹੋਣ ਦੇ ਕਾਰਨ, ਕਮਰੇ ਦੇ ਤਾਪਮਾਨ ਤੇ, ਕੁਝ ਇਲੈਕਟ੍ਰਾਨ ਸੰਯੋਜਕਤਾ ਬੈਂਡ ਵਿੱਚ ਇਨੀ ਊਰਜਾ ਪ੍ਰਾਪਤ ਕਰ ਲੈਂਦੇ ਹਨ ਕਿ ਊਰਜਾ ਅੰਤਰਾਲ ਨੂੰ ਪਾਰ ਕਰਕੇ ਚਾਲਨ ਬੈਂਡ ਵਿੱਚ ਪੁੱਜ ਸਕਦੇ ਹਨ। ਇਹ ਇਲੈਕਟ੍ਰਾਨ (ਜਦ ਕਿ ਗਿਣਤੀ ਵਿਚ ਘੱਟ ਹੁੰਦੇ ਹਨ) ਚਾਲਨ ਬੈਂਡ ਵਿਚ ਗਤੀ ਕਰ ਸਕਦੇ ਹਨ। ਇਸ ਲਈ ਅਰਧ ਚਾਲਕਾਂ ਦਾ ਪ੍ਰਤੀਰੋਧ ਉਨ੍ਹਾਂ ਜ਼ਿਆਦਾ ਨਹੀਂ ਹੁੰਦਾ ਜਿਨਾਂ ਬਿਜਲੀਰੋਧੀ ਪਦਾਰਥਾਂ ਦਾ ਹੁੰਦਾ ਹੈ।

ਇਸ ਭਾਗ ਵਿੱਚ ਅਸੀਂ ਧਾਤਾਂ, ਚਾਲਕਾਂ ਅਤੇ ਅਰਧਚਾਲਕਾਂ ਦਾ ਮੋਟੇ ਤੌਰ ਤੇ ਵਰਗੀਕਰਨ ਕੀਤਾ ਹੈ। ਅਗਲੇ ਭਾਗ ਵਿੱਚ ਅਸੀਂ ਅਰਧਚਾਲਕਾਂ ਵਿੱਚ ਚਾਲਨ ਪ੍ਰਕਿਰਿਆ ਦੇ ਵਿਸ਼ੇ ਵਿੱਚ ਸਿਖਾਂਗੇ।



ਚਿੱਤਰ 14.2: ਊਰਜਾ ਬੈਂਡਾਂ ਵਿਚ ਅੰਤਰ (a) ਧਾਤਾਂ, (b) ਬਿਜਲੀਰੋਧੀ ਅਤੇ (c) ਅਰਧ ਚਾਲਕ

14.3 ਇੰਟਰਿੰਜ਼ੀਕ ਅਰਧਚਾਲਕ (Intrinsic Semiconductor)

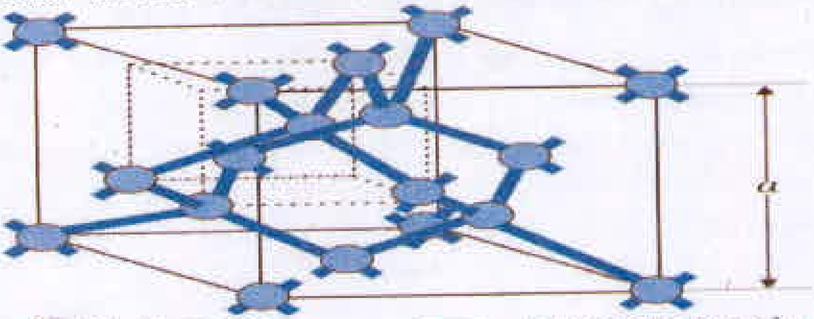
ਅਸੀਂ Ge ਅਤੇ Si ਦਾ ਸਭ ਤੋਂ ਸਾਧਾਰਨ ਉਦਾਹਰਨ ਲੈਂਦੇ ਹਾਂ ਜਿਹਨਾਂ ਦੀ ਜਾਲਕ (lattice) ਰਚਨਾ ਚਿੱਤਰ 14.3 ਵਿੱਚ ਦਿਖਾਈ ਗਈ ਹੈ। ਇਹਨਾਂ ਰਚਨਾਵਾਂ ਨੂੰ ਹੀਰੇ ਵਰਗੀ ਰਚਨਾ ਕਹਿੰਦੇ ਹਨ। ਹਰੇਕ ਪਰਮਾਣੂ ਚਾਰ ਹੋਰ ਬਹੁਤ ਨੇੜਲੇ ਪਰਮਾਣੂਆਂ ਨਾਲ ਘਿਰਿਆ ਹੁੰਦਾ ਹੈ। ਅਸੀਂ ਜਾਣਦੇ ਹਾਂ ਕਿ Si ਅਤੇ Ge ਵਿੱਚ ਚਾਰ ਸੰਯੋਜਕਤਾ ਇਲੈਕਟ੍ਰਾਨ ਹੁੰਦੇ ਹਨ। ਇਸ ਦੀ ਕ੍ਰਿਸਟਲੀ ਰਚਨਾ ਵਿੱਚ ਹਰੇਕ Si ਅਤੇ Ge ਪਰਮਾਣੂ ਆਪਣੇ ਚਾਰ ਸੰਯੋਜਕਤਾ ਇਲੈਕਟ੍ਰਾਨਾਂ ਵਿਚੋਂ ਇੱਕ-ਇੱਕ ਇਲੈਕਟ੍ਰਾਨ ਨੂੰ ਆਪਣੇ ਚਾਰ ਸਭ ਤੋਂ ਨੇੜਲੇ ਪਰਮਾਣੂਆਂ ਦੇ ਨਾਲ *ਸਾਂਝ ਪਾਉਣ* (Share) ਦੀ ਪ੍ਰਵਿਤੀ ਰਖਦਾ ਹੈ ਅਤੇ ਅਜਿਹੇ ਹਰੇਕ ਨੇੜਲੇ ਪਰਮਾਣੂ ਦੇ ਇੱਕ ਇਲੈਕਟ੍ਰਾਨ ਨਾਲ ਵੀ ਸਾਂਝ ਪਾਉਂਦਾ ਹੈ। ਇਹ ਸਾਂਝੇ ਇਲੈਕਟ੍ਰਾਨ *ਸਹਿਸੰਯੋਗੀ ਬੰਧਨ* (Covalent bond) ਜਾਂ *ਸੰਯੋਜਕਤਾ ਬੰਧਨ* (Valence bond) ਕਹਾਂਉਂਦੇ ਹਨ। ਅਜਿਹਾ ਮੰਨਿਆ ਜਾ ਸਕਦਾ ਹੈ ਕਿ ਦੋਨੋਂ ਸਾਂਝੇ ਇਲੈਕਟ੍ਰਾਨ ਉਹਨਾਂ ਸੰਬੰਧਿਤ ਪਰਮਾਣੂਆਂ ਦੇ ਵਿੱਚ ਅੱਗੇ ਪਿੱਛੇ ਗਤੀ ਕਰਦੇ ਰਹਿੰਦੇ ਹਨ, ਜਿਹਨਾਂ ਵਿੱਚ ਉਹ ਦ੍ਰਿੜ੍ਹਤਾ ਨਾਲ ਬਨ੍ਹੇ ਹੁੰਦੇ ਹਨ। ਚਿੱਤਰ 14.3 ਵਿੱਚ ਦਿਖਾਈ ਗਈ Si ਜਾਂ Ge ਦੀ ਸੰਰਚਨਾ ਦਾ 2-ਵਿਮੀ ਨਿਰਪੂਣ ਚਿੱਤਰ 14.4 ਵਿੱਚ ਵਿਵਸਥਾਤਮਕ ਢੰਗ ਨਾਲ ਦਿਖਾਇਆ ਗਿਆ ਹੈ, ਜੋ ਸਹਿ ਸੰਯੋਜੀ ਬੰਧਨਾਂ ਤੇ ਪੂਰਾ ਬਲ ਦਿੰਦਾ ਹੈ। ਚਿੱਤਰ 14.4 ਇੱਕ ਆਦਰਸ਼ ਚਿੱਤਰਣ ਹੈ ਜਿਸ ਵਿੱਚ ਬੰਧਨ ਟੁੱਟੇ ਨਹੀਂ ਹਨ (ਸਾਰੇ ਬੰਧਨ ਬਣੇ ਹੋਏ ਹਨ) ਅਜਿਹੀ ਸਥਿਤੀ ਨਿਮਨ ਤਾਪਮਾਨ ਤੇ ਬਣਦੀ ਹੈ। ਜਿਵੇਂ-ਜਿਵੇਂ ਤਾਪਮਾਨ ਵਧਦਾ ਹੈ, ਇਹਨਾਂ ਇਲੈਕਟ੍ਰਾਨਾਂ ਨੂੰ ਹੋਰ ਤਾਪ ਊਰਜਾ ਪ੍ਰਾਪਤ ਹੋਣ ਲਗਦੀ ਹੈ ਜਿਸ ਨਾਲ ਇਹਨਾਂ ਵਿਚੋਂ ਕੁਝ ਇਲੈਕਟ੍ਰਾਨ ਟੁੱਟ ਕੇ ਅਲਗ ਹੋ ਸਕਦੇ ਹਨ (ਮੁਕਤ ਇਲੈਕਟ੍ਰਾਨ ਬਣਕੇ ਚਾਲਨ ਵਿੱਚ ਯੋਗਦਾਨ ਕਰਦੇ ਹਨ)। ਤਾਪ ਊਰਜਾ ਕ੍ਰਿਸਟਲੀ ਜਾਲਕ ਦੇ ਕੁਝ ਪਰਮਾਣੂਆਂ ਨੂੰ ਪ੍ਰਭਾਵੀ ਰੂਪ ਵਿੱਚ ਆਇਨ ਬਣਾ ਦਿੰਦੀ ਹੈ ਅਤੇ ਬੰਧਨ ਵਿੱਚ ਇੱਕ *ਖਾਲੀ ਥਾਂ* (Vacancy) ਜਿਵੇਂ ਚਿੱਤਰ 14.5 (a) ਵਿੱਚ ਦਿਖਾਇਆ ਗਿਆ ਹੈ। ਮੁਕੱਤ ਇਲੈਕਟ੍ਰਾਨ (ਚਾਰਜ −q) ਜਿਥੋਂ ਨਿਕਲ ਕੇ ਆਇਆ ਹੈ, ਉਥੇ ਉਹ ਪ੍ਰਭਾਵੀ ਚਾਰਜ (+q) ਦੀ ਇੱਕ ਖਾਲੀ ਥਾਂ ਛੱਡ ਦਿੰਦਾ ਹੈ। ਪ੍ਰਭਾਵੀ ਚਾਰਜ (+q) ਦੀ ਇੱਕ ਖਾਲੀ ਥਾਂ ਛੱਡ ਦਿੰਦਾ ਹੈ। ਪ੍ਰਭਾਵੀ ਧਨਾਤਮਕ ਚਾਰਜ ਵਾਲੀ ਇਹ *ਖਾਲੀ ਥਾਂ ਹੋਲ* (Hole) ਕਹਾਉਂਦੀ ਹੈ। ਹੋਲ ਪ੍ਰਭਾਵੀ ਧਨਾਤਮਕ ਚਾਰਜ ਵਾਲੇ ਇੱਕ *ਆਭਾਸੀ ਮੁਕਤ ਕਣ* ਦੀ ਤਰ੍ਹਾਂ ਵਿਵਹਾਰ ਕਰਦਾ ਹੈ।

ਇੰਟਰਿੰਜ਼ਿਕ ਅਰਧਚਾਲਕਾਂ (Intrinsic Semiconductors) ਵਿੱਚ ਮੁਕਤ ਇਲੈਕਟ੍ਰਾਨਾਂ ਦੀ ਸੰਖਿਆ, n_e ਹੋਲਾਂ ਦੀ ਸੰਖਿਆ, n_e ਦੇ ਬਰਾਬਰ ਹੁੰਦੀ ਹੈ, ਭਾਵ

$$n_e = n_h = n_i \qquad (14.1)$$

ਜਿਥੇ n_i ਨੂੰ ਇੰਟਰਿਨਜ਼ਿਕ ਕੈਰੀਅਰ ਕੰਸਨਟ੍ਰੇਸ਼ਨ (Intrinsic Carrier Concentration) ਕਹਿੰਦੇ ਹਨ।

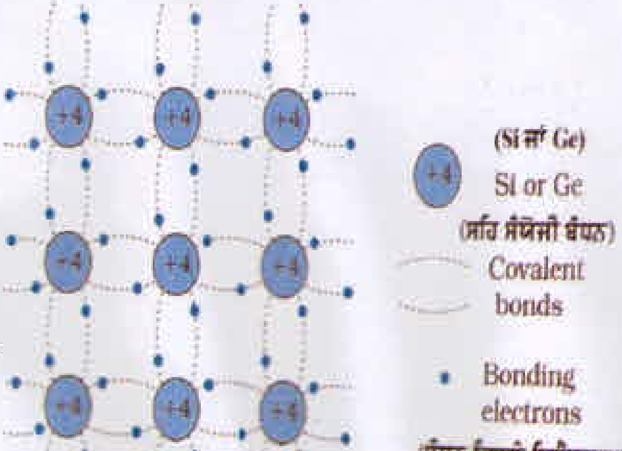
ਅਰਧਚਾਲਕਾਂ ਵਿੱਚ ਇਹ ਵਿਲੱਖਣ ਗੁਣ ਹੁੰਦਾ ਹੈ ਕਿ ਉਹਨਾਂ ਵਿੱਚ ਇਲੈਕਟ੍ਰਾਨਾਂ ਦੇ ਨਾਲ-ਨਾਲ ਹੋਲ (Hole) ਵੀ ਗਤੀ ਕਰਦੇ ਹਨ। ਮੰਨ ਲਓ ਕਿ ਸਥਾਨ 1 ਤੇ ਇੱਕ ਹੋਲ ਹੈ ਜਿਵੇਂ ਚਿੱਤਰ 14.5 (a) ਵਿੱਚ ਦਿਖਾਇਆ ਗਿਆ ਹੈ।



ਚਿੱਤਰ 14.3: ਕਾਰਬਨ, ਸਿਲਿਕਾਨ ਜਾਂ ਜਰਮੇਨੀਅਮ ਦੇ ਲਈ ਤਿੰਨ ਵਿਮੀ ਕਰੇ ਵਰਗੀ ਕ੍ਰਿਸਟਲੀ ਸੰਰਚਨਾ ਜਿਸ ਵਿਚ ਜਾਲਕ ਅੰਤਰਾਲ a ਕ੍ਰਮਵਾਰ 3.56, 5.43 ਅਤੇ 5.66 ਹੈ।

ਹੋਲਾਂ ਦੀ ਗਤੀ ਨੂੰ ਚਿੱਤਰ 14.5 (a) ਵਿੱਚ ਦਿਖਾਏ ਢੰਗ ਨਾਲ ਸੋਚਿਆ ਜਾ ਸਕਦਾ ਹੈ। ਹੇਠਾਂ ਵਾਲੇ ਖੱਬੇ ਪਾਸੇ ਦੇ ਸਹਿਸੰਯੋਜੀ ਬੰਧੰਨ ਸਥਾਨ 2 ਤੋਂ ਇੱਕ ਇਲੈਕਟ੍ਰਾਨ ਖਾਲੀ ਥਾਂ 1(ਹੋਲ) ਵਿੱਚ ਛਲਾਂਗ ਮਾਰ ਕੇ ਜਾ ਸਕਦਾ ਹੈ। ਇਸ ਤਰ੍ਹਾਂ ਅਜਿਹੀ ਇੱਕ ਛਲਾਂਗ ਤੋਂ ਬਾਦ, ਹੋਲ ਸਥਾਨ 2 ਤੇ ਹੋ ਗਿਆ ਅਤੇ ਹੋਲ ਸਥਾਨ 1 ਤੋਂ ਸਥਾਨ 2 ਤੇ ਚਲਾ ਗਿਆ।

ਧਿਆਨ ਦਿਓ ਕਿ ਜੋ ਇਲੈਕਟ੍ਰਾਨ ਸ਼ੁਰੂ ਵਿੱਚ ਮੁਕਤ ਹੋਇਆ ਸੀ (ਚਿੱਤਰ 14.5 (a) ਦੇਖੋ), ਉਹ ਹੋਲ ਦੀ ਗਤੀ ਦੀ ਇਸ ਕਿਰਿਆ ਵਿੱਚ ਸ਼ਮਿਲ ਨਹੀਂ ਹੈ। ਮੁਕਤ ਇਲੈਕਟ੍ਰਾਨ ਪੂਰੀ ਤਰ੍ਹਾਂ ਸੁਤੰਤਰ ਰੂਪ ਵਿੱਚ ਚਾਲਨ ਇਲੈਕਟ੍ਰਾਨ ਦੇ ਰੂਪ ਵਿੱਚ ਗਤੀ ਕਰਦਾ ਹੈ ਅਤੇ ਬਿਜਲੀ ਖੇਤਰ ਲਗਾਉਣ ਤੇ ਇਹ ਇਲੈਕਟ੍ਰਾਨ ਕਰੰਟ (I_e) ਨੂੰ ਪੈਦਾ ਕਰਦਾ ਹੈ। ਯਾਦ ਰਹੇ ਕਿ ਜਦੋਂ ਕਦੇ ਕ੍ਰਿਸਟਲ ਵਿੱਚ ਕਿਤੇ ਵੀ ਇੱਕ ਖਾਲੀ ਬੰਧਨ (Empty bond) ਹੋਵੇਗਾ ਤਾਂ *ਬੰਧਨ ਵਿਚਲੇ ਇਲੈਕਟ੍ਰਾਨ* (*bound electrons*) ਅਸਲ ਵਿੱਚ ਗਤੀ ਕਰਦੇ ਹਨ ਅਤੇ ਇਸਦਾ ਵਰਣਨ ਕਰਨ ਲਈ ਹੋਲਾਂ ਦੀ ਗਤੀ ਸਿਰਫ਼ ਇੱਕ ਸੁਖਾਲਾ ਉਪਾਅ ਹੈ। ਕਿਸੇ ਅਸਲ ਕ੍ਰਿਸਟਲ ਵਿੱਚ ਬਿਜਲੀ ਖੇਤਰ ਦੀ ਕਿਰਿਆ ਦੇ ਨਤੀਜੇ ਵਜੋਂ ਇਹ ਹੋਲ ਰਿਣ ਪੁਟੈਂਸ਼ਲ ਵਲ ਗਤੀ ਕਰਦੇ ਹਨ। ਇਸ ਤਰ੍ਹਾਂ ਇੱਕ ਹੋਲ ਕਰੰਟ I_h ਪੈਦਾ ਹੁੰਦਾ ਹੈ। ਤਾਪ ਊਰਜਾ ਕਾਰਨ ਪੈਦਾ ਚਾਲਨ ਇਲੈਕਟ੍ਰਾਨਾਂ ਕਾਰਨ ਇਲੈਕਟ੍ਰਾਨ ਕਰੰਟ (I_e) ਅਤੇ ਹੋਲ ਕਰੰਟ (I_h) ਦਾ ਜੋੜ



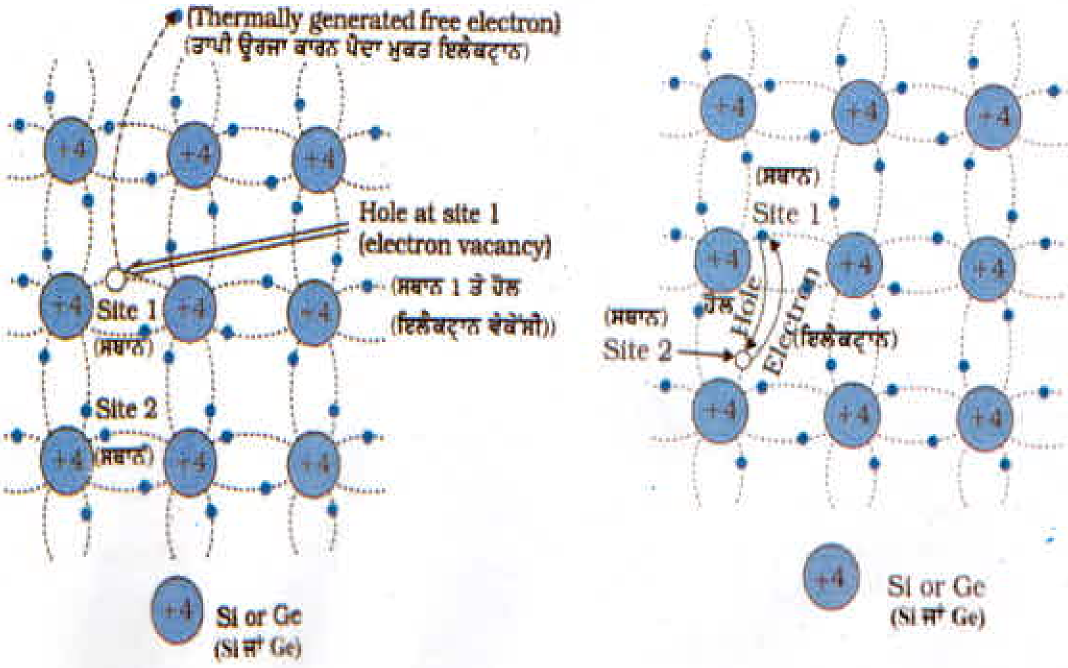
ਚਿੱਤਰ 14.4: Si ਜਾਂ Ge ਦੀ ਸੰਰਚਨਾ ਦਾ ਦੋ ਵਿਮੀ ਵਿਵਸਥਾਤਮਕ ਨਿਰੂਪਣ ਜਿਸ ਵਿਚ ਨਿਮ ਤਾਪਮਾਨ ਤੇ ਸਹਿਸੰਯੋਜੀ ਬੰਧਨ ਦਿਖਾਏ ਗਏ ਹਨ। (ਸਾਰੇ ਬੰਧਨ ਬਣੇ ਹੋਏ, ਕੋਈ ਟੁੱਟਿਆ ਬੰਧਨ ਨਹੀਂ)। +4 ਚਿਨ੍ਹ Si ਜਾਂ Ge ਦੀ ਅੰਦਰਲੀ ਕੋਰ ਨੂੰ ਦਰਸਾਉਂਦਾ ਹੈ।

ਕੁਲ ਕਰੰਟ I, ਹੋਵੇਗਾ

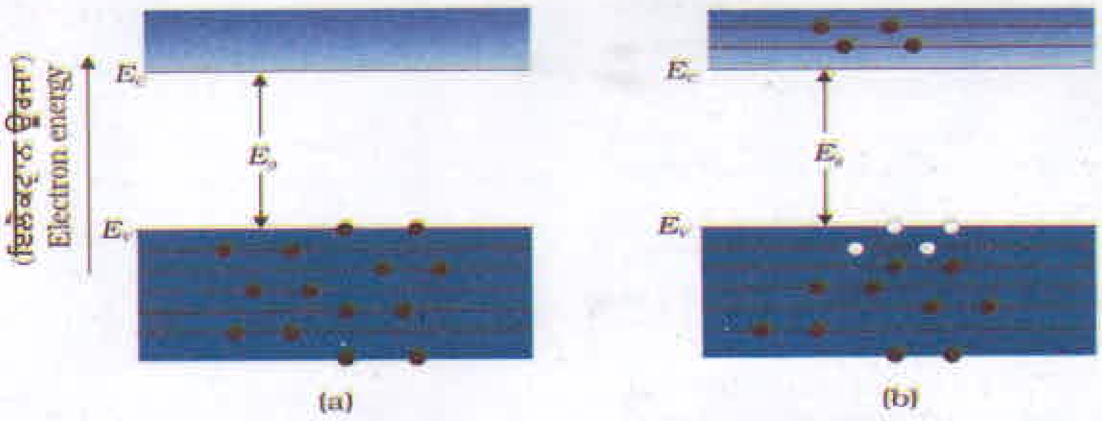
$$I = I_e + I_h \tag{14.2}$$

ਇਥੇ ਧਿਆਨ ਦੇਣ ਯੋਗ ਗਲ ਇਹ ਹੈ ਕਿ ਚਾਲਨ ਇਲੈਕਟ੍ਰਾਨਾਂ ਅਤੇ ਹੋਲਾਂ ਕੇ ਪੈਦਾ ਹੋਣ ਦੇ ਨਾਲ-ਨਾਲ *ਮੁੜ-ਸੰਯੋਜਨ* (recombination) ਦੀ ਕਿਰਿਆ ਵੀ ਹੁੰਦੀ ਰਹਿੰਦੀ ਹੈ ਜਿਸ ਵਿੱਚ ਇਲੈਕਟ੍ਰਾਨ ਹੋਲ ਦੇ ਨਾਲ ਮੁੜ ਜੁੜਦੇ ਰਹਿੰਦੇ ਹਨ। ਸੰਤੁਲਿਤ ਅਵਸਥਾ ਵਿੱਚ ਚਾਰਜ ਵਾਹਕਾਂ (Charge carriers) ਦੇ ਪੈਦਾ ਹੋਣ ਦੀ ਦਰ ਉਹਨਾਂ ਦੇ ਮੁੜ ਸੰਯੋਜਨ ਦੀ ਦਰ ਦੇ ਬਰਾਬਰ ਹੁੰਦੀ ਹੈ। ਇਸ ਮੁੜ ਸੰਯੋਜਨ ਦਾ ਕਾਰਨ ਇਲੈਕਟ੍ਰਾਨਾਂ ਦੀ ਹੋਲਾਂ ਨਾਲ ਟੱਕਰ ਹੋਣਾ ਹੈ।

ਚਿੱਤਰ 14.6(a) ਵਿੱਚ ਦਰਸਾਏ ਅਨੁਸਾਰ T = 0K ਤੇ ਕੋਈ ਇੰਟਰਿੰਸਿਕ ਅਰਧਚਾਲਕ ਕਿਸੇ ਵਿਜਲ ਰੋਧੀ ਦੀ ਤਰ੍ਹਾਂ ਵਿਵਹਾਰ ਕਰਦਾ ਹੈ। ਇਹ ਤਾਪੀ ਊਰਜਾ ਹੀ ਹੈ ਜਿਸ ਕਾਰਨ ਉੱਚ ਤਾਪਮਾਨਾਂ (T> 0K) ਤੇ ਕੁਝ ਇਲੈਕਟ੍ਰਾਨ ਉਤੇਜਿਤ ਹੋ ਕੇ ਸੰਯੋਜੀ ਬੈਂਡ ਤੋਂ ਚਾਲਨ ਬੈਂਡ ਵਿੱਚ ਪੁੱਜਦੇ ਹਨ। T > 0K ਤੇ ਤਾਪੀ ਉਤੇਜਿਤ (Thermally Excited) ਇਲੈਕਟ੍ਰਾਨ ਚਾਲਨ ਬੈਂਡ ਵਿੱਚ ਅੰਸ਼ਿਕ ਰੂਪ ਵਿੱਚ ਸਥਾਨ ਪ੍ਰਾਪਤ ਕਰ ਲੈਂਦੇ ਹਨ। ਇਹ ਇਥੇ ਸੰਯੋਜੀ ਬੈਂਡ ਤੋਂ ਆਏ ਹਨ ਅਤੇ ਬਰਾਬਰ ਗਿਣਤੀ ਵਿੱਚ ਉਥੇ ਹੋਲ ਛੱਡ ਆਏ ਹਨ।



ਚਿੱਤਰ 14.5: (a) ਮੱਧਮ ਤਾਪਮਾਨ ਤੇ ਤਾਪੀ ਊਰਜਾ ਦੇ ਕਾਰਨ ਸਥਾਨ 1 ਤੇ ਹੋਲ ਅਤੇ ਚਾਲਨ ਇਲੈਕਟ੍ਰਾਨ ਦੇ ਪੈਦਾ ਹੋਣ ਦਾ ਵਿਵਸਥਾਤਮਕ ਚਿੱਤਰਨ (b) ਕਿਸੇ ਹੋਲ ਦੀ ਸੰਭਾਵਿਤ ਤਾਪੀ ਗਤੀ ਦਾ ਸਰਲ ਚਿਤਰਨ। ਹੇਠਲੇ ਖੱਬੇ ਹੱਥ ਦੇ ਸਹਿਸੰਯੋਗੀ ਬੰਧਨ (ਸਥਾਨ 2) ਤੋਂ ਇੱਕ ਇਲੈਕਟ੍ਰਾਨ ਆਰੰਭਿਕ ਹੋਲ ਸਥਾਨ 1 ਤੇ ਚਲਿਆ ਜਾਂਦਾ ਹੈ ਅਤੇ ਆਪਣੇ ਸਥਾਨ ਤੇ ਇੱਕ ਹੋਲ ਛੱਡਦਾ ਹੈ। ਇਸ ਤਰ੍ਹਾਂ ਸਥਾਨ 1 ਤੋਂ ਸਥਾਨ 2 ਤੱਕ ਹੋਲਦ ਦਾ ਆਭਾਸੀ ਸਥਾਨਾਂਤਰਨ ਪ੍ਰਤੀਤ ਹੁੰਦਾ ਹੈ।



ਚਿੱਤਰ 14.6(a) T =0K ਤੇ ਕੋਈ ਇੰਟਰਿੰਜ਼ਕ ਅਰਧ ਚਾਲਕ ਬਿਜਲੀ ਰੋਧੀ ਦੀ ਤਰ੍ਹਾਂ ਵਿਵਹਾਰ ਕਰਦਾ ਹੈ । (b) T>0K ਤੇ ਚਾਰ ਤਾਪੀ ਊਰਜਾ ਦੁਆਰਾ ਪੈਦਾ ਇਲੈਕਟ੍ਰਾਨ-ਹੋਲ ਜੋੜੇ ਵਿੱਚ ਭਰੇ ਚੱਕਰ (•) ਇਲੈਕਟ੍ਰਾਨਾਂ ਨੂੰ ਪ੍ਰਦਰਸ਼ਿਤ ਕਰਦੇ ਹਨ ਅਤੇ ਖਾਲੀ ਖੇਤਰ (•) ਹੋਲਾਂ ਨੂੰ ਪ੍ਰਦਰਸ਼ਿਤ ਕਰਦੇ ਹਨ ।

ਉਦਾਹਰਨ 14.1: C, Si ਅਤੇ Ge ਦੀ ਜਾਲਕ (Lattice) ਸੰਰਚਨਾ ਇਕੋ ਜਿਹੀ ਹੁੰਦੀ ਹੈ । ਫਿਰ ਵੀ ਕਿਉਂ C ਬਿਜਲ ਰੋਧੀ ਹੈ ਜਦੋਂ ਕਿ Si ਅਤੇ Ge ਇੰਟਰਿੰਜ਼ਿਕ ਅਰਧਚਾਲਕ ਹਨ ?

ਹਲ: C, Si ਅਤੇ Ge ਦੇ ਪਰਮਾਣੂਆਂ ਵਿਚ ਚਾਰ ਬੱਝੇ ਇਲੈਕਟ੍ਰਾਨ ਕ੍ਰਮਵਾਰ ਦੂਸਰੀ, ਤੀਸਰੀ, ਅਤੇ ਚੌਥੀ ਕਕਸ਼ਾ ਵਿੱਚ ਹੁੰਦੇ ਹਨ। ਇਸ ਲਈ ਇਹਨਾਂ ਪਰਮਾਣੂਆਂ ਵਿੱਚੋਂ ਇਕ ਇਲੈਕਟ੍ਰਾਨ ਨੂੰ ਬਾਹਰ ਕੱਢਣ ਲਈ ਜ਼ਰੂਰੀ ਲੋੜੀਂਦੀ ਊਰਜਾ (ਆਈਨੀਕਰਣ ਊਰਜਾ Eg) ਦੀ ਮਾਤਰਾ ਸਭ ਤੋਂ ਘਟ Ge ਦੇ ਲਈ, ਇਸ ਤੋਂ ਵੱਧ Si ਦੇ ਲਈ ਅਤੇ ਸਭ ਤੋਂ ਵੱਧ C ਦੇ ਲਈ ਹੋਵੇਗੀ। ਇਸ ਤਰ੍ਹਾਂ Ge ਅਤੇ Si ਵਿਚ ਬਿਜਲੀ ਚਾਲਨ ਦੇ ਲਈ ਸੁਤੰਤਰ ਇਲੈਕਟ੍ਰਾਨਾਂ ਦੀ ਗਿਣਤੀ ਚੰਗੀ ਮਾਤਰਾ ਵਿੱਚ ਹੁੰਦੀ ਹੈ ਜਦੋਂ ਕਿ C ਵਿਚ ਇਹ ਗਿਣਤੀ ਨਿਗੂਣੀ ਹੁੰਦੀ ਹੈ।

14.4 ਐਕਸਟਰਿੰਜ਼ਿਕ ਅਰਧਚਾਲਕ (Extrinsic Semiconductor):

ਕਿਸੇ ਇੰਟਰਿੰਜ਼ਿਕ ਅਰਧਚਾਲਕ ਦੀ ਚਾਲਕਤਾ ਉਸਦੇ ਤਾਪਮਾਨ ਤੇ ਨਿਰਭਰ ਕਰਦੀ ਹੈ, ਪਰ ਕਮਰੇ ਦੇ ਤਾਪਮਾਨ (Room Temperature) ਤੇ ਇਸਦੀ ਚਾਲਕਤਾ ਬਹੁਤ ਘੱਟ ਹੁੰਦੀ ਹੈ। ਇਸੇ ਰੂਪ ਵਿੱਚ, ਕੋਈ ਵੀ ਮਹੱਤਵਪੂਰਨ ਇਲੈਕਟ੍ਰਾਨਿਕ ਯੁਕਤੀ ਇਹਨਾਂ ਅਰਧਚਾਲਕਾਂ ਤੋਂ ਵਿਕਸਿਤ ਨਹੀਂ ਕੀਤੀ ਜਾ ਸਕਦੀ ਹੈ। ਇਸ ਲਈ ਇਹਨਾਂ ਦੀ ਚਾਲਕਤਾ ਵਿੱਚ ਸੁਧਾਰ ਕਰਨਾ ਜ਼ਰੂਰੀ ਹੁੰਦਾ ਹੈ।

ਅਜਿਹਾ ਇਹਨਾਂ ਅਰਧਚਾਲਕਾਂ ਵਿੱਚ ਅਸ਼ੁਧੀਆਂ ਦੀ ਵਰਤੋਂ ਕਰਕੇ ਕੀਤਾ ਜਾਂਦਾ ਹੈ ਜਦੋਂ ਕਿਸੇ ਸ਼ੁਧ ਅਰਧਚਾਲਕ (Pure Semiconductor) ਵਿੱਚ ਕੋਈ ਢੁਕਵੀਂ ਅਸ਼ੁਧੀ ਬਹੁਤ ਹੀ ਘੱਟ ਮਾਤਰਾ ਵਿੱਚ ਜਿਵੇਂ ਕੁਝ ਭਾਗ ਪ੍ਰਤੀ ਮਿਲਿਅਨ (Parts per million ppm) ਵਿੱਚ ਮਿਲਾਈ ਜਾਂਦੀ ਹੈ ਤਾਂ ਉਸਦੀ ਚਾਲਕਤਾ ਵਿੱਚ ਕਈ ਗੁਣਾ ਵਾਧਾ ਹੋ ਜਾਂਦਾ ਹੈ। ਇਸ ਤਰ੍ਹਾਂ ਦੇ ਪਦਾਰਥਾਂ ਨੂੰ *ਐਕਸਟਰਿੰਜ਼ਿਕ ਅਰਧਚਾਲਕ* (Extrinsic Semiconductor) ਜਾਂ *ਅਸ਼ੁੱਧੀ ਅਰਧਚਾਲਕ* (Impurity Semiconductor) ਕਹਿੰਦੇ ਹਨ। ਲੋੜੀਂਦੀ ਅਸ਼ੁੱਧੀ ਨੂੰ ਧਿਆਨ ਪੂਰਵਕ ਮਿਸ਼ਰਤ ਕਰਨ ਨੂੰ *ਡੋਪਿੰਗ* (Doping) ਕਹਿੰਦੇ ਹਨ, ਅਸ਼ੁੱਧੀ ਪਰਮਾਣੂ ਨੂੰ *ਡੋਪੈਂਟ* (Dopant) ਕਿਹਾ ਜਾਂਦਾ ਹੈ। ਇਸ ਤਰ੍ਹਾਂ ਦੇ ਪਦਾਰਥ ਨੂੰ *ਡੋਪਡ ਅਰਧਚਾਲਕ* (Doped semiconductor) ਕਹਿੰਦੇ ਹਨ। ਡੋਪੈਂਟ ਅਜਿਹਾ ਹੋਣਾ ਚਾਹੀਦਾ ਹੈ ਜੋ ਮੂਲ ਅਰਧਚਾਲਕ ਪਦਾਰਥ ਦੇ ਜਾਲਕ (Lattice) ਨੂੰ ਵਿਕਰਿਤ ਨਾ ਕਰੇ। ਇਹ ਕ੍ਰਿਸਟਲ ਵਿੱਚ ਮੂਲ ਅਰਧਚਾਲਕ ਪਰਮਾਣੂ ਸਥਿਤੀਆਂ (Sites) ਵਿਚੋਂ ਸਿਰਫ ਕੁਝ ਇੱਕ ਦੀ ਹੀ ਥਾਂ ਲੈਂਦੇ ਹਨ।

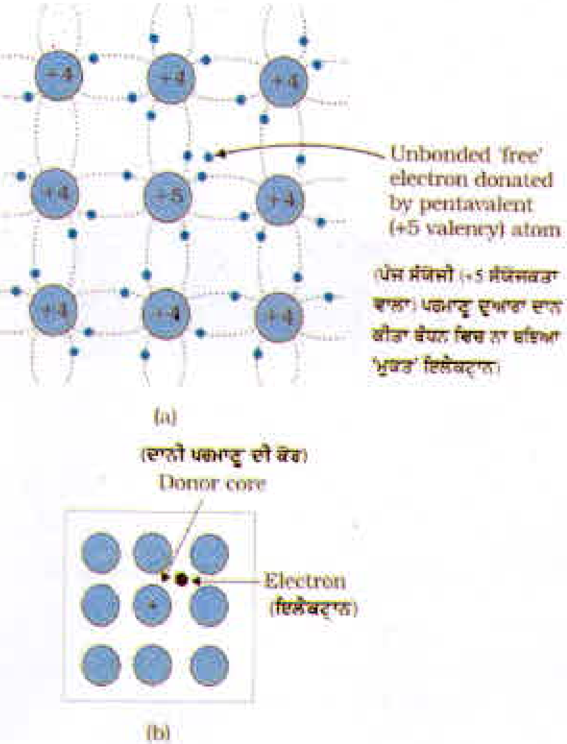
ਇਸ ਨੂੰ ਪ੍ਰਾਪਤ ਕਰਨ ਲਈ ਇੱਕ ਜ਼ਰੂਰੀ ਸ਼ਰਤ ਇਹ ਹੈ ਕਿ ਡੋਪੈਂਟ ਦੇ ਅਣੂ ਅਤੇ ਅਰਧਚਾਲਕ ਪਦਾਰਥ ਦੇ ਅਣੂਆਂ ਦਾ ਸਾਈਜ਼ ਲਗਭਗ ਬਾਰਬਰ ਹੋਣਾ ਚਾਹੀਦਾ ਹੈ ।

ਟੈਟਰਾਵੇਲੈਂਟ (Tetravalent) Si ਜਾਂ Ge ਦੀ ਡੋਪਿੰਗ ਲਈ ਦੋ ਤਰ੍ਹਾਂ ਦੇ ਡੋਪੈਂਟ ਵਰਤੇ ਜਾਂਦੇ ਹਨ।

(i) ਪੈਂਟਾਵੇਲੈਂਟ (Pentavalent) (ਸੰਯੋਜਕਤਾ 5); ਜਿਵੇ ਆਰਸੈਨਿਕ (As), ਐਂਟੀਮਨੀ (Sb), ਫਾਸਫੋਰਸ (P) ਆਦਿ।

(ii). ਟਰਾਈਵੇਲੈਂਟ (Trivalant) (ਸੰਯੋਜਕਤਾ 3); ਜਿਵੇਂ ਇੰਡੀਅਮ (In), ਬੋਰਾਨ (B), ਐਲੂਮੀਨੀਅਮ (Al) ਆਦਿ

ਹੁਣ ਅਸੀਂ ਇਹ ਵਿਚਾਰ ਕਰਾਂਗੇ ਕਿ ਡੋਪਿੰਗ ਦੁਆਰਾ ਕਿਸ ਤਰ੍ਹਾਂ ਅਰਧਚਾਲਕਾਂ ਵਿਚ ਚਾਰਜ ਵਾਹਕਾਂ ਦੀ ਗਿਣਤੀ ਵਿਚ ਬਦਲਾਵ ਹੁੰਦਾ ਹੈ ਜਿਸ ਕਾਰਨ ਇਸ ਅਰਧਚਾਲਕ ਦੀ ਚਾਲਕਤਾ ਪਰਿਵਰਤਿਤ ਹੋ ਜਾਂਦੀ ਹੈ। Si ਜਾਂ Ge ਆਵਰਤੀ ਸਾਰਨੀ ਦੇ ਚੋਥੇ ਵਰਗ (Group) ਦੇ ਮੈਂਬਰ ਹਨ ਇਸਲਈ ਅਸੀਂ ਡੋਪਿੰਗ ਲਈ ਨੇੜੇ ਦੇ ਤੀਸਰੇ ਜਾਂ ਪੰਜਵੇਂ ਗਰੁਪ ਦੇ ਤੱਤਾਂ ਦੀ ਚੋਣ ਇਹ ਉਮੀਦ ਕਰਦੇ ਹੋਏ ਅਤੇ ਸਾਵਧਾਨੀ ਵਰਤਤੇ ਹੋਏ ਕਰਦੇ ਹਾਂ ਕਿ ਡੋਪ ਕੀਤੇ ਜਾਣ ਵਾਲੇ ਤੱਤ ਦੇ ਪਰਮਾਣੂ ਦਾ ਸਈਜ਼ Si ਜਾਂ Ge ਦੇ ਪਰਮਾਣੂ ਦੇ ਸਾਈਜ਼ ਦੇ ਲਗਭਗ ਬਰਾਬਰ ਹੈ। ਰੋਚਕ ਤੱਥ ਇਹ ਹੈ ਕਿ ਡੋਪਿੰਗ ਲਈ ਵਰਤੇ ਜਾਣ ਵਾਲੇ ਟਰਾਈਵੇਲੈਂਟ ਅਤੇ ਪੈਂਟਾਵੇਲੈਂਟ ਤੱਤ ਡੋਪਿੰਗ ਤੋਂ ਬਾਦ ਇੱਕ ਦੂਸਰੇ ਤੋਂ ਬਿਲਕੁਲ ਵੱਖ ਕਿਸਮ ਦੇ ਦੋ ਅਰਧਚਾਲਕ ਪਦਾਰਥਾਂ ਦਾ ਨਿਰਮਾਣ ਕਰਦੇ ਹਨ ਜਿਹਨਾਂ ਦਾ ਹੇਠਾਂ ਵਰਣਨ ਦਿੱਤਾ ਗਿਆ ਹੈ।



ਚਿੱਤਰ 14.7:(a) ਚਾਰ ਸੰਯੋਜੀ Si ਜਾਂ Ge ਵਿੱਚ ਪੰਜ ਸੰਯੋਜੀ ਦਾਨ ਕਰਨ ਵਾਲੇ ਪਰਮਾਣੂ (As, Sb, P ਆਦਿ) ਦੇ ਨਾਲ ਡੋਪ ਕਰਕੇ ਬਣਿਆ n-ਅਰਧਚਾਲਕ (b) n-ਪ੍ਰਕਾਰ ਦੇ ਪਦਾਰਥ ਦਾ ਸਾਧਾਰਨ ਤੌਰ ਤੇ ਵਿਵਸਥਾਤਮਕ ਪ੍ਰਦਰਸ਼ਨ ਜਿਸ ਵਿੱਚ ਪ੍ਰਤੀਸਥਾਪੀ ਦਾਨੀ ਪਰਮਾਣੂ ਦੀ ਸਥਿਰ ਕੋਰ ਨੂੰ ਸਿਰਫ ਇੱਕ ਫਾਲਤੂ ਪ੍ਰਭਾਵੀ ਧਨਾਤਮਕ ਚਾਰਜ ਅਤੇ ਇਸ ਨਾਲ ਸੰਬੰਧਿਤ ਇਲੈਕਟ੍ਰਾਨ ਦੇ ਨਾਲ ਦਿਖਾਇਆ ਗਿਆ ਹੈ ।

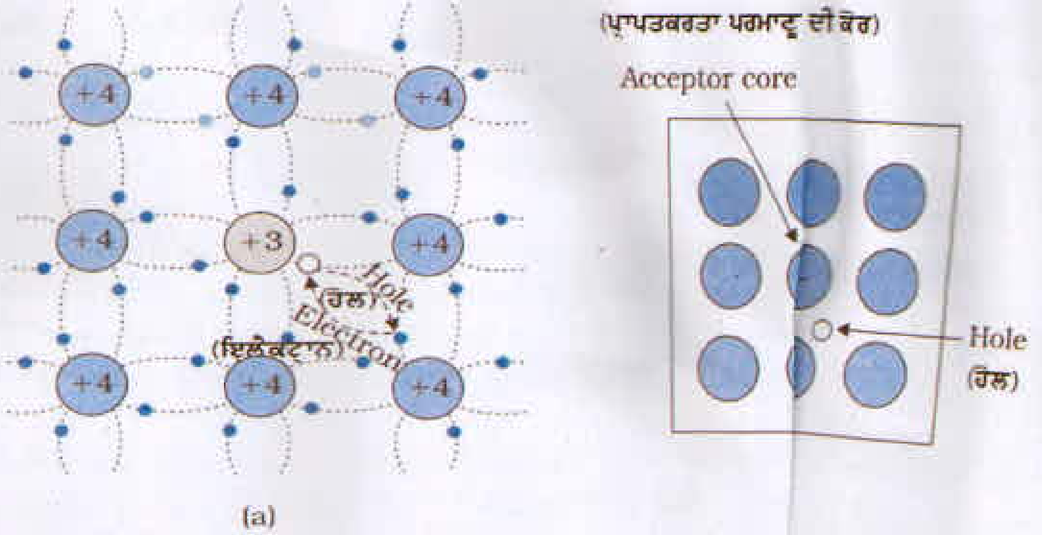
(i) n-ਕਿਸਮ ਦੇ ਅਰਧਚਾਲਕ (n-type Semiconductor)

ਮੰਨ ਲਓ ਕਿ ਅਸੀਂ Si ਜਾਂ Ge (ਸੰਯੋਜਕਤਾ 4) ਨੂੰ ਇੱਕ ਪੈਂਟਾਵੇਲੈਂਟ (ਸੰਯੋਜਕਤਾ 5) ਤੱਤ ਨਾਲ ਡੋਪ ਕਰਦੇ ਹਾਂ ਜਿਵੇਂ ਚਿੱਤਰ 14.7 ਵਿੱਚ ਦਿਖਾਇਆ ਗਿਆ ਹੈ। ਜਦੋਂ +5 ਸੰਯੋਜਕਤਾ ਵਾਲਾ ਤੱਤ Si ਦੇ ਇੱਕ ਪਰਮਾਣੂ ਦੀ ਥਾਂ ਲੈ ਲੈਂਦਾ ਹੈ ਤਾਂ ਇਸ ਦੇ ਇਲੈਕਟ੍ਰਾਨਾਂ ਵਿਚੋਂ ਚਾਰ, ਨੇੜਲੇ ਚਾਰ ਸਿਲੀਕਾਨ ਪਰਮਾਣੂਆਂ ਨਾਲ ਬੰਧਨ ਬਣਾਉਂਦੇ ਹਨ, ਜਦੋਂ ਕਿ ਪੰਜਵਾਂ ਇਲੈਕਟ੍ਰਾਨ ਜਨਕ ਪਰਮਾਣੂ (Parent atom) ਨਾਲ ਕਮਜ਼ੋਰ ਬੰਧਨ ਦੁਆਰਾ ਜੁੜਿਆ ਰਹਿੰਦਾ ਹੈ। ਅਜਿਹਾ ਇਸ ਲਈ ਹੈ ਕਿ ਪੰਜਵਾਂ ਇਲੈਕਟ੍ਰਾਨਾਂ ਨੂੰ ਬੰਧਨ ਵਿੱਚ ਭਾਗ ਲੈਣ ਵਾਲੇ ਚਾਰੋਂ ਇਲੈਕਟ੍ਰਾਨ ਪਰਮਾਣੂ ਦੇ ਭਾਵੀ ਕੋਰ (Effective Core) ਦਾ ਭਾਗ ਮੰਨਦਾ ਹੈ। ਇਸ ਦੇ ਇਸ ਇਲੈਕਟ੍ਰਾਨ ਨੂੰ ਮੁਕਤ ਕਰਨ ਲਈ ਜ਼ਰੂਰੀ ਾਈਨੀਕਰਣ ਊਰਜਾ (Ionization Energy) ਬਹੁਤ ਘੱਟ ਹੁੰਦਾ ਹੈ ਅਤੇ ਆਮ ਕਰਕੇ ਕਮਰੇ ਦੇ ਤਾਪਮਾਨ ਤੇ ਇਹ ਧਚਾਲਕ ਦੇ ਜਾਲਕ ਵਿੱਚ ਮੁਕਤ ਗਤੀ ਕਰਨ ਦੇ ਲਈ ਮੁਕਤ ਹੁੰਦਾ ਹੈ। ਉਦਾਹਰਨ ਦੇ ਲਈ, ਇਲੈਕਟ੍ਰਾਨ ਨੂੰ ਣੂ ਤੋਂ ਮੁਕਤ ਕਰਨ ਦੇ ਲਈ ਜਰਮੇਨੀਅਮ ਵਿੱਚ ~0.01 ev ਅਤੇ ਸਿਲੀਕਾਨ ਵਿੱਚ ਲਗਭਗ 0.05ev ਊਰਜਾ ੀ ਹੈ। ਇਹ ਉਸ ਊਰਜਾ ਤੋਂ ਬਹੁਤ ਘੱਟ ਹੈ ਜੋ ਕਿਸੇ ਇੰਟਰਿੰਜ਼ਿਕ ਅਰਧ ਚਾਲਕ ਵਿੱਚ ਕਮਰੇ ਦੇ ਤਾਪਮਾਨ

ਤੇ ਕਿਸੇ ਇਲੈਕਟ੍ਰਾਨ ਨੂੰ ਵਰਜਿਤ (Forbidden) ਬੈਂਡ (Band) ਤੋਂ ਸਥਾਨਾਂਤਰਨ ਦੇ ਲਈ (ਜਰਮੇਨੀਅਮ ਵਿਚ ਲਗਭਗ 0.72 eV ਅਤੇ ਸਿਲੀਕਾਨ ਵਿਚ ਲਗਭਗ 1.1 eV) ਚਾਹੀਦੀ ਹੁੰਦੀ ਹੈ। ਇਸ ਤਰ੍ਹਾਂ ਪੈਂਟਾਵੇਲੈਂਟ ਡੋਪੈਂਟ ਬਿਜਲੀ ਚਾਲਨ ਦੇ ਲਈ ਇੱਕ ਫ਼ਾਲਤੂ ਇਲੈਕਟ੍ਰਾਨ ਪ੍ਰਦਾਨ ਕਰਦਾ ਹੈ ਅਤੇ ਇਸ ਲਈ ਇਸ ਨੂੰ *ਦਾਤਾ ਅਸ਼ੁੱਧੀ (Donor Impurity)* ਕਹਿੰਦੇ ਹਨ। ਡੋਪੈਂਟ ਪਰਮਾਣੂ ਦੁਆਰਾ ਬਿਜਲੀ ਚਾਲਨ ਦੇ ਲਈ ਉਪਲਬਧ ਕਰਵਾਏ ਗਏ ਇਲੈਕਟ੍ਰਾਨ ਦੀ ਸੰਖਿਆ ਪੱਕੇ ਤੌਰ ਤੇ ਡੋਪੈਂਟ ਤੇ ਨਿਰਭਰ ਕਰਦੀ ਹੈ। ਇਹ ਆਸ-ਪਾਸ ਦੇ ਤਾਪਮਾਨ ਤੇ ਨਿਰਭਰ ਨਹੀਂ ਕਰਦੀ। ਇਸਦੇ ਉਲਟ Si ਪਰਮਾਣੂ ਦੁਆਰਾ ਪੈਦਾ ਮੁਕਤ ਇਲੈਕਟ੍ਰਾਨਾਂ ਦੀ ਸੰਖਿਆਂ (ਬਰਾਬਰ ਗਿਣਤੀ ਵਿਚ ਹੋਲਾਂ (Holes) ਦੇ ਨਾਲ) ਵਿਚ ਤਾਪਮਾਨ ਦੇ ਨਾਲ ਬਹੁਤ ਘੱਟ ਵਾਧਾ ਹੁੰਦਾ ਹੈ। ਕਿਸੇ ਡੋਪ ਕੀਤੇ ਅਰਧਚਾਲਕ ਵਿਚ ਚਾਲਕ ਇਲੈਕਟ੍ਰਾਨਾਂ ਦੀ ਕੁਲ ਗਿਣਤੀ n_e ਦਾਤਾਵਾਂ (Donors) ਦੇ ਯੋਗਦਾਨ ਅਤੇ ਨਿਜੀ ਕਾਰਨਾਂ (ਤਾਪ ਉਰਜਾ ਦੁਆਰਾ) ਤੋਂ ਪੈਦਾ ਇਲੈਕਟ੍ਰਾਨਾਂ ਦੇ ਕਾਰਨ ਅਤੇ ਹੋਲਾਂ ਦੀ ਕੁਲ ਸੰਖਿਆ n_h ਸਿਰਫ ਨਿਜੀ ਸ੍ਰੋਤ ਦੁਆਰਾ ਪੈਦਾ ਹੋਲਾਂ ਦੇ ਕਾਰਨ ਹੁੰਦੀ ਹੈ। ਪਰ ਹੋਲਾਂ ਦੇ ਮੁੜ-ਸੰਯੋਜਨ (Recombination) ਦੀ ਦਰ ਵਿੱਚ ਵਾਧਾ ਇਲੈਕਟ੍ਰਾਨਾਂ ਦੀ ਗਿਣਤੀ ਵਿੱਚ ਵਾਧੇ ਦੇ ਕਾਰਨ ਹੋ ਜਾਂਦੀ ਹੈ। ਇਸਦੇ ਨਤੀਜੇ ਵਜੋਂ ਹੋਲਾਂ ਦੀ ਗਿਣਤੀ ਵਿੱਚ ਹੋਰ ਕਮੀ ਹੋ ਜਾਂਦੀ ਹੈ।

ਇਸ ਤਰ੍ਹਾਂ ਡੋਪਿੰਗ ਦੇ ਉਚਿਤ ਪੱਧਰ ਤੇ ਚਾਲਕ ਇਲੈਕਟ੍ਰਾਨਾਂ ਦੀ ਸੰਖਿਆ ਵਿਚ ਹੋਲਾਂ ਦੀ ਸੰਖਿਆ ਦੀ ਤੁਲਨਾ ਵਿੱਚ ਵਾਧਾ ਕੀਤਾ ਜਾ ਸਕਦਾ ਹੈ । ਇਸ ਲਈ ਪੈਂਟਾਵੇਲੈਂਟ ਡੋਪੈਂਟ ਦੇ ਨਾਲ ਡੋਪ ਹੋਣ ਤੇ ਕਿਸੇ ਇੰਟਰਿੰਜ਼ਿਕ ਅਰਧਚਾਲਕ ਵਿੱਚ ਇਲੈਕਟ੍ਰਾਨ *ਬਹੁਗਿਣਤੀ ਚਾਰਜ ਵਾਹਕ (Majority Charge Carrier)* ਅਤੇ *ਹੋਲ ਘੱਟ ਗਿਣਤੀ ਚਾਰਜ ਵਾਹਕ (Minority Charge Carrier)* ਬਣ ਜਾਂਦੇ ਹਨ। ਇਸ ਲਈ ਇਸ ਤਰ੍ਹਾਂ ਦੇ ਅਰਧ ਚਾਲਕਾਂ ਨੂੰ n-ਕਿਸਮ ਦੇ ਅਰਧਚਾਲਕ ਕਹਿੰਦੇ ਹਨ। ਕਿਸੇ n-ਕਿਸਮ ਦੇ ਅਰਧਚਾਲਕ ਲਈ

$$n_e >> n_h \qquad (14.3)$$



ਚਿੱਤਰ 14.8 (a) ਚਾਰ ਸੰਯੋਜੀ Si ਜਾਂ Ge ਦੇ ਜਾਲਕ ਵਿਚ ਤਿੰਨ ਸੰਯੋਜੀ ' ਕਰਤਾ ਪਰਮਾਣੂ (In, Al, B ਆਦਿ) ਨਾਲ ਡੋਪ ਕਰਕੇ ਬਣਿਆ p-ਕਿਸਮ ਦਾ ਅਰਧਚਾਲਕ
(b) p-ਕਿਸਮ ਦੇ ਪਦਾਰਥ ਦਾ ਸਾਧਾਰਨ ਰੂਪ ਵਿਚ ਵਿਵਸਥਾਤਮਕ ਚਿੰਂ ਇੱਕ ਪ੍ਰਭਾਵੀ ਫਾਲਤੂ ਰਿਣਾਤਮਕ ਚਾਰਜ ਦੇ ਨਾਲ ਪ੍ਰਤੀਸਥਾਪੀ ਪ੍ਰਾਪਤ ਕਰਤਾ ਪਰਮਾਣੂ ਦੀ ਸਥਿਅਤੇ ਉਸ ਨਾਲ ਸੰਬੰਧਿਤ ਹੋਲ ਨੂੰ ਦਿਖਾਉਂਦਾ ਹੈ ।

(ii) p-ਕਿਸਮ ਦੇ ਅਰਧਚਾਲਕ (p-Type SemiConductor)

p-ਕਿਸਮ ਦਾ ਅਰਧਚਾਲਕ ਉਦੋਂ ਬਣਦਾ ਹੈ ਜਦੋਂ Si ਜਾਂ Ge (ਟੈਟਰਾਵੇਲੈਂਟ) ਨੂੰ ਗਰੁਪ-III ਦੀਆਂ ਟਰਾਈਵੇਲੈਂਟ ਅਸ਼ੁੱਧੀਆਂ; ਜਿਵੇਂ- Al, B, In ਅਦਿ ਨਾਲ ਡੋਪ ਕੀਤਾ ਜਾਵੇ, ਜਿਵੇਂ ਚਿੱਤਰ 14.8 ਵਿਚ ਦਿਖਾਇਆ ਗਿਆ ਹੈ । ਡੋਪੈਂਟ ਵਿੱਚ Si ਜਾਂ Ge ਦੀ ਤੁਲਨਾ ਵਿੱਚ ਇੱਕ ਬਾਹਰੀ ਇਲੈਕਟ੍ਰਾਨ ਘਟ ਹੁੰਦਾ ਹੈ ਅਤੇ ਇਸਲਈ ਇਹ ਪਰਮਾਣੂ ਤਿੰਨ ਪਾਸਿਆਂ ਤੋਂ Si ਪਰਮਾਣੂਆਂ ਨਾਲ ਬੰਧਨ ਬਣਾ ਸਕਦਾ ਹੈ, ਪਰ ਚੋਥੇ ਪਾਸੇ ਬੰਧਨ ਬਣਾਉਣ ਲਈ ਜ਼ਰੂਰੀ ਇਲੈਕਟ੍ਰਾਨ ਉਪਲਬਧ ਨਾ ਹੋਣ ਕਾਰਨ ਚੌਥਾ ਬੰਧਨ ਬਣਾਉਣ ਵਿੱਚ ਸਫ਼ਲ ਨਹੀਂ ਹੋ ਪਾਂਦਾ। ਇਸ ਲਈ ਟਰਾਈਵੇਲੈਂਟ ਪਰਮਾਣੂ ਅਤੇ ਚੌਥੇ ਨੇੜਲੇ ਪਰਮਾਣੂ ਦੇ ਵਿੱਚ ਬੰਧਨ ਵਿੱਚ ਇੱਕ ਖਾਲੀ ਥਾਂ ਜਾਂ ਹੋਲ (hole) ਹੁੰਦਾ ਹੈ ਜਿਸ ਨੂੰ ਚਿੱਤਰ 14.8 ਵਿੱਚ ਦਰਸਾਇਆ ਗਿਆ ਹੈ। ਕਿਉਂਕਿ ਜਾਲਕ ਵਿੱਚ ਪੜੋਸੀ Si ਪਰਮਾਣੂ ਹੋਲ ਦੀ ਥਾਂ ਤੇ ਇੱਕ ਇਲੈਕਟ੍ਰਾਨ ਚਾਹੁੰਦਾ ਹੈ, ਨੇੜੇ ਦੇ ਪਰਮਾਣੂ ਦੇ ਬਾਹਰੀ ਕਕਸ਼ਾ ਦਾ ਕੋਈ ਇਲੈਕਟ੍ਰਾਨ ਇਸ ਖਾਲੀ ਥਾਂ (hole) ਨੂੰ ਭਰਨ ਦੇ ਲਈ ਛਲਾਂਗ ਮਾਰ ਸਕਦਾ ਹੈ ਜਿਸ ਨਾਲ ਉਸਦੇ ਆਪਣੇ ਸਥਾਨ ਤੇ ਇੱਕ ਹੋਲ ਬਣ ਜਾਂਦਾ ਹੈ। *ਇਹੀ ਹੋਲ* ਚਾਲਨ ਦੇ ਲਈ ਉਪਲਬਧ ਰਹਿੰਦਾ ਹੈ। ਧਿਆਨ ਦੇਣ ਯੋਗ ਨਾਲ ਇਹ ਹੈ ਕਿ ਓਪਰਾ ਟਰਾਈਵੇਲੈਂਟ ਪਰਮਾਣੂ ਗੁਆਂਢੀ Si ਪਰਮਾਣੂ ਦੇ ਨਾਲ ਇਲੈਕਟ੍ਰਾਨ ਦੀ ਸਾਝੇਦਾਰੀ ਕਰਕੇ ਪ੍ਰਭਾਵੀ ਰੂਪ ਵਿੱਚ ਰਿਣ ਚਾਰਜਿਤ ਹੋ ਜਾਂਦਾ ਹੈ, ਅਤੇ ਇਸ ਦੇ ਸਾਰੇ ਸੰਯੋਜੀ ਬੰਧਨ ਪੂਰੇ ਹੋ ਜਾਂਦੇ ਹਨ। ਇਸ ਲਈ ਆਮ ਭਾਸ਼ਾ ਵਿੱਚ ਅਕਸਰ p-ਪਦਾਰਥ ਦੇ ਡੋਪੈਂਟ ਪਰਮਾਣੂਆਂ ਨੂੰ ਆਪਣੇ ਨਾਲ ਸੰਬੰਧਿਤ ਹੋਲਾਂ ਦੇ ਨਾਲ ਇੱਕ *ਰਿਣ ਚਾਰਜ* ਵਾਲੀ ਕੋਰ ਕਿਹਾ ਜਾਂਦਾ ਹੈ, ਜਿਵੇਂ ਚਿੱਤਰ 14.8(b) ਵਿੱਚ ਦਿਖਾਇਆ ਗਿਆ ਹੈ। ਇਹ ਸਪਸ਼ਟ ਹੈ ਕਿ ਇੱਕ ਪ੍ਰਾਪਤਕਰਤਾ (Acceptor) ਪਰਮਾਣੂ (N_A) *ਇੱਕ ਹੋਲ* ਦਿੰਦਾ ਹੈ। ਇਹ ਹੋਲ ਨਿੱਜੀ ਤੌਰ ਤੇ ਪੈਦਾ ਹੋਏ ਹੋਲਾਂ (Intrinsically Generated holes) ਤੋਂ ਇਲਾਵਾ ਹਨ ਜਦੋਂ ਕਿ ਚਾਲਨ ਇਲੈਕਟਰਾਨਾਂ ਦਾ ਸ੍ਰੋਤ ਸਿਰਫ ਨਿੱਜੀ ਤੌਰ ਤੇ ਪੈਦਾ ਹੋਣਾ ਹੀ ਹੈ। ਇਸ ਤਰ੍ਹਾਂ ਅਜਿਹੇ ਪਦਾਰਥ ਲਈ, ਹੋਲ ਬਹੁ ਗਿਣਤੀ ਵਾਹਕ ਅਤੇ ਇਲੈਕਟ੍ਰਾਨ ਘੱਟ ਗਿਣਤੀ ਵਾਹਕ ਹਨ। ਇਸ ਲਈ ਟਰਾਈਵੇਲੈਂਟ ਅਸ਼ੁੱਧੀ ਨਾਲ ਡੋਪ ਕੀਤੇ ਸ਼ੁੱਧ ਅਰਧਚਾਲਕ p-ਪ੍ਰਕਾਰ ਦੇ ਅਰਧ ਚਾਲਕ ਕਹਾਉਂਦੇ ਹਨ। p-ਪ੍ਰਕਾਰ ਦੇ ਅਰਧਚਾਲਕਾਂ ਵਿਚ ਮੁੜ-ਸੰਯੋਜਨ ਪ੍ਰਕ੍ਰਿਆ, ਨਿੱਜੀ ਤੌਰ ਤੇ ਪੈਦਾ ਇਲੈਕਟ੍ਰਾਨਾਂ ਦੀ ਸੰਖਿਆ n_i ਘੱਟ ਹੋ ਕੇ n_e ਹੋ ਜਾਂਦੀ ਹੈ। ਇਸ ਲਈ p-ਪ੍ਰਕਾਰ ਦੇ ਅਰਧ-ਚਾਲਕਾਂ ਲਈ

$$n_h >> n_e \qquad (14.4)$$

ਧਿਆਨ ਦੇਣ ਯੋਗ ਗਲ ਇਹ ਹੈ *ਕਿ ਕ੍ਰਿਸਟਲ ਪੂਰੀ ਤਰ੍ਹਾਂ ਉਦਾਸੀਨ ਬਣਿਆ ਰਹਿੰਦਾ ਹੈ ਕਿਉਂਕਿ ਫਾਲਤੂ ਚਾਰਜ ਵਾਹਕਾਂ ਤੇ ਚਾਰਜ ਦੀ ਮਾਤਰਾ ਜਾਲਕ ਵਿੱਚ ਅਇਓਨਾਈਜ਼ਡ ਕੋਰਾਂ (Ionized cores) ਤੇ ਚਾਰਜ ਦੀ ਮਾਤਰਾ ਦੇ ਹੀ ਬਰਾਬਰ ਅਤੇ ਉਲਟ ਹੁੰਦੀ ਹੈ।*

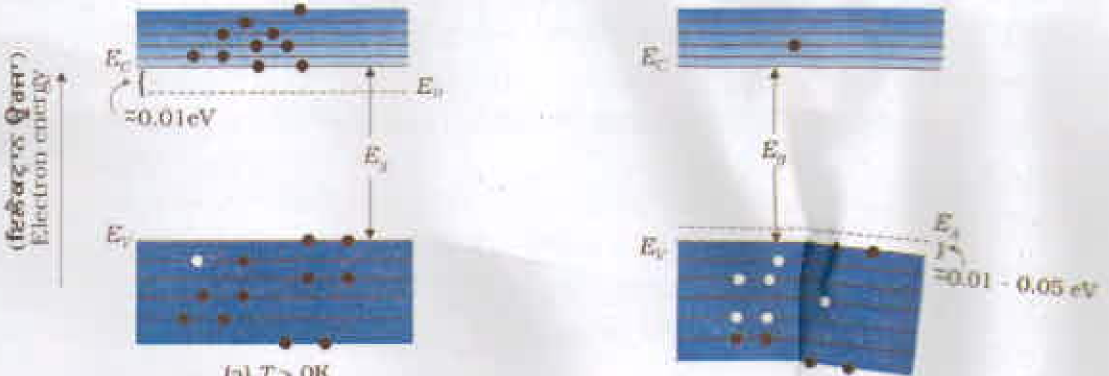
ਐਕਸਟਰਿੰਜ਼ਿਕ ਅਰਧ ਚਾਲਕਵਿੱਚ ਬਹੁਗਿਣਤੀ ਕਰੰਟ ਵਾਹਕਾਂ ਦੀ ਵੱਡੀ ਮਾਤਰਾ ਵਿਚ ਹੋਣ ਦੇ ਕਾਰਨ ਤਾਪਨ ਦੁਆਰਾ ਪੈਦਾ ਘੱਟ ਗਿਣਤੀ ਵਾਹਕਾਂ ਦੇ ਲਈ ਬਹੁਗਿਣਤੀ ਵਾਹਕਾਂ ਨਾਲ ਮਿਲਨ ਦੇ ਵਧੇਰੇ ਮੌਕੇ ਹੁੰਦੇ ਹਨ ਅਤੇ ਇਸ ਤਰ੍ਹਾਂ ਉਹ ਨਸ਼ਟ ਹੋ ਜਾਂਦੇ ਹਨ। ਇਸ ਲਈ ਡੋਪੈਂਟ, ਇਕੋ ਤਰ੍ਹਾਂ ਦੇ ਵਧੇਰੇ ਕਰੰਟ ਵਾਹਕਾਂ ਨੂੰ ਮਿਲਾਉਣ ਨਾਲ, ਜੋ ਬਹੁਗਿਣਤੀ ਵਾਹਕ ਬਣ ਜਾਂਦੇ ਹਨ ਅਸਿੱਧੇ ਤੌਰ ਤੇ ਘੱਟ ਗਿਣਤੀ ਵਾਹਕਾਂ ਦੀ ਨਿੱਜੀ ਘਣਤਾ ਨੂੰ ਘੱਟ ਕਰਨ ਵਿੱਚ ਸਹਾਇਤਾ ਕਰਦੇ ਹਨ।

ਡੋਪਿੰਗ ਕਰਨ ਨਾਲ ਅਰਧਚਾਲਕਾਂ ਦੀ ਊਰਜਾ ਬੈਂਡ ਰਚਨਾ ਪ੍ਰਭਾਵਿਤ ਹੁੰਦੀ ਹੈ। ਬਾਹਰੀ ਅਰਧ ਚਾਲਕ (Extrinsic) ਦੇ ਮਾਮਲੇ ਵਿੱਚ ਅਸ਼ੁੱਧੀਆਂ ਦੇ ਕਾਰਨ ਫਾਲਤੂ ਊਰਜਾ ਅਵਸਥਾ (E_D) ਅਤੇ ਪ੍ਰਪਾਤਕਰਤਾ ਅਸ਼ੁੱਧੀਆਂ ਦੇ ਕਾਰਨ ਫਾਲਤੂ ਊਅਵਸਥਾ (E_A) ਵੀ ਹੁੰਦੀ ਹੈ। n-ਕਿਸਮ ਦੇ Si ਅਰਧਚਾਲਕਾਂ ਦੇ ਊਰਜਾ ਬੈਂਡ ਰੇਖਾ ਚਿੱਤਰ ਵਿਚ ਦਾਤਾ ਊਰਜਾ E_D ਚਾਲਕ ਬੈਂਡ ਦੀ ਤਲੀ E_C ਤੋਂ ਹੇਠਾਂ ਹੁੰਦਾ ਹੈ ਅਤੇ ਇਸ ਪੱਧਰ ਤੋਂ ਕੁਝ ਇਲੈਕਟ੍ਰਾਨ ਬਹੁਤ ਘੱਟ ਊਰਜਾ ਦੀ ਹੋਣ ਤੇ ਚਾਲਨ ਬੈਂਡ ਵਿੱਚ ਪ੍ਰਵੇਸ਼ ਕਰ ਜਾਂਦੇ ਹਨ। ਕਮਰੇ ਦੇ ਤਾਪਮਾਨ ਤੇ ਵਧੇਰੇ ਕਰਕੇ ਦਾਤਾ ਪਰਮਾਣੂ ਆਵਿੱਚ ਬਦਲ ਜਾਂਦੇ ਹਨ, ਪਰ Si ਦੇ ਬਹੁਤ ਹੀ ਘੱਟ ($\sim 10^{-12}$) ਪਰਮਾਣੂ ਹੀ ਅਇਨਾਂ ਵਿੱਚ ਬਦਲਦੇ ਹਨ। ਇਚਿੱਤਰ 14.9 (a) ਵਿਚ ਦਰਸਾਏ ਅਨੁਸਾਰ ਚਾਲਨ ਬੈਂਡ ਵਿੱਚ ਵਧੇਰੇ ਕਰਕੇ ਇਲੈਕਟ੍ਰਾਨ ਦਾਤਾ ਅਸ਼ੁੱਧੀਆਂ ਤੋਂ ਹੁੰਦੇ ਹਨ। ਇਸ ਤਰ੍ਹਾਂ p-ਕਿਸਮ ਦੇ ਅਰਧ ਚਾਲਕਾਂ ਵਿੱਚ ਪ੍ਰਾਪਤ ਕਰਤਾ ਊਰਜਾ ਪੱਧਰ E_A ਸੰਯੋਜੀ ਬੈਂਡ ਦੇ ਸਿਰੇ ਤੋਂ ਕੁਝ ਉਪਰ ਹੁੰਦਾ ਹੈ [ਚਿੱਤਰ 14.9 (b) ਦੇਖੋ]। ਬਹੁਤ ਘੱਟ ਊਰਜਾ ਪੂਰਤੀ ਹੋਣ ਤੇ ਵੀ ਸੰਯੋਜੀ ਕੋਈ ਇਲੈਕਟ੍ਰਾਨ E_A ਦੇ ਪੱਧਰ ਤੋਂ ਛਲਾਂਗ ਮਾਰ ਲੈਂਦਾ ਹੈ ਅਤੇ ਉਸ

ਪ੍ਰਾਪਤ ਕਰਤਾ ਨੂੰ ਰਿਣ ਚਾਰਜਿਤ ਆਇਨ ਵਿੱਚ ਬਦਲ ਦਿੰਦਾ ਹੈ। (ਵਿਕਲਪ ਦੇ ਰੂਪ ਵਿੱਚ ਅਸੀਂ ਇਸ ਤਰ੍ਹਾਂ ਵੀ ਕਹਿ ਸਕਦੇ ਹਾਂ ਕਿ ਬਹੁਤ ਘੱਟ ਊਰਜਾ ਦੀ ਪੂਰਤੀ ਨਾਲ ਹੋਲ ਊਰਜਾ ਪੱਧਰ E_A ਤੋਂ ਸੰਯੋਜੀ ਬੈਂਡ ਵਿੱਚ ਜਾਂ ਸਕਦਾ ਹੈ। ਊਰਜਾ ਪ੍ਰਾਪਤ ਕਰਨ ਤੇ ਇਲੈਕਟ੍ਰਾਨ ਉਪਰ ਵਾਲ ਆਂਦੇ ਹਨ ਜਦੋਂ ਕਿ ਹੋਲ ਹੇਠਾਂ ਵੱਲ ਆਂਦੇ ਹਨ।) ਆਮ ਕਰਕੇ ਕਮਰੇ ਦੇ ਤਾਪਮਾਨ ਤੇ ਵਧੇਰੇ ਕਰਕੇ ਪ੍ਰਾਪਤ ਕਰਤਾ ਪਰਮਾਣੂ ਅਇਨਾਂ ਵਿੱਚ ਬਦਲ ਜਾਂਦੇ ਹਨ ਅਤੇ ਸੰਯੋਜੀ ਬੈਂਡ ਵਿੱਚ ਹੋਲ ਬਚ ਜਾਂਦੇ ਹਨ। ਇਸ ਤਰ੍ਹਾਂ ਕਮਰੇ ਦੇ ਤਾਪਮਾਨ ਤੇ ਸੰਯੋਜੀ ਬੈਂਡ ਵਿੱਚ ਹੋਲਾਂ ਦੀ ਘਣਤਾ ਮੁੱਖ ਰੂਪ ਵਿੱਚ ਐਕਸਟਰਿੰਜ਼ਿਕ ਅਰਧਚਾਲਕਾਂ ਵਿੱਚ ਅਸ਼ੁੱਧੀ ਦੇ ਕਾਰਨ ਹੁੰਦਾ ਹੈ। ਤਾਪੀ ਸੰਤੁਲਨ ਵਿੱਚ ਅਰਧਚਾਲਕਾਂ ਵਿੱਚ ਇਲੈਕਟ੍ਰਾਨਾਂ ਅਤੇ ਹੋਲਾਂ ਦੀ ਘਣਤਾ ਇਸ ਤਰ੍ਹਾਂ ਵਿਅਕਤ ਕੀਤੀ ਜਾਂਦੀ ਹੈ।

$$n_e n_h = n_i^2 \qquad (14.5)$$

ਬੇਸ਼ਕ ਉਪਰੋਕਤ ਵਿਵਰਣ ਪੂਰੀ ਤਰ੍ਹਾਂ ਨੇੜਤਾ ਅਤੇ ਮਨੋਕਲਪਿਤ ਵਿਚਾਰਾਂ ਤੇ ਆਧਾਰਿਤ ਹੈ ਪਰ ਇਹ ਸੌਖੇ ਢੰਗ ਨਾਲ ਧਾਤਾਂ, ਬਿਜਲੀ ਰੋਧੀਆਂ, ਅਤੇ ਅਰਧਚਾਲਕਾਂ (ਇੰਟਰਿੰਜ਼ਿਕ ਅਤੇ ਐਕਸਟਰਿੰਜ਼ਿਕ) ਵਿੱਚ ਅੰਤਰ ਨੂੰ ਸਮਝਣ ਵਿੱਚ ਸਹਾਇਕ ਹਨ। C, Si ਅਤੇ Ge ਦੇ ਪ੍ਰਤੀਰੋਧੀ ਮੁਲਾਂ ਵਿੱਚ ਅੰਤਰ ਇਹਨਾਂ ਦੇ ਚਾਲਨ ਅਤੇ ਸੰਯੋਜੀ ਬੈਂਡਾਂ ਵਿੱਚ ਊਰਜਾ ਅੰਤਰਾਲ ਤੇ ਨਿਰਭਰ ਕਰਦਾ ਹੈ। ਕਾਰਬਨ (ਡਾਇਮੰਡ), Si ਅਤੇ Ge ਦੇ ਲਈ ਊਰਜਾ ਅੰਤਰਾਲ ਕ੍ਰਮਵਾਰ 5.4eV ਅਤੇ 0.7eV ਹੈ। Sn ਵੀ ਚੌਥੇ ਗਰੁਪ ਦਾ ਤੱਤ ਹੈ ਪਰ ਇਹ ਧਾਤ ਹੈ ਕਿਉਂਕਿ ਇਸ ਮਾਮਲੇ ਵਿੱਚ ਊਰਜਾ ਅੰਤਰਾਲ 0eV ਹੈ।



(a) $T > 0K$
one thermally generated electron-hole pair + 9 electrons from donor atoms
(ਇੱਕ ਤਾਪ ਊਰਜਾ ਦੁਆਰਾ ਪੈਦਾ ਇਲੈਕਟ੍ਰਾਨ-ਹੋਲ ਜੋੜਾ ਅਤੇ ਦਾਨੀ ਪਰਮਾਣੂਆਂ ਦੇ 9 ਇਲੈਕਟ੍ਰਾਨ)

(b> 0K

ਚਿੱਤਰ 14.9: T >0K ਤੇ (a) n-ਕਿਸਮ ਦੇ ਅਰਧ-ਚਾਲਕ ਅਤੇ (b) p-ਦੇ ਅਰਧਚਾਲਕ ਦਾ ਊਰਜਾ ਬੈਂਡ

ਉਦਾਹਰਨ 14.2: ਮੰਨ ਲਓ ਕਿਸੇ ਸ਼ੁਧ Si ਕ੍ਰਿਸਟਲ ਵਿਚ 5×10^{28} ਪਰਮਾਣੂ। ਇਸ ਨੂੰ ਪੈਂਟਾਵੇਲੈਂਟ As ਨਾਲ 1 ppm ਘਣਤਾ ਤੇ ਡੋਪ ਕੀਤਾ ਜਾਂਦਾ ਹੈ। ਇਲੈਕਟ੍ਰਾਨਾਂ ਅਤੇ ਹੋਲਾਂ ਦੱਪਤਾ ਕਰੋ, ਦਿੱਤਾ ਹੈ ਕਿ $n_i = 1.5\times10^{16}\ m^{-3}$।

ਹਲ: ਧਿਆਨ ਦਿਓ, ਇਥੇ ਤਾਪ ਊਰਜਾ ਦੁਆਰਾ ਪੈਦਾ ਇਲੈਕਟ੍ਰਾਨ (n_i ~$^{-3}$), ਡੋਪਿੰਗ ਕਾਰਨ ਪੈਦਾ ਇਲੈਕਟ੍ਰਾਨਾਂ ਦੀ ਤੁਲਨਾ ਵਿੱਚ ਨਿਗੁਣੇ ਹਨ।ਇਸ ਲਈ $n_e \approx N_D$

ਕਿਉਂਕਿ $n_e n_h = n_i^2$, ਇਸ ਲਈ ਹੋਲਾਂ ਦੀ ਸੰਖਿਆ $n_h = (2.25 \times 10^{322})$

$- 4.5 \times 10^9\ m^{-3}$

14.5 p-n ਜੰਕਸ਼ਨ (p-n Junction):-

p-n ਜੰਕਸ਼ਨ ਬਹੁਤ ਸਾਰੀਆਂ ਅਰਧ ਚਾਲਕ ਯੁਕਤੀਆਂ ਜਿਵੇਂ ਡਾਇਓਡ, ਟਰਾਂਜ਼ਿਸਟਰ ਆਦਿ ਦੀ ਮੂਲ ਇਕਾਈ ਹੈ। ਹੋਰ ਅਰਧ ਚਾਲਕ ਯੁਕਤੀਆਂ ਦੇ ਵਿਸ਼ਲੇਸ਼ਨ ਦੇ ਲਈ ਜੰਕਸ਼ਨ ਦੇ ਵਿਵਹਾਰ ਨੂੰ ਸਮਝਣਾ ਬਹੁਤ ਹੀ ਮਹਤਵਪੂਰਨ ਹੈ। ਹੁਣ ਅਸੀਂ ਸਮਝਣ ਦੀ ਕੋਸ਼ਿਸ਼ ਕਰਾਂਗੇ ਕਿ ਕਿਸੇ ਜੰਕਸ਼ਨ ਦਾ ਨਿਰਮਾਣ ਕਿਵੇਂ ਹੁੰਦਾ ਹੈ ਅਤੇ ਬਾਹਰੋਂ ਲਗਾਈ ਵੋਲਟੇਜ (ਜਿਸਨੂੰ ਬਾਯਸ (Bias) ਵੀ ਕਹਿੰਦੇ ਹਨ) ਦੇ ਪ੍ਰਭਾਵ ਵਿੱਚ ਕੋਈ ਜੰਕਸ਼ਨ ਕਿਸ ਤਰ੍ਹਾਂ ਵਿਵਹਾਰ ਕਰਦਾ ਹੈ।

14.5.1 p-n ਜੰਕਸ਼ਨ ਦਾ ਨਿਰਮਾਣ (p.n Junction Formation) :-

p-ਕਿਸਮ ਦੇ ਸਿਲੀਕਾਨ (p-Si) ਅਰਧਚਾਲਕ ਦੇ ਪਤਲੇ ਵੇਫ਼ਰ (Wafer) ਤੇ ਵਿਚਾਰ ਕਰਦੇ ਹਾਂ । ਬਿਲਕੁਲ ਨਾਪੇ-ਤੁਲੇ ਢੰਗ ਵਿੱਚ ਪੈਂਟਾਵੇਲੈਂਟ ਅਸ਼ੁੱਧੀ ਦੀ ਬਹੁਤ ਘੱਟ ਮਾਤਰਾ ਮਿਲਾਕੇ ਕਿਸੇ p-Si ਵੇਫਰ ਦੇ ਕੁਝ ਭਾਗ ਨੂੰ n-Si ਵਿੱਚ ਬਦਲਿਆ ਜਾ ਸਕਦਾ ਹੈ। ਕਿਸੇ ਅਰਧਚਾਲਕ ਦਾ ਨਿਰਮਾਣ ਕਰਨ ਦੀਆਂ ਬਹੁਤ ਸਾਰੀਆਂ ਪ੍ਰਕਿਰਿਆਵਾਂ ਹਨ । ਜਿਹਨਾਂ ਦੁਆਰਾ ਕੋਈ ਅਰਧਚਾਲਕ ਬਣਾਇਆ ਜਾ ਸਕਦਾ ਹੈ। ਹੁਣ ਵੇਫਰ ਦੇ ਵਿੱਚ p-ਖੇਤਰ ਅਤੇ n-ਖੇਤਰ ਬਣ ਗਏ ਹਨ ਅਤੇ p- ਅਤੇ n- ਖੇਤਰਾਂ ਵਿੱਚ ਇੱਕ ਧਾਤਕਰਮੀ ਜੰਕਸ਼ਨ (Metallurgical Junction) ਹੈ।

ਕਿਸੇ p-n ਜੰਕਸ਼ਨ ਦੇ ਨਿਰਮਾਣ ਦੇ ਸਮੇਂ ਦੋ ਮਹਤਵਪੂਰਣ ਪ੍ਰਕਿਰਿਆਵਾਂ ਹੁੰਦੀਆਂ ਹਨ – *ਵਿਸਰਣ (Diffusion) ਅਤੇ ਡਰਿਫ਼ਟ (Drift)*। ਅਸੀਂ ਇਹ ਜਾਣਦੇ ਹਾਂ ਕਿ ਕਿਸੇ n-ਕਿਸਮ ਦੇ ਅਰਧ ਚਾਲਕ ਵਿੱਚ ਇਲੈਕਟ੍ਰਾਨਾਂ ਦੀ ਘਣਤਾ (ਪ੍ਰਤੀ ਇਕਾਈ ਆਇਤਨ ਵਿਚ ਇਲੈਕਟ੍ਰਾਨਾਂ ਦੀ ਸੰਖਿਆ) ਹੋਲਾਂ ਦੀ ਘਣਤਾ ਦੀ ਤੁਲਨਾ ਵਿੱਚ ਵੱਧ ਹੁੰਦੀ ਹੈ। ਇਸੇ ਤਰ੍ਹਾਂ p-ਕਿਸਮ ਦੇ ਅਰਧਚਾਲਕਾਂ ਵਿੱਚ ਹੋਲਾਂ ਦੀ ਘਣਤਾ ਇਲੈਕਟ੍ਰਾਨਾਂ ਦੀ ਘਣਤਾ ਦੀ ਤੁਲਨਾ ਵਿਚ ਵੱਧ ਹੁੰਦੀ ਹੈ। p-n ਜੰਕਸ਼ਨ ਦੇ ਨਿਰਮਾਣ ਦੇ ਸਮੇਂ, ਅਤੇ p- ਅਤੇ n- ਪਾਸਿਆਂ ਦੇ ਸਿਰਿਆਂ ਤੇ ਸੰਘਣਤਾ ਗ੍ਰੇਡੀਏਂਟ (Concentration Gradient) ਦੇ ਕਾਰਨ ਹੋਲ p- ਪਾਸੇ ਤੋਂ n- ਪਾਸੇ (p→n) ਵਲ ਵਿਸਰਿਤ ਹੁੰਦੇ ਹਨ ਅਤੇ ਇਲੈਕਟ੍ਰਾਨ n- ਪਾਸੇ ਤੋਂ p- ਪਾਸੇ (n→p) ਵਲ ਵਿਸਰਿਤ ਹੁੰਦੇ ਹਨ। ਚਾਰਜ ਵਾਹਕਾਂ ਦੀ ਇਸ ਗਤੀ ਦੇ ਕਾਰਨ ਜੰਕਸ਼ਨ ਤੋਂ ਇੱਕ ਵਿਸਰਨ ਕਰੰਟ ਵਗਦਾ ਹੈ ।

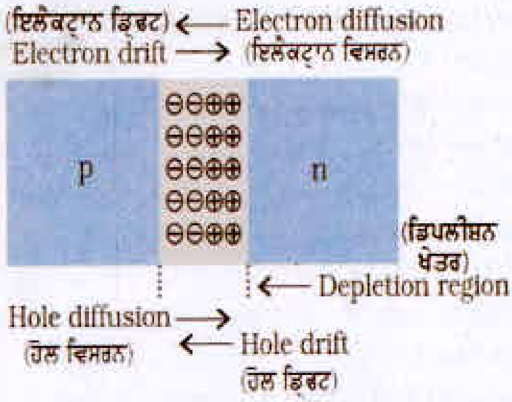
ਜਦੋਂ ਕੋਈ ਇਲੈਕਟ੍ਰਾਨ p ਤੋਂ n ਵਲ ਵਿਸਰਿਤ ਹੁੰਦਾ ਹੈ ਤਾਂ ਉਹ ਆਪਣੇ ਪਿਛੇ ਇੱਕ ਆਇਨ ਵਿੱਚ ਬਦਲੇ ਦਾਤਾ (Ionized donor) ਨੂੰ n- ਪਾਸੇ ਤੇ ਛੱਡ ਦਿੰਦਾ ਹੈ। ਇਹ ਆਇਨ ਵਿੱਚ ਬਦਲਿਆ ਦਾਤਾ (ਧਨ ਚਾਰਜਿਤ) ਚਾਰੋਂ ਪਾਸੇ ਪਰਮਾਣੂਆਂ ਦੁਆਰਾ ਬੰਨਿਆਂ ਹੋਣ ਦੇ ਕਾਰਨ ਨਿਸ਼ਚਲ ਹੁੰਦਾ ਹੈ। ਜਿਵੇਂ-ਜਿਵੇਂ ਇਲੈਕਟ੍ਰਾਨ n→p ਵਲ ਵਿਸਰਿਤ ਹੁੰਦੇ ਜਾਂਦੇ ਹਨ, ਜੰਕਸ਼ਨ ਦੇ n-ਪਾਸੇ ਧਨ ਚਾਰਜ ਦੀ (ਜਾਂ ਧਨ ਵਾਲਾ ਸਪੇਸ ਚਾਰਜ ਖੇਤਰ) ਇੱਕ ਪਰਤ ਪੈਦਾ ਹੋ ਜਾਂਦੀ ਹੈ।

ਇਸੇ ਤਰ੍ਹਾਂ, ਜਦੋਂ ਕੋਈ ਹੋਲ ਸੰਘਣਤਾ ਗ੍ਰੇਡੀਐਂਟ ਦੇ ਕਾਰਨ p→n ਵਲ ਵਿਸਰਿਤ ਹੁੰਦਾ ਹੈ ਤਾਂ ਉਹ ਆਪਣੇ ਪਿਛੇ ਇੱਕ ਆਇਨ ਵਿੱਚ ਬਦਲਿਆ ਪ੍ਰਾਪਤ-ਕਰਤਾ (ਰਿਣ ਚਾਰਜਿਤ) ਛੱਡ ਦਿੰਦਾ ਹੈ ਜੋ ਨਿਸ਼ਚਲ ਹੁੰਦਾ ਹੈ। ਜਿਵੇਂ-ਜਿਵੇਂ ਹੋਲ ਵਿਸਰਿਤ ਹੁੰਦੇ ਜੰਕਸ਼ਨ ਦੇ p- ਪਾਸੇ ਤੇ ਰਿਣਾਤਮਕ ਚਾਰਜ (ਰਿਣ ਵਾਲੇ ਸਪੇਸ-ਚਾਰਜ਼ ਖੇਤਰ) ਦੀ ਇੱਕ ਪਰਤ ਪੈਦਾ ਹੀ ਹੈ। ਜੰਕਸ਼ਨ ਦੇ ਦੋਨੋਂ ਪਾਸਿਆਂ ਤੇ ਪੈਦਾ ਇਸ ਸਪੇਸ-ਚਾਰਜ ਖੇਤਰ ਨੂੰ *ਡਿਪਲੀਸ਼ਨ ਖੇਤਰ* (Depletion n) ਕਹਿੰਦੇ ਹਨ। ਇਹ ਇਸ ਲਈ ਹੈ ਕਿਉਂਕਿ ਇਲੈਕਟ੍ਰਾਨ ਅਤੇ ਹੋਲ ਜੋ ਜੰਕਸ਼ਨ ਦੇ ਆਰ ਪਾਰ ਅਰੰਭਿਕ ਗਤੀ ਵਿੱਚ ਭਾਗ ਲੈਂਦੇ ਹਨ ਉਹ ਇਸਦੇ ਮੁਕਤ ਚਾਰਜਾਂ ਦੇ ਖੇਤਰ ਨੂੰ ਸਖਣਾ ਕਰ ਦਿੰਦੇ ਹਨ (ਚਿੱਤਰ 14.10)। ਡਿਪਲੀਸ਼ਨ ਖੇਤਰ ਦੀ ਮੋਟਾਈ ਮਾਈਕ੍ਰੋਮੀਟਰ ਦੇ ਦਸਵੇਂ ਭਾਗ ਦੇ ਆਰਡਰ ਦੀ ਹੁੰਦੀ ਹੈ। ਜੰਕਸ਼ਨ ਦੇ n-ਪਾਸੇ ਤੇ ਧਨ ਵਾਲਾ ਸਪੇਸ ਚਾਰਜ ਖੇਤਰ ਅਤੇ p-ਪਾਸੇ ਤੇ ਰਿਣ ਵਾਲਾ ਸਪੇਸ-ਚਾਰਜ ਖੇਤਰ ਹੋਣ ਦੇ ਕਾਰਨ ਜੰਕਸ਼ਨ ਤੇ ਧਨ ਤੋਂ ਰਿਣ ਚਾਰਜ ਵਲ ਇਕ ਬਿਜਲੀ ਖੇਤਰ ਪੈਦਾ ਹੋ ਜਾਂਦਾ ਹੈ। ਇਸ ਖੇਤਰ ਦੇ ਕਾਰਨ ਜੰਕਸ਼ਨ ਦੇ p- ਪਾਸੇ ਦਾ ਇਲੈਕਟ੍ਰਾਨ n-ਪਾਸੇ ਵਲ ਅਤੇ ਜੰਕਸ਼ਨ ਦੇ n-ਪਾਸੇ ਦਾ ਹੋਲ p-ਪਾਸੇ ਵਲ ਗਤੀ ਕਰਦਾ ਹੈ। ਇਸ ਬਿਜਲੀ ਖੇਤਰ ਦੇ ਕਾਰਨ ਚਾਰਜ ਵਾਹਕਾਂ ਦੀ ਇਸ ਗਤੀ ਨੂੰ *ਡਰਿਫਟ (Drift)* ਕਹਿੰਦੇ ਹਨ। ਇਸ ਤਰ੍ਹਾਂ ਇੱਕ ਡਰਿਫਟ ਕਰੰਟ ਜੋ ਕਿ ਵਿਸਰਨ ਕਰੰਟ ਦੇ ਉਲਟ ਹੁੰਦਾ ਹੈ, ਵਗਣ ਲਗਦਾ ਹੈ (ਚਿੱਤਰ 14.10)।

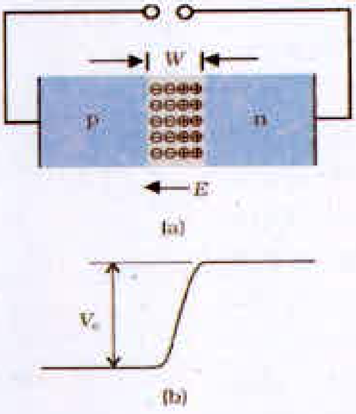
ਸ਼ੁਰੂ ਵਿੱਚ, ਵਿਸਰਨ ਕਰੰਟ ਵੱਧ ਅਤੇ ਡਰਿਫਟ ਕਰੰਟ ਘੱਟ ਹੁੰਦਾ ਹੈ। ਜਿਵੇਂ-ਜਿਵੇਂ ਵਿਸਰਨ ਕਿਰਿਆ ਹੁੰਦੀ ਜਾਂਦੀ ਹੈ, ਜੰਕਸ਼ਨ ਦੇ ਦੋਨੋਂ ਪਾਸੇ ਸਪੇਸ-ਚਾਰਜ ਖੇਤਰ ਵੱਧਦਾ ਜਾਂਦਾ ਹੈ ਇਸ ਨਾਲ ਬਿਜਲੀ ਖੇਤਰ ਦੀ ਤੀਬਰਤਾ ਵਿੱਚ ਵਾਧਾ ਹੁੰਦਾ ਹੈ ਜਿਸ ਵਜੋਂ ਡਰਿਫਟ ਕਰੰਟ ਵਿੱਚ ਵੀ ਵਾਧਾ ਹੁੰਦਾ ਹੈ। ਇਹ ਮਾਮਲਾ ਉਸ ਸਮੇਂ ਤੱਕ ਚਲਦਾ ਰਹਿੰਦਾ ਹੈ ਜਦੋਂ ਦੋਨੋਂ ਕਰੰਟ (ਵਿਸਰਨ ਕਰੰਟ ਅਤੇ ਡਰਿਫਟ ਕਰੰਟ) ਪਰੀਮਾਣ ਵਿੱਚ

ਬਰਾਬਰ ਨਹੀਂ ਹੋ ਜਾਂਦੇ। ਇਸ ਤਰ੍ਹਾਂ ਇੱਕ p-n ਜੰਕਸ਼ਨ ਬਣ ਜਾਂਦਾ ਹੈ । ਸੰਤੁਲਨ ਅਵਸਥਾ ਵਿੱਚ p –n ਜੰਕਸ਼ਨ ਤੇ ਕੋਈ ਨੇਟ ਬਿਜਲੀ ਕਰੰਟ ਨਹੀਂ ਹੁੰਦਾ।

n-ਖੇਤਰ ਵਿੱਚ ਇਲੈਕਟ੍ਰਾਨਾਂ ਦੀ ਹਾਨੀ ਅਤੇ p-ਖੇਤਰ ਵਿਚ ਹੋਲਾਂ ਦੀ ਪ੍ਰਾਪਤੀ ਦੇ ਕਾਰਨ ਦੋਨਾਂ ਖੇਤਰਾਂ ਦੇ ਜੰਕਸ਼ਨ ਦੇ ਆਰ ਪਾਰ ਇਕ ਪੋਟੈਂਸ਼ਲ ਅੰਤਰ ਪੈਦਾ ਹੋ ਜਾਂਦਾ ਹੈ। ਇਸ ਪੁਟੈਂਸ਼ਲ ਅੰਤਰ ਦੇ ਧਰੁਵ (Polarity) ਇਸ ਤਰ੍ਹਾਂ ਹੁੰਦੇ ਹਨ ਕਿ ਇਹ ਚਾਰਜ ਵਾਹਕਾਂ ਦੇ ਪ੍ਰਵਾਹ ਦਾ ਵਿਰੋਧ ਕਰਦੇ ਹਨ ਜਿਸਦੇ ਨਤੀਜੇ ਵਜੋਂ ਸੰਤੁਲਨ ਅਵਸਥਾ ਦੀ ਸਥਿਤੀ ਪੈਦਾ ਹੋ ਜਾਂਦੀ ਹੈ। ਚਿੱਤਰ 14.11 ਵਿਚ ਜੰਕਸ਼ਨ ਨੂੰ ਸੰਤੁਲਨ ਅਵਸਥਾ ਵਿਚ ਅਤੇ ਇਸਦੇ ਸਿਰਿਆਂ ਵਿੱਚ ਪੁਟੈਂਸ਼ਲ ਅੰਤਰ ਦਰਸਾਇਆ ਗਿਆ ਹੈ । n-ਪਦਾਰਥ ਨੇ ਇਲੈਕਟ੍ਰਾਨ ਗੁਆਏ (Lost) ਹਨ ਅਤੇ p-ਪਦਾਰਥ ਪਦਾਰਥ ਨੇ ਇਲੈਕਟ੍ਰਾਨ ਪ੍ਰਾਪਤ (Gain) ਕੀਤੇ ਹਨ। ਇਸ ਤਰ੍ਹਾਂ p- ਪਦਾਰਥ ਦੇ ਸਾਪੇਖ n-ਪਦਾਰਥ ਧਨ ਚਾਰਜਿਤ ਹੋ ਜਾਂਦਾ ਹੈ। ਕਿਉਂਕਿ ਵੋਲਟੇਜ n-ਖੇਤਰ ਤੋਂ p-ਖੇਤਰ ਵਲ ਇਲੈਕਟ੍ਰਾਨਾਂ ਦੀ ਗਤੀ ਨੂੰ ਰੋਕਣ ਦੀ ਕੋਸ਼ਿਸ਼ ਕਰਦੀ ਹੈ ਇਸ ਲਈ ਵੋਲਟੇਜ਼ ਨੂੰ ਆਮ ਕਰਕੇ ਬੈਰੀਅਰ ਪੁਟੈਂਸ਼ਲ (Barrier Potential) ਕਹਿੰਦੇ ਹਨ।



ਚਿੱਤਰ 14.10: p-n ਜੰਕਸ਼ਨ ਬਣਨ ਦੀ ਕਿਰਿਆ



ਚਿੱਤਰ 14.11 (a) ਡਾਇਓਡ ਸੰਤੁਲਨ ਵਿਚ (V = 0) (b) ਬਿਨਾਂ ਕਿਸੇ ਬਾਇਸ ਦੇ ਜੰਕਸ਼ਨ ਦਾ ਪੁਟੈਂਸ਼ਲ

ਉਦਾਹਰਨ 14.3 : ਕੀ p-n ਜੰਕਸ਼ਨ ਬਣਾਉਣ ਲਈ ਅਸੀਂ p-ਪ੍ਰਕਾਰ ਦੇ ਅਰਧਚਾਲਕ ਦੀ ਇਕ ਪੱਟੀ ਨੂੰ n-ਪ੍ਰਕਾਰ ਦੇ ਅਰਧਚਾਲਕ ਤੋਂ ਭੌਤਿਕ ਰੂਪ ਵਿਚ ਸੰਯੋਜਿਤ ਕਰ ਕੇ p-n ਜੰਕਸ਼ਨ ਪ੍ਰਾਪਤ ਕਰ ਸਕਦੇ ਹਾਂ ?

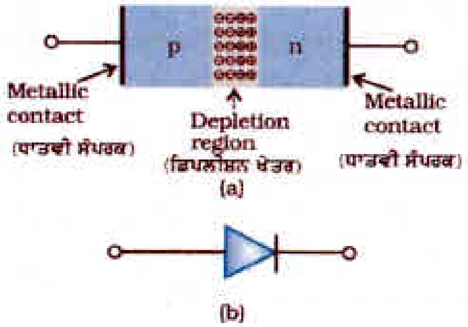
ਹਲ: ਨਹੀਂ। ਕੋਈ ਵੀ ਪੱਟੀ, ਚਾਹੇ ਕਿੰਨੀ ਹੀ ਸਮਤਲ ਹੋਵੇ, ਅੰਤਰ-ਪਰਮਾਣਾਵੀ ਕ੍ਰਿਸਟਲ ਅੰਤਰਾਲ (~2 ਤੋਂ 3Å) ਤੋਂ ਕਿਤੇ ਵਧੇਰੇ ਖੁਰਦਰੀ ਹੋਵੇਗੀ ਅਤੇ ਇਸਲਈ ਪਰਮਾਣਵੀ ਪੱਧਰ ਤੇ *ਲਗਾਤਾਰ ਸੰਪਰਕ (Continuous Contact)* ਸੰਭਵ ਨਹੀਂ ਹੋਵੇਗਾ । ਵਗਣ ਵਾਲੇ ਚਾਰਜ ਵਾਹਕਾਂ ਦੇ ਲਈ ਜੰਕਸ਼ਨ ਇੱਕ ਅਨਿਰੰਤਰਤਾ (Discontinuity) ਦੀ ਤਰ੍ਹਾਂ ਵਿਵਹਾਰ ਕਰੇਗੀ ।

PHYSICS

Formation and working of p-n junction diode
http://hyperphysicsphy-astr.gsu.edu/hbase/solids/pnjun.html

14.6 ਅਰਧਚਾਲਕ ਡਾਇਓਡ (Semi Conductor Diode)

ਅਰਧਚਾਲਕ ਡਾਇਓਡ (ਚਿੱਤਰ 14.12(a)) ਮੂਲ ਰੂਪ ਵਿਚ ਇੱਕ p-n ਜੰਕਸ਼ਨ ਹੁੰਦੀ ਹੈ ਜਿਸਦੇ ਸਿਰਿਆਂ ਤੇ ਧਾਤਵਿਕ (Metallic) ਸੰਪਰਕ (Contact) ਜੁੜੇ ਹੁੰਦੇ ਹਨ ਤਾਕਿ ਇਸ ਜੰਕਸ਼ਨ ਤੇ ਕੋਈ ਬਾਹਰੀ ਵੋਲਟੇਜ਼ ਇਸਤੇਮਾਲ ਕੀਤੀ ਜਾ ਸਕੇ। ਇਸ ਯੁਕਤੀ ਦੇ ਦੋ ਟਰਮੀਨਲ ਹੁੰਦੇ ਹਨ। ਅਰਧਚਾਲਕ ਡਾਇਓਡ ਨੂੰ ਪ੍ਰਤੀਕਾਤਮਕ ਰੂਪ ਵਿਚ ਚਿੱਤਰ 14.12(b) ਵਿਚ ਪ੍ਰਦਰਸ਼ਿਤ ਕੀਤਾ ਗਿਆ ਹੈ।

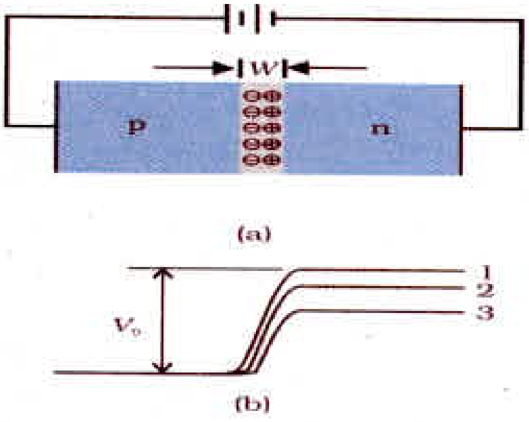


ਚਿੱਤਰ 14.12 (a) ਅਰਧਚਾਲਕ ਡਾਇਓਡ (b) p-n ਜੰਕਸ਼ਨ ਡਾਇਓਡ ਦਾ ਪ੍ਰਤੀਕ

ਤੀਰਾਂ ਦੀ ਦਿਸ਼ਾ, ਕਰੰਟ ਦੀ ਪਰੰਪਰਾਗਤ ਦਿਸ਼ਾ ਨੂੰ ਪ੍ਰਦਰਸ਼ਿਤ ਕਰਦੀ ਹੈ (ਜਦੋਂ ਡਾਇਓਡ ਨੂੰ ਫਾਰਵਰਡ ਬਾਇਸ (Forward Bias) ਕੀਤਾ ਜਾਂਦਾ ਹੈ) ਸੰਤੁਲਨ ਬੈਰਿਅਰ (Equilibrium Barrier) ਪੁਟੈਂਸ਼ਲ ਨੂੰ ਇਸਤੇਮਾਲ ਕੀਤੀ ਬਾਹਰੀ ਪੁਟੈਂਸ਼ਲ V ਦੁਆਰਾ ਪਰਿਵਰਤਿਤ ਕੀਤਾ ਜਾ ਸਕਦਾ ਹੈ। p-n ਜੰਕਸ਼ਨ ਡਾਇਓਡ ਦੀ ਬਗੈਰ ਕਿਸੇ ਬਾਇਸ (Bias) ਦੇ ਸੰਤੁਲਨ ਅਵਸਥਾ ਦੀ ਸਥਿਤੀ ਚਿੱਤਰ 14.11 (a) ਅਤੇ (b) ਵਿਚ ਦਰਸਾਈ ਗਈ ਹੈ।

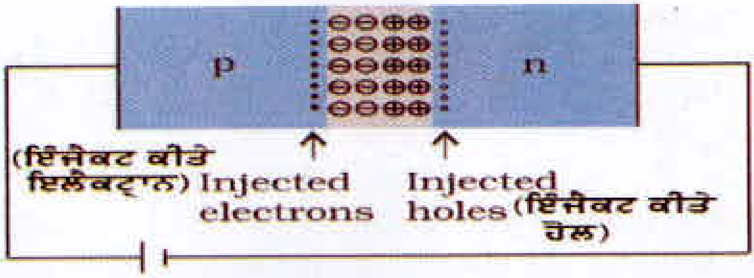
14.6.1 ਫਾਰਵਰਡ ਬਾਇਸ ਵਿਚ p-n ਜੰਕਸ਼ਨ ਡਾਇਓਡ (p-n Junction Diode Under Forward Bias):-

ਜਦੋਂ ਕਿਸੇ ਅਰਧਚਾਲਕ ਡਾਇਓਡ ਦੇ ਦੋ ਸਿਰਿਆਂ ਦੇ ਵਿਚ ਕੋਈ ਬਾਹਰੀ ਵੋਲਟੇਜ਼ V ਇਸ ਤਰ੍ਹਾਂ ਇਸੇਮਾਲ ਕੀਤੀ ਜਾਂਦੀ ਹੈ ਕਿ ਬੈਟਰੀ ਦਾ ਧਨ ਟਰਮੀਨਲ p-ਪਾਸੇ ਤੇ ਅਤੇ ਰਿਣ ਟਰਮੀਨਲ n-ਪਾਸੇ ਤੇ ਲਗਾਇਆ ਜਾਂਦਾ ਹੈ ਤਾਂ ਇਸ ਨੂੰ ਫਾਰਵਰਡ ਬਾਇਸਡ (Forward Biased) ਕਹਿੰਦੇ ਹਨ। ਇਸਤੇਮਾਲ ਕੀਤੀ ਵੋਲਟੇਜ਼ ਦਾ ਵਧੇਰੇ ਭਾਗ ਅਰਧਚਾਲਕ ਡਾਇਓਡ ਦੇ ਡਿਪਲੀਸ਼ਨ ਖੇਤਰ ਦੇ ਸਿਰਿਆਂ ਤੇ ਡ੍ਰਾਪ (Drop) ਹੁੰਦਾ ਹੈ ਅਤੇ ਜੰਕਸ਼ਨ ਦੇ p-ਪਾਸੇ ਅਤੇ n-ਪਾਸੇ ਤੇ ਇਹ ਪੁਟੈਂਸ਼ਲ ਅੰਤਰ ਨਿਗੂਣਾ (Negligible) ਹੁੰਦਾ ਹੈ। (ਇਸਦਾ ਕਾਰਨ ਇਹ ਹੈ ਕਿ ਡਿਪਲੀਸ਼ਨ ਖੇਤਰ, ਉਹ ਖੇਤਰ ਹੈ ਜਿਥੇ ਕੋਈ ਚਾਰਜ ਨਹੀਂ ਹੈ, ਦਾ ਪ੍ਰਤੀਰੋਧ n-ਪਾਸੇ ਜਾਂ p-ਪਾਸੇ ਦੇ ਪ੍ਰਤੀਰੋਧਾਂ ਦੀ ਤੁਲਨਾ ਵਿਚ ਬਹੁਤ ਵੱਧ ਹੁੰਦਾ ਹੈ।) ਇਸਤੇਮਾਲ ਕੀਤੀ ਵੋਲਟੇਜ (V) ਦੀ ਦਿਸ਼ਾ, ਅੰਦਰ ਪੈਦਾ ਹੋਈ (Built-in) ਪੁਟੈਂਸ਼ਲ V_0 ਦੇ ਉਲਟ ਹੁੰਦੀ ਹੈ। ਇਸਦੇ ਨਤੀਜੇ ਵਜੋਂ, ਡਿਪਲੀਸ਼ਨ ਤਹਿ ਦੀ ਮੋਟਾਈ ਘੱਟ ਜਾਂਦੀ ਹੈ ਅਤੇ ਬੈਰੀਅਰ ਉਚਾਈ (Barrier Height) ਘੱਟ ਜਾਂਦੀ ਹੈ (ਚਿੱਤਰ 14.13(b))। ਫਾਰਵਰਡ ਬਾਇਸ ਅਧੀਨ ਪ੍ਰਭਾਵੀ ਬੈਰੀਅਰ ਉਚਾਈ (V_0-V) ਹੁੰਦੀ ਹੈ।



ਚਿੱਤਰ 14.13(a): ਫਾਰਵਰਡ ਬਾਇਸ ਵਿਚ p-n ਜੰਕਸ਼ਨ ਡਾਇਓਡ (b) ਬੈਰੀਅਰ ਪੁਟੈਂਸ਼ਲ (1) ਬਿਨਾਂ ਬੈਟਰੀ ਦੇ (2) ਨਿਮਨ ਬੈਟਰੀ ਵੋਲਟੇਜ਼ ਲਈ (3) ਉੱਚ ਵੋਲਟੇਜ਼ ਦੇ ਲਈ

ਜੇ ਇਸਤੇਮਾਲ ਵੋਲਟੇਜ ਬਹੁਤ ਘੱਟ ਹੈ ਤਾਂ ਬੈਰੀਅਰ ਪੁਟੈਂਸ਼ਲ ਸੰਤੁਲਨ ਮਾਨ ਤੋਂ ਸਿਰਫ ਕੁਝ ਮਾਤਰਾ ਵਿੱਚ ਹੀ ਘੱਟ ਹੋਵੇਗਾ, ਅਤੇ ਸਿਰਫ ਉਹੀ ਚਾਰਜ ਕੈਰੀਅਰ ਜੋ ਉਚਤਮ ਊਰਜਾ ਪੱਧਰ ਤੇ ਸਨ, ਬਹੁਤ ਘੱਟ ਸੰਖਿਆ ਵਿੱਚ ਜੰਕਸ਼ਨ ਨੂੰ ਪਾਰ ਕਰਨ ਦੇ ਲਈ ਜ਼ਰੂਰੀ ਊਰਜਾ ਪ੍ਰਾਪਤ ਕਰ ਸਕਣਗੇ, ਇਸ ਲਈ ਘੱਟ ਕਰੰਟ ਵਗੇਗਾ। ਜੇ ਅਸੀਂ ਇਸਤੇਮਾਲ ਕੀਤੀ ਵੋਲਟੇਜ ਨੂੰ ਬਹੁਤ ਜ਼ਿਆਦਾ ਵੱਧ ਕਰ ਦਿੰਦੇ ਹਾਂ ਬੈਰੀਅਰ ਉਚਾਈ ਬਹੁਤ ਘੱਟ ਜਾਵੇਗੀ ਅਤੇ ਵੱਧ ਗਿਣਤੀ ਵਿਚ ਚਾਰਜ ਕੈਰੀਅਰਾਂ ਨੂੰ ਜੰਕਸ਼ਨ ਨੂੰ ਪਾਰ ਕਰਨ ਲਈ ਊਰਜਾ ਪ੍ਰਾਪਤ ਹੋ ਜਾਵੇਗੀ। ਇਸ ਲਈ ਕਰੰਟ ਵਿੱਚ ਵਾਧਾ ਹੋ ਜਾਵੇਗਾ।



ਚਿੱਤਰ 14.14: ਫਾਰਵਰਡ ਬਾਇਸ ਵਿਚ ਮਾਇਨਰਟੀ ਕਰੀਅਰ ਦਾ ਇੰਜੈਕਸ਼ਨ

ਇਸਤੇਮਾਲ ਵੋਲਟੇਜ਼ ਕਾਰਨ, ਇਲੈਕਟ੍ਰਾਨ n-ਪਾਸੇ ਡਿਪਲੀਸ਼ਨ ਖੇਤਰ ਨੂੰ ਪਾਰ ਕਰ ਕੇ p-ਪਾਸੇ ਤੇ ਪੁੱਜਦੇ ਹਨ (ਜਿਥੇ ਉਹ ਮਾਈਨੋਰੀਟੀ ਕੈਰੀਅਰ ਹਨ)। ਇਸੇ ਤਰ੍ਹਾਂ p-ਪਾਸੇ ਦੇ ਹੋਲ ਜੰਕਸ਼ਨ ਨੂੰ ਪਾਰ ਕਰ ਕੇ n-ਪਾਸੇ ਤੇ ਪੁੱਜਦੇ ਹਨ (ਜਿਥੇ ਉਹ ਮਾਈਨੋਰੀਟੀ ਕੈਰੀਅਰ ਹਨ)। ਫਾਰਵਰਡ ਬਾਇਸ ਵਿੱਚ ਹੋਣ ਵਾਲੀ ਇਸ ਪ੍ਰਕਿਰਿਆ ਨੂੰ ਮਾਈਨੋਰੀਟੀ ਕੈਰੀਅਰ ਇੰਜੈਕਸ਼ਨ (Minority Carrier Injection) ਕਹਿੰਦੇ ਹਨ। ਜੰਕਸ਼ਨ ਦੀ ਸੀਮਾ ਤੇ, ਹਰ ਪਾਸੇ ਤੇ, ਜੰਕਸ਼ਨ ਤੋਂ ਦੂਰ ਮੌਜੂਦ ਮਾਈਨੋਰੀਟੀ ਕੈਰੀਅਰਸ ਦੀ ਘਣਤਾ ਦੀ ਤੁਲਨਾ ਵਿੱਚ, ਮਾਈਨੋਰੀਟੀ ਚਾਰਜ ਕੈਰੀਅਰਸ ਦੀ ਘਣਤਾ ਵਿੱਚ ਮਹਤਵਪੂਰਨ ਵਾਧਾ ਹੋ ਜਾਂਦਾ ਹੈ।

ਇਸ ਘਣਤਾ ਗ੍ਰੇਡੀਐਂਟ (Concentration gradient) ਦੇ ਕਾਰਨ p-ਪਾਸੇ ਦੇ ਦੂਸਰੇ ਕਿਨਾਰੇ ਵਿਸਰਿਤ (Diffuse) ਹੋ ਕੇ p-ਪਾਸੇ ਦੇ ਦੂਸਰੇ ਕਿਨਾਰੇ ਤੇ ਪੁੱਜ ਜਾਂਦੇ ਹਨ। ਇਸੇ ਤਰ੍ਹਾਂ n-ਪਾਸੇ ਦੇ ਜੰਕਸ਼ਨ ਦੇ ਕਿਨਾਰੇ ਤੋਂ ਵਿਸਰਿਤ ਹੋਕੇ n-ਪਾਸੇ ਦੇ ਦੂਸਰੇ ਸਿਰੇ ਤੇ ਪੁੱਜਦੇ ਹਨ। ਚਿੱਤਰ 14.14)। ਦੋਨੋਂ ਪਾਸਿਆਂ ਤੇ ਚਾਰਜ ਵਾਹਕਾਂ ਦੀ ਇਸ ਗਤੀ ਦੇ ਕਾਰਨ ਕਰੰਟ ਵਗਣ ਲਗਦਾ ਹੈ। ਕੁਝ ਫਾਰਵਰਡ ਡਾਇਓਡ ਕਰੰਟ ਦਾ ਮਾਨ ਹੋਲ ਵਿਸਰਨ ਕਰੰਟ ਅਤੇ ਇਲੈਕਟ੍ਰਾਨ ਵਿਸਰਨ ਦੇ ਕਾਰਨ ਪਰੰਪਰਕ ਕਰੰਟ ਦਾ ਜੋੜ ਹੁੰਦਾ ਹੈ। ਇਸ ਕਰੰਟ ਦਾ ਪਰਿਮਾਣ ਆਮ ਕਰਕੇ ਮਿਲੀਐਂਮਪੀਅਰ ਵਿੱਚ ਹੁੰਦਾ ਹੈ।

14.6.2 ਰੀਵਰਸ ਬਾਇਸ ਵਿਚ p–n ਜੰਕਸ਼ਨ ਡਾਇਓਡ (p-n Junction Diode Under Revese Bias)

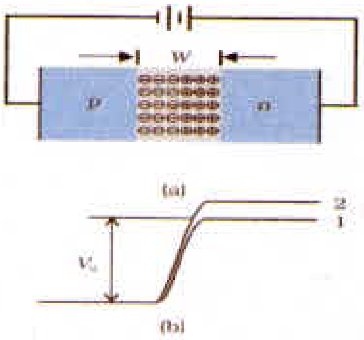
ਜਦੋਂ ਕਿਸੇ ਅਰਧਚਾਲਕ ਡਾਇਓਡ ਦੇ ਦੋਨਾਂ ਸਿਰਿਆਂ ਤੇ ਕੋਈ ਬਾਹਰੀ ਵੋਲਟੇਜ (V) ਇਸ ਤਰ੍ਹਾਂ ਇਸਤੇਮਾਲ ਕਰਦੇ ਹਾਂ ਕਿ ਬੈਟਰੀ ਦੇ ਧਨ ਟਰਮੀਨਲ ਨੂੰ n-ਪਾਸੇ ਨਾਲ ਅਤੇ ਰਿਣ ਟਰਮੀਨਲ ਨੂੰ p-ਪਾਸੇ ਨਾਲ ਜੋੜਦੇ ਹਾਂ (ਚਿੱਤਰ 14.15 (a)), ਤਾਂ ਡਾਇਓਡ ਨੂੰ ਰੀਵਰਸ ਬਾਇਸਡ (Reverse Biased) ਕਹਿੰਦੇ ਹਨ। ਇਸਤੇਮਾਲ ਕੀਤੀ ਵੋਲਟੇਜ਼ ਦਾ ਵਧੇਰੇ ਹਿੱਸਾ ਅਰਧ ਚਾਲਕ ਦੇ ਡਿਪਲੀਸ਼ਨ ਖੇਤਰ ਦੇ ਸਿਰਿਆਂ ਤੇ ਡ੍ਰਾਪ (Drop) ਹੁੰਦਾ ਹੈ। ਇਥੇ ਇਸਤੇਮਾਲ ਵੋਲਟੇਜ ਦੀ ਦਿਸ਼ਾ ਪੁਟੈਂਸ਼ਲ ਬੈਰੀਅਰ ਦੀ ਦਿਸ਼ਾ ਦੇ ਸਮਾਨ ਹੁੰਦੀ ਹੈ। ਇਸਦੇ ਨਤੀਜੇ ਵਜੋਂ ਬੈਰੀਅਰ ਉਚਾਈ ਵੱਧ ਜਾਂਦੀ ਹੈ ਅਤੇ ਡਿਪਲੀਸ਼ਨ ਖੇਤਰ ਦੀ ਚੋੜਾਈ ਵਿਚ ਬਿਜਲਈ ਖੇਤਰ ਵਿਚ ਬਦਲਾਵ ਹੋਣ ਦੇ ਕਾਰਨ ਵਾਧਾ ਹੋ ਜਾਂਦਾ ਹੈ। ਰਿਵਰਸ ਬਾਇਸ ਦੇ ਅਧੀਨ ਪ੍ਰਭਾਵੀ ਬੈਰੀਅਰ ਉਚਾਈ (V_0+V) ਹੁੰਦੀ ਹੈ (ਚਿੱਤਰ 14.15(b))। ਇਹ n→p ਵਲ ਇਲੈਕਟ੍ਰਾਨਾਂ ਦੇ ਪ੍ਰਵਾਹ ਅਤੇ p→n ਵਲ ਹੋਲਾਂ ਦੇ ਪ੍ਰਵਾਹ ਦਾ ਦਮਨ ਕਰਦੀ ਹੈ। ਇਸ ਤਰ੍ਹਾਂ, ਡਾਇਓਡ ਦੇ ਫਾਰਵਰਡ ਬਾਇਸ ਦੀ ਤੁਲਨਾ ਵਿਚ ਇਸ ਸਥਿਤੀ ਵਿੱਚ ਵਿਸਰਨ ਕਰੰਟ ਬਹੁਤ ਘਟ ਹੋ ਜਾਂਦਾ ਹੈ।

ਜੰਕਸ਼ਨ ਦੇ ਬਿਜਲੀ ਖੇਤਰ ਦੀ ਦਿਸ਼ਾ ਅਜਿਹੀ ਹੁੰਦੀ ਹੈ ਕਿ ਜੇ p-ਪਾਸੇ ਤੇ ਇਲੈਕਟ੍ਰਾਨ ਜਾਂ n-ਪਾਸੇ ਤੇ ਹੋਲ ਜਿਸ ਕਿਸ ਤਰ੍ਹਾਂ ਵੀ ਗਤੀ ਕਰਦੇ ਸਮੇਂ ਜੰਕਸ਼ਨ ਦੇ ਨੇੜੇ ਆ ਜਾਣ, ਤਾਂ ਉਹਨਾਂ ਨੂੰ ਉਹਨਾਂ ਦੇ ਬਹੁਗਿਣਤੀ ਖੇਤਰ ਵਿਚ ਭੇਜ ਦਿੱਤਾ ਜਾਵੇਗਾ। ਚਾਰਜ ਵਾਹਕਾਂ ਦੀ ਇਸ ਡ੍ਰਿਫਟ (Drift) ਦੇ ਕਾਰਨ ਕਰੰਟ ਪੈਦਾ ਹੋਵੇਗਾ। ਇਹ ਡ੍ਰਿਫਟ ਕਰੰਟ ਕੁਝ µA ਆਰਡਰ ਦਾ ਹੁੰਦਾ ਹੈ। ਇਸਦੇ ਬਹੁਤ ਹੀ ਘੱਟ ਮਾਨ ਹੋਣ ਦਾ ਕਾਰਨ ਇਹ ਹੈ ਕਿ ਚਾਰਜ ਵਾਹਕਾਂ ਦੀ ਗਤੀ ਉਹਨਾਂ ਦੇ ਮਾਈਨੋਰੀਟੀ ਪਾਸੇ ਤੋਂ ਜੰਕਸ਼ਨ ਦੇ ਦੂਸਰੇ ਬਹੁਗਿਣਤੀ (Majority) ਵਾਲੇ ਪਾਸੇ ਵੱਲ ਹੁੰਦੀ ਹੈ। ਫਾਰਵਰਡ ਬਾਇਸ ਵਿਚ ਡ੍ਰਿਫਟ ਕਰੰਟ (ਆਮ ਕਰਕੇ µA ਵਿਚ) ਵੀ ਹੁੰਦੀ ਹੈ। ਪਰ ਇਹ ਇੰਜੈਕਟਡ ਵਾਹਕਾਂ ਦੇ ਕਾਰਨ ਕਰੰਟ (mA ਵਿਚ), ਦੀ ਤੁਲਨਾ ਵਿੱਚ ਨਿਗੁਣਾ ਹੁੰਦਾ ਹੈ।

ਡਾਇਓਡ ਵਿਚਲਾ ਰਿਵਰਸ ਕਰੰਟ (Reverse Current) ਇਸਤੇਮਾਲ ਕੀਤੀ ਵੋਲਟੇਜ ਤੇ ਬਹੁਤ ਨਿਰਭਰ ਨਹੀਂ ਹੁੰਦਾ ਮਾਈਨੋਰੀਟੀ ਵਾਹਕਾਂ ਨੂੰ ਜੰਕਸ਼ਨ ਦੇ ਇੱਕ ਪਾਸੇ ਤੋਂ ਦੂਸਰੇ ਪਾਸੇ ਤੱਕ ਪਹੁੰਚਾਉਣ ਲਈ ਘੱਟ ਵੋਲਟਜ ਹੀ ਕਾਫੀ ਹੁੰਦੀ ਹੈ। ਕਰੰਟ ਵਰਤੀ ਗਈ ਵੋਲਟੇਜ਼ ਦੇ ਪਰੀਮਾਣ ਦੁਆਰਾ ਸੀਮਤ ਨਹੀਂ ਹੁੰਦਾ ਪਰ ਇਹ ਜੰਕਸ਼ਨ ਦੇ ਦੋਵੇਂ ਪਾਸਿਆਂ

ਤੇ ਮਾਈਨੋਰਿਟੀ ਵਾਹਕਾਂ ਦੀ ਘਣਤਾ ਦੇ ਕਾਰਨ ਸੀਮਤ ਹੁੰਦਾ ਹੈ।

ਰੀਵਰਸ ਬਾਇਸ (Reverse Bias) ਵਿੱਚ ਕਿਸੇ ਕ੍ਰਾਂਤਿਕ ਰੀਵਰਸ (Critical Reverse) ਵੋਲਟੇਜ਼ ਤੱਕ ਕਰੰਟ ਪੂਰੀ ਤਰ੍ਹਾਂ ਵੋਲਟੇਜ਼ ਤੇ ਨਿਰਭਰ ਨਹੀਂ ਕਰਦਾ ਹੈ। ਇਸ ਵੋਲਟੇਜ਼ ਨੂੰ ਭੰਜਨ ਵੋਲਟੇਜ (Breakdown Voltage) (V_{br}) ਕਹਿੰਦੇ ਹਨ। ਜਦੋਂ $V = V_{br}$ ਤਾਂ ਡਾਇਓਡ ਰੀਵਰਸ ਕਰੰਟ ਵਿਚ ਬਹੁਤ ਤੇਜੀ ਨਾਲ ਵਾਧਾ ਹੁੰਦਾ ਹੈ। ਇਥੋਂ ਤੱਕ ਕਿ ਬਾਇਸ ਵੋਲਟੇਜ ਵਿੱਚ ਬਹੁਤ ਘੱਟ ਮਾਤਰਾ ਵਿੱਚ ਵਾਧਾ ਕਰਨ ਤੇ ਵੀ ਕਰੰਟ ਵਿੱਚ ਬਹੁਤ ਜ਼ਿਆਦਾ ਪਰਿਵਰਤਨ ਹੋ ਜਾਂਦਾ ਹੈ। ਜੇ ਰਿਵਰਸ ਕਰੰਟ ਨੂੰ ਕਿਸੇ ਬਾਹਰੀ ਸਰਕਟ ਦੁਆਰਾ ਰੇਟਡ ਮੁੱਲ (Rated Value) (ਜਿਸ ਨੂੰ ਉਤਪਾਦਕ ਦੁਆਰਾ ਨਿਰਦਿਸ਼ਟ ਕੀਤਾ ਗਿਆ ਹੈ) ਤੋਂ ਘਟ ਸੀਮਤ ਨਾ ਕੀਤਾ ਜਾਵੇ ਤਾਂ p-n ਜੰਕਸ਼ਨ ਨਸ਼ਟ ਹੋ ਜਾਵੇਗਾ। ਜੇ ਇੱਕ ਵਾਰ ਵੀ ਇਹ ਰੇਟਡ ਮੁੱਲ ਤੋਂ ਵੱਧ ਹੋ ਜਾਵੇ ਤਾਂ ਡਾਇਓਡ ਅਤੀ ਗਰਮ ਹੋਣ ਕਾਰਨ ਨਸ਼ਟ ਹੋ ਜਾਂਦਾ ਹੈ। ਅਜਿਹਾ ਤਦ ਵੀ ਹੋ ਸਕਦਾ ਹੈ, ਜੇ ਡਾਇਓਡ ਨੂੰ ਫਾਰਵਰਡ ਬਾਇਸ ਕੀਤਾ ਜਾਵੇ ਅਤੇ ਫਾਰਵਰਡ ਕਰੰਟ ਰੇਟਡ ਮੁੱਲ ਤੋਂ ਵੱਧ ਹੋਵੇ।



ਚਿੱਤਰ 14.15(a) ਰਿਵਰਸ ਬਾਇਸ ਵਿਚ ਡਾਇਓਡ (b) ਰਿਵਰਸ ਬਾਇਸ ਵਿਚ ਬੈਰੀਅਰ ਪੁਟੈਂਸ਼ਲ

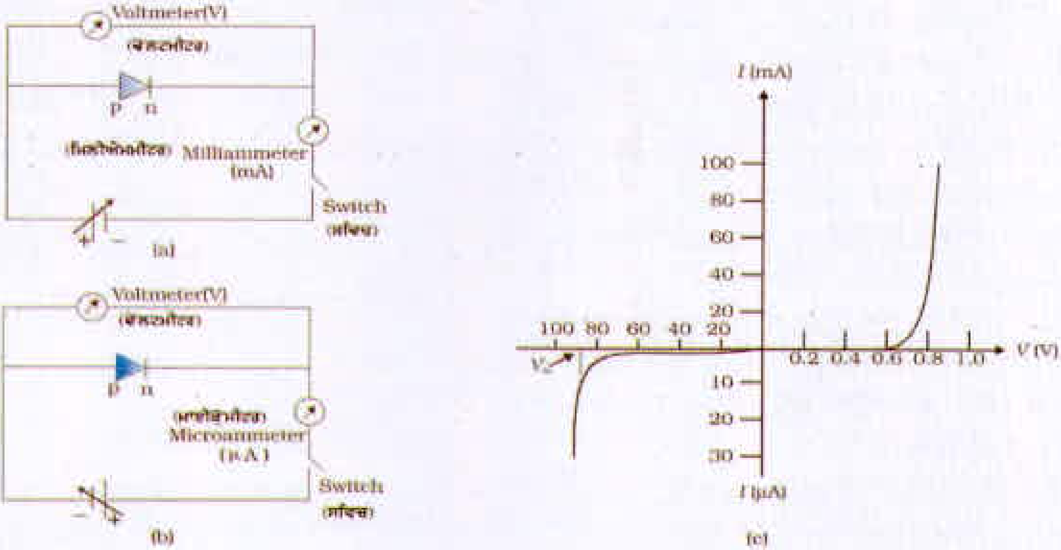
ਕਿਸੇ ਡਾਇਓਡ ਦੇ V-I ਕਰੈਕਟਰਿਸਟਿਕ (ਇਸਤੇਮਾਲ ਕੀਤੀ ਗਈ ਵੋਲਟੇਜ ਦੇ ਫਲਨ ਦੇ ਰੂਪ ਵਿੱਚ ਕਰੰਟ ਦਾ ਵਿਚਰਣ (Variation)) ਦਾ ਅਧਿਐਨ ਕਰਨ ਲਈ ਸਰਕਟ ਨੂੰ ਚਿੱਤਰ 14.16 (a) ਅਤੇ (b) ਵਿੱਚ ਦਿਖਾਇਆ ਗਿਆ ਹੈ। ਬੈਟਰੀ ਨੂੰ ਡਾਇਓਡ ਨਾਲ ਇੱਕ ਪੁਟੈਂਸ਼ੀਮੀਟਰ (ਜਾਂ ਰੀਹੋਸਟੈਟ) ਰਾਹੀਂ ਜੋੜਿਆ ਜਾਂਦਾ ਹੈ ਜਿਸ ਨਾਲ ਡਾਇਓਡ ਵਿੱਚ ਇਸਤੇਮਾਲ ਕੀਤੀ ਵੋਲਟੇਜ ਨੂੰ ਬਦਲਿਆ ਜਾ ਸਕੇ। ਵੋਲਟੇਜ ਦੇ ਵੱਖ-ਵੱਖ ਮੁਲਾਂ ਤੇ ਕਰੰਟ ਦੇ ਮੁੱਲ ਨੋਟ ਕੀਤੇ ਜਾਂਦੇ ਹਨ। V ਅਤੇ I ਵਿੱਚ ਇੱਕ ਗਰਾਫ, ਜਿਵੇਂ ਚਿੱਤਰ 14.16(c) ਵਿੱਚ ਦਿਖਾਇਆ ਗਿਆ ਹੈ, ਪ੍ਰਾਪਤ ਹੁੰਦਾ ਹੈ। ਧਿਆਨ ਦਿਓ, ਫਾਰਵਰਡ ਬਾਇਸ ਮਾਪਨ ਲਈ ਅਸੀਂ ਮਿਲੀ ਐਮਮੀਟਰ ਦੀ ਵਰਤੋਂ ਕਰਦੇ ਹਾਂ ਕਿਉਂਕਿ (ਪਿਛਲੇ ਸੈਕਸ਼ਨ ਵਿਚ ਸਮਝਾਇਆ ਗਿਆ ਸੀ) ਕਰੰਟ ਦੀ ਮਾਤਰਾ ਵੱਧ ਹੋਣ ਦੀ ਆਸ ਹੈ ਜਦੋਂ ਕਿ ਰੀਵਰਸ ਬਾਇਸ ਵਿੱਚ ਘੱਟ ਕਰੰਟ ਦੇ ਮਾਪ ਲਈ ਮਾਈਕ੍ਰੋਐਮਮੀਟਰ ਦੀ ਵਰਤੋਂ ਕੀਤੀ ਜਾਂਦੀ ਹੈ। ਤੁਸੀਂ ਚਿੱਤਰ(14.16) ਵਿਚ ਦੇਖ ਸਕਦੇ ਹੋ ਕਿ ਫਾਰਵਰਡ ਬਾਇਸ ਵਿੱਚ ਸ਼ੁਰੂ ਵਿੱਚ ਕਰੰਟ ਉਸ ਸਮੇਂ ਤੱਕ ਬਹੁਤ ਹੌਲੀ-ਹੌਲੀ ਲਗਭਗ ਨਿਗੂਣਾ, ਵੱਧਦਾ ਹੈ ਜਦੋਂ ਨਿਗੂਣਾ, ਵੱਧਦਾ ਹੈ ਜਦੋਂ ਤੱਕ ਕਿ ਡਾਇਓਡ ਤੇ ਵੋਲਟੇਜ ਇਕ ਨਿਸ਼ਚਿਤ ਮਾਲ ਤੋਂ ਵੱਧ ਨਾ ਹੋ ਜਾਵੇ। ਇਸ ਕਰੈਕਟਰਿਸਟਿਕ ਵੋਲਟੇਜ ਦੇ ਬਾਦ ਡਾਇਓਡ ਬਾਇਸ ਵੋਲਟੇਜ ਵਿੱਚ ਬਹੁਤ ਥੋੜ੍ਹਾ ਹੀ ਵਾਧਾ ਕਰਨ ਤੇ ਡਾਇਓਡ ਕਰੰਟ ਵਿੱਚ ਚੰਗੀ ਮਾਤਰਾ ਵਿੱਚ (ਚਲਘਾਤ ਅੰਕੀ Exponentially) ਵਾਧਾ ਹੋ ਜਾਂਦਾ ਹੈ। ਇਹ ਵੋਲਟੇਜ ਦੇਹਲੀ ਵੋਲਟੇਜ (Threshold Voltage) ਜਾਂ ਕਟ-ਇਨ ਵੋਲਟੇਜ (Cut-in-Voltage) ਕਹਾਉਂਦੀ ਹੈ। ਇਸ ਵੋਲਟੇਜ਼ ਦਾ ਮਾਨ ਜਰਮੇਨੀਅਮ ਡਾਇਓਡ ਦੇ ਲਈ ~0.2 ਵੋਲਟ ਅਤੇ ਸਿਲੀਕਾਨ ਡਾਇਓਡ ਦੇ ਲਈ ~0.7 ਵੋਲਟ ਹੈ ।

ਰੀਵਰਸ ਬਾਇਸ ਵਿੱਚ ਡਾਇਓਡ ਦੇ ਲਈ ਕਰੰਟ ਬਹੁਤ ਘੱਟ (~μA) ਹੁੰਦਾ ਹੈ ਅਤੇ ਬਾਇਸ ਵਿੱਚ ਪਰਿਵਰਤਨ ਦੇ ਨਾਲ ਲਗਭਗ ਸਥਿਰ ਬਣਿਆ ਰਹਿੰਦਾ ਹੈ। ਇਸ ਨੂੰ *ਰਿਵਰਸ ਸੰਤ੍ਰਿਪਤ ਕਰੰਟ (Reverse Satruation Current)* ਕਹਿੰਦੇ ਹਨ ।ਪਰ ਕੁਝ ਵਿਸ਼ੇਸ਼ ਪ੍ਰਕਿਰਿਆਵਾਂ ਵਿੱਚ, ਬਹੁਤ ਜ਼ਿਆਦਾ ਰਿਵਰਸ ਬਾਇਸ (ਭੰਜਨ ਵੋਲਟੇਜ਼ Breakdown Voltage) ਤੇ ਕਰੰਟ ਵਿੱਚ ਅਚਾਨਕ ਵਾਧਾ ਹੋ ਜਾਂਦਾ ਹੈ। ਡਾਇਓਡ ਦੀ ਇਸ ਵਿਸ਼ੇਸ਼ ਕਿਰਿਆ ਦੀ ਵਿਵੇਚਨਾ ਅੱਗੇ ਸੈਕਸ਼ਨ 14.8 ਵਿੱਚ ਕੀਤੀ ਗਈ ਹੈ। ਸਧਾਰਨ ਉਦੇਸ਼ ਵਾਲੇ ਡਾਇਓਡ ਰਿਵਰਸ ਸੰਤ੍ਰਿਪਤ ਕਰੰਟ ਖੇਤਰ ਤੋਂ ਅੱਗੇ ਵਰਤੇ ਨਹੀਂ ਜਾਂਦੇ ਹਨ।

ਉਪਰ ਦਿੱਤੀ ਗਈ ਵਿਵੇਚਨਾ ਇਹ ਦਿਖਾਉਂਦੀ ਹੈ ਕਿ p-n ਡਾਇਓਡ ਮੂਲ ਰੂਪ ਵਿੱਚ ਕਰੰਟ ਦੇ ਪ੍ਰਵਾਹ ਨੂੰ ਸਿਰਫ ਇੱਕ ਹੀ ਦਿਸ਼ਾ ਵਿਚ (ਫਾਰਵਰਡ ਬਾਇਸ) ਵਗਣ ਲਈ ਮਜਬੂਰ ਕਰਦਾ ਹੈ। ਰਿਵਰਸ ਬਾਇਸ ਪ੍ਰਤੀਰੋਧ ਦੀ ਤੁਲਨਾ ਵਿੱਚ ਫਾਰਵਰਡ ਬਾਇਸ ਪ੍ਰਤੀਰੋਧ ਘੱਟ ਹੁੰਦਾ ਹੈ। ਇਸ ਗੁਣ ਦੀ ਵਰਤੋਂ ਆਲਟਰਨੇਟ (ac) ਵੋਲਟੇਜ਼ ਦੀ ਰੈਕਟੀਫੀਕੇਸ਼ਨ (Rectification) ਲਈ ਕੀਤੀ ਜਾਂਦੀ ਹੈ ਜਿਸ ਬਾਰੇ ਅਸੀਂ ਅਗਲੇ ਸੈਕਸ਼ਨ ਵਿੱਚ ਪੜ੍ਹਾਂਗੇ। ਡਾਇਓਡਾਂ ਦੇ ਲਈ ਅਸੀਂ ਇੱਕ ਹੋਰ ਭੌਤਿਕ ਰਾਸ਼ੀ *ਜਿਸ ਨੂੰ ਗਤਿਕ ਪ੍ਰਤੀਰੋਧ (Dynamic Resistance)* ਕਹਿੰਦੇ ਹਨ, ਨੂੰ "ਵੋਲਟੇਜ ਵਿਚ ਛੋਟੀ

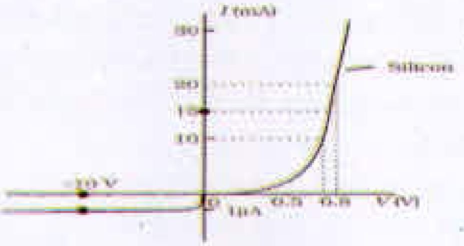
ਮਾਤਰਾ ਵਿਚ ਬਦਲਾਵ ΔV ਅਤੇ ਕਰੰਟ ਵਿਚ ਛੋਟੀ ਮਾਤਰਾ ਵਿਚ ਬਦਲਾਵ ΔI ਦੇ ਅਨੁਪਾਤ" ਦੇ ਰੂਪ ਵਿਚ ਪਰਿਭਾਸ਼ਤ ਕਰਦੇ ਹਨ :

$$r_d = \frac{\Delta V}{\Delta I} \tag{14.6}$$



ਚਿੱਤਰ 14.16: ਕਿਸੇ p-n ਜੰਕਸ਼ਨ ਡਾਇਓਡ ਦਾ (a) ਫਾਰਵਰਡ ਬਾਇਸ (b) ਰਿਵਰਸ ਬਾਇਸ ਵਿਚ V-I ਕਰੈਕਟਰਿਸਟਿਕ ਦੇ ਅਧਿਐਨ ਦੇ ਪ੍ਰਯੋਗਿਕ ਸਰਕਟ (c) ਕਿਸੇ ਸਿਲੀਕਾਨ ਡਾਇਓਡ ਦੇ ਨਮੂਨੇ ਦੇ V-I ਕਰੈਕਟਰਿਸਟਿਕ।

ਉਦਾਹਰਨ 14.4: ਕਿਸੇ ਸਿਲੀਕਾਨ ਡਾਇਓਡ ਦਾ V-I ਕਰੈਕਟਰਿਸਟਿਕ ਚਿੱਤਰ 14.17 ਵਿਚ ਦਰਸਾਇਆ ਗਿਆ ਹੈ । ਡਾਇਓਡ ਦਾ ਪ੍ਰਤੀਰੋਧ (a) $I_D = 15mA$ ਅਤੇ (b) $V_D = -10\,V$ ਤੇ ਪਤਾ ਕਰੋ।



ਚਿੱਤਰ 14.17

ਹਲ: ਡਾਇਓਡ ਕਰੈਕਟਰਿਸਟਿਕ ਨੂੰ I = 10mA ਤੇ I = 20mA ਦੇ ਵਿੱਚ ਸਰਲ ਰੇਖਾ ਦੀ ਤਰ੍ਹਾਂ ਮੰਨਦੇ ਹੋਏ ਜੋ ਮੂਲ ਬਿੰਦੂ ਤੋਂ ਲੰਘਦੀ ਹੈ, ਅਸੀਂ ਓਹਮ ਦੇ ਨਿਯਮ ਦਾ ਪਾਲਨ ਕਰਦੇ ਹੋਏ ਪ੍ਰਤੀਰੋਧ ਦਾ ਪਤਾ ਕਰ ਸਕਦੇ ਹਾਂ

(a) ਵਕ੍ਰ ਤੋਂ I = 20mA, V = 0.8V, I = 10mA, V = 0.7V

ਤੇ $r_{fb} = \Delta V/\Delta I = 0.1V/10\ mA = 10\ \Omega$

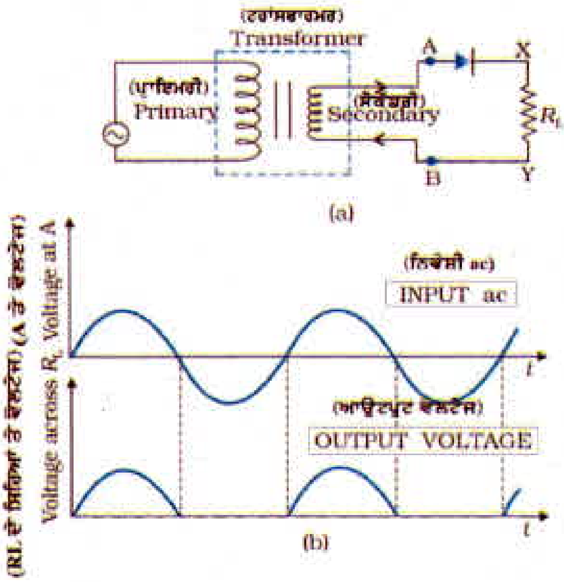
(b) ਵਕ੍ਰ ਤੋਂ V = 10V, I = -1μA ਹੈ

ਇਸਲਈ

$r = r_{rb} = 10\ V/1\mu A = 1.0 \times 10^7\ \Omega$

14.7 ਜੰਕਸ਼ਨ ਡਾਇਓਡ ਦਾ ਰੈਕੀਟੀਫਾਇਅਰ ਦੇ ਰੂਪ ਵਿਚ ਪ੍ਰਯੋਗ (Application of Junction Diode as a Rectifier)

ਕਿਸੇ ਜੰਕਸ਼ਨ ਡਾਇਓਡ ਦੇ V-I ਕਰੈਕਟਰਿਸਟਿਕ ਤੋਂ ਅਸੀਂ ਇਹ ਦੇਖਦੇ ਹਾਂ ਕਿ ਉਹ ਸਿਰਫ ਉਸ ਸਮੇਂ ਹੀ ਕਰੰਟ ਲੰਘਣ ਦਿੰਦੀ ਹੈ ਜਦੋਂ ਉਹ ਫਾਰਵਰਡ ਬਾਇਸਡ ਹੁੰਦਾ ਹੈ। ਇਸ ਲਈ ਜੇ ਕਿਸੇ ਡਾਇਓਡ ਦੇ ਸਿਰਿਆਂ ਤੇ ਕੋਈ ਆਲਟਰਨੇਟ ਵੋਲਟੇਜ ਦੀ ਵਰਤੋਂ ਕੀਤੀ ਜਾਵੇ ਤਾਂ ਚੱਕਰ ਦੇ ਸਿਰਫ ਉਹੀ ਭਾਗ ਕਾਰਨ ਸਰਕਟ ਵਿੱਚ ਕਰੰਟ ਪ੍ਰਵਾਹਿਤ ਹੋਵੇਗਾ ਜਦੋਂ ਡਾਇਓਡ ਫਾਰਵਰਡ ਬਾਇਸਡ ਹੁੰਦੀ ਹੈ। ਡਾਇਓਡ ਦੇ ਇਸ ਗੁਣ ਦੀ ਵਰਤੋਂ ਆਲਟਰਨੇਟ ਵੋਲਟੇਜ ਨੂੰ ਰੈਕਟੀਫਾਈ (Rectify) ਕਰਨ ਵਿੱਚ ਕੀਤੀ ਜਾਂਦੀ ਹੈ ਅਤੇ ਇਸ ਕਾਰਜ ਦੇ ਲਈ ਜਿਸ ਸਰਕਟ ਦੀ ਵਰਤੋਂ ਕਰਦੇ ਹਨ ਉਸ ਨੂੰ ਰੈਕਟੀਫਾਇਰ (Rectifier) ਕਹਿੰਦੇ ਹਨ।



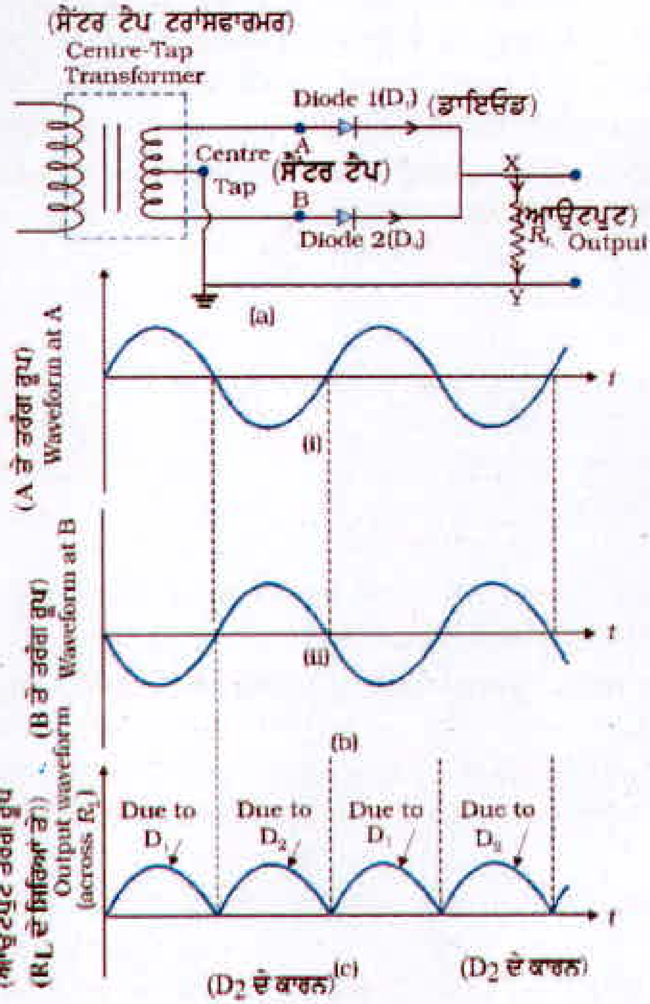
ਚਿੱਤਰ 14.18 (a) ਅਰਧਤਰੰਗ ਰੈਕਟੀਫਾਇਅਰ ਸਰਕਟ(b) ਰੈਕਟੀਫਾਇਅਰ ਸਰਕਟ ਤੋਂ ਇਨਪੁਟ ac ਅਤੇ ਆਊਟਪੁਟ ਵੋਲਟੇਜ ਦੇ ਤਰੰਗ ਰੂਪ

ਜੇ ਡਾਇਓਡ ਦੇ ਸਿਰਿਆਂ ਤੇ ਕੋਈ ਆਲਟਰਨੇਟ (ac) ਵੋਲਟੇਜ ਨੂੰ ਲੜੀ ਵੱਧ ਤਰੀਕੇ ਨਾਲ ਜੋੜੇ ਲੋਡ ਪ੍ਰਤੀਰੋਧ R_L ਦੇ ਨਾਲ ਵਰਤਿਆ ਜਾਵੇ ਤਾਂ ਲੋਡ ਦੇ ਸਿਰਿਆਂ ਤੇ ਸਿਰਫ ac ਇਨਪੁੱਟ ਦੇ ਉਸ ਅੱਧੇ ਚੱਕਰ ਵਿੱਚ ਜਿਸ ਵਿੱਚ ਡਾਇਓਡ ਫਾਰਵਰਡ ਬਾਇਸਡ ਹੈ, ਇੱਕ ਪਲਸੇਟਿੰਗ ਵੋਲਟੇਜ ਪੈਦਾ ਹੁੰਦੀ ਹੈ । ਇਸ ਤਰ੍ਹਾਂ ਦਾ ਬਿਜਲਈ ਸਰਕਟ ਚਿੱਤਰ 14.18 ਵਿਚ ਦਰਸਾਇਆ ਗਿਆ ਹੈ ਜਿਸ ਨੂੰ ਅਰਧ ਤਰੰਗ ਰੈਕਟੀਫਾਇਅਰ (Half-Wave Rectifier) ਸਰਕਟ ਕਹਿੰਦੇ ਹਨ। ਟਰਾਂਸਫਾਰਮਰ ਦੀ ਸੈਕੰਡਰੀ ਕੁੰਡਲੀ ਦੇ ਟਰਮੀਨਲ A ਅਤੇ B ਤੇ ਲੋੜੀਂਦੀ ac ਵੋਲਟੇਜ ਦੀ ਪੂਰਤੀ ਕਰਦੀ ਹੈ । ਜਦੋਂ A ਤੇ ਵੋਲਟੇਜ ਧਨਾਤਮਕ ਹੁੰਦੀ ਹੈ ਤਾਂ ਡਾਇਓਡ ਫਾਰਵਰਡ ਬਾਇਸਡ ਹੁੰਦਾ ਹੈ ਅਤੇ ਇਸ ਵਿਚੋਂ ਬਿਜਲਈ ਕਰੰਟ ਲੰਘ ਜਾਂਦਾ ਹੈ । ਜਦੋਂ A ਤੇ ਵੋਲਟੇਜ ਰਿਣਾਤਮਕ ਹੁੰਦੀ ਹੈ ਤਾਂ ਡਾਇਓਡ ਰਿਵਰਸ ਬਾਇਸਡ ਹੁੰਦੀ ਹੈ ਅਤੇ ਇਸ ਵਿਚੋਂ ਬਿਜਲਈ ਕਰੰਟ ਨਹੀਂ ਲੰਘਦਾ । ਰਿਵਰਸ ਬਾਇਸ ਵਿਚ ਡਾਇਓਡ ਦਾ ਰਿਵਰਸ ਸੈਚੁਰੇਸ਼ਨ ਕਰੰਟ ਨਿਗੁਣਾ ਹੁੰਦਾ ਹੈ ਅਤੇ ਇਸ ਨੂੰ ਵਿਵਹਾਰਕ ਕਾਰਜਾਂ ਲਈ ਸਿਫਰ ਮੰਨਿਆ ਜਾ ਸਕਦਾ ਹੈ। (ਡਾਇਓਡ ਦੀ ਰਿਵਰਸ ਬ੍ਰੇਕਡਾਊਨ ਵੋਲਟੇਜ ਦਾ ਮਾਨ ਟਰਾਂਸਫਾਰਮਰ ਦੀ ਸੈਕੰਡਰੀ ਕੁੰਡਲੀ ਤੇ ਸ਼ਿਖਰ ac ਵੋਲਟੇਜ (Peak ac Voltage) ਦੀ ਤੁਲਨਾ ਵਿਚ ਬਹੁਤ ਘੱਟ ਹੋਣੀ ਚਾਹੀਦੀ ਹੈ ਤਾਂ ਕਿ ਡਾਇਓਡ ਰਿਵਰਸ ਬ੍ਰੇਕਡਾਊਨ ਸਮੇਂ ਸੁਰਖਿਅਤ ਰਹਿ ਸਕੇ ।)

ਇਸ ਲਈ ac ਵੋਲਟੇਜ ਦੇ ਧਨਾਤਮਕ *ਅਰਧਚੱਕਰ* ਵਿਚ ਲੋਡ ਪ੍ਰਤੀਰੋਧ R_L ਵਿਚੋਂ ਬਿਜਲਈ ਕਰੰਟ ਵਗੇਗਾ ਅਤੇ ਸਾਨੂੰ ਚਿੱਤਰ 14.18 (b) ਵਿਚ ਦਰਸਾਏ ਅਨੁਸਾਰ ਨਿਰਗਤ (Output) ਵੋਲਟੇਜ ਪ੍ਰਾਪਤ ਹੋਵੇਗੀ । ਪਰ ਰਿਣਾਤਮਕ ਅਰਧਚੱਕਰ ਵਿਚ ਬਿਜਲਈ ਕਰੰਟ ਪ੍ਰਾਪਤ ਨਹੀਂ ਹੋਵੇਗਾ । ਅਗਲੇ ਧਨਾਤਮਕ ਅਰਧ ਚੱਕਰ ਵਿਚ ਸਾਨੂੰ ਫਿਰ ਨਿਰਗਤ ਵੋਲਟੇਜ ਪ੍ਰਾਪਤ ਹੋਵੇਗੀ । ਇਸ ਤਰ੍ਹਾਂ ਨਿਰਗਤ ਵੋਲਟੇਜ ਬੇਸ਼ਕ ਅੱਜੇ ਵੀ ਪਰਿਵਰਤਨਸ਼ੀਲ ਹੈ, *ਪਰ ਸਿਰਫ ਇੱਕ ਹੀ ਦਿਸ਼ਾ ਵਿੱਚ ਰਹਿਣ ਲਈ ਮਜਬੂਰ ਹੋਣ ਦੇ ਕਾਰਨ*, ਇਸ ਨੂੰ *ਰੈਕਟੀਫਾਈਡ (Rectified)* ਵੋਲਟੇਜ ਕਿਹਾ ਜਾਂਦਾ ਹੈ । ਕਿਉਂਕਿ ਸਾਨੂੰ ac ਤਰੰਗ ਦੇ ਸਿਰਫ ਇੱਕ ਹੀ ਅਰਧ ਚੱਕਰ ਵਿੱਚ ਨਿਰਗਤ ਵੋਲਟੇਜ ਪ੍ਰਾਪਤ ਹੋ ਰਹੀ ਹੈ, ਇਸ ਲਈ ਇਸ ਸਰਕਟ ਨੂੰ *ਅਰਧ ਤਰੰਗ ਰੈਕਟੀਫਾਈਡ (Half Wave Rectifier)* ਕਹਿੰਦੇ ਹਨ ।

ਸੰਗਤ ਰੈਕਟੀਫਾਈਡ ਨਿਰਗਤ ਵੋਲਟੇਜ ਪ੍ਰਾਪਤ ਹੁੰਦੀ ਹੈ । ਇਸ ਲਈ ਇਸ ਸਰਕਟ ਨੂੰ ਪੂਰਣ ਤਰੰਗ ਰੈਕਟੀਫਾਇਅਰ (Full Wave Rectifier) ਕਹਿੰਦੇ ਹਨ । ਇਸ ਵਿੱਚ ਦੋਨਾਂ ਡਾਇਓਡਾਂ ਦੇ p-ਪਾਸਿਆਂ ਨੂੰ ਟਰਾਂਸਫਾਰਮਰ ਦੀ ਸੈਕੰਡਰੀ ਕੁੰਡਲੀ ਦੇ ਸਿਰਿਆਂ ਨਾਲ ਜੋੜਿਆ ਜਾਂਦਾ ਹੈ । n-ਪਾਸਿਆਂ ਨੂੰ ਇੱਕ ਸਾਂਝੇ ਬਿੰਦੂ ਤੇ ਜੋੜਿਆ ਜਾਂਦਾ ਹੈ ਅਤੇ ਆਊਟਪੁਟ ਨੂੰ ਇਸ ਸਾਂਝੇ ਬਿੰਦੂ ਅਤੇ ਟਰਾਂਸਫਾਰਮਰ ਦੀ ਸੈਕੰਡਰੀ ਕੁੰਡਲੀ ਦੇ ਮੱਧਬਿੰਦੂ ਵਿਚਕਾਰ ਪ੍ਰਾਪਤ ਕੀਤਾ ਜਾਂਦਾ

ਹੈ। ਇਸ ਲਈ ਕਿਸੇ ਪੂਰਨ ਤਰੰਗ ਰੈਕਟੀਫਾਇਅਰ ਦੇ ਲਈ ਟਰਾਂਸਫਾਰਮਰ ਦੀ ਸੈਕੰਡਰੀ ਕੁੰਡਲੀ ਦੇ ਮੱਧ ਵਿਚ ਇੱਕ ਟੈਪਿੰਗ ਬਿੰਦੂ (Tapping Point) ਰਖਿਆ ਜਾਂਦਾ ਹੈ ਅਤੇ ਇਸ ਲਈ ਇਸ ਟਰਾਂਸਫਾਰਮਰ ਨੂੰ ਸੈਂਟਰ ਟੈਪ ਟਰਾਂਸਫਾਰਮਰ (Center-tap Transfarmer) ਕਹਿੰਦੇ ਹਨ। ਜਿਵੇਂ ਕਿ ਚਿੱਤਰ 14.19(c) ਤੋਂ ਸਪਸ਼ਟ ਹੈ ਕਿ ਹਰੇਕ ਡਾਇਓਡ ਦੁਆਰਾ ਰੈਕਟੀਫਾਈਡ ਵੋਲਟੇਜ ਸੈਕੰਡਰੀ ਕੁੰਡਲੀ ਤੋਂ ਪ੍ਰਾਪਤ ਕੁੱਲ ਵੋਲਟੇਜ ਦੀ ਸਿਰਫ ਅੱਧੀ ਹੀ ਹੈ। ਹਰੇਕ ਡਾਇਓਡ ਸਿਰਫ ਅੱਧੇ ਚੱਕਰ ਨੂੰ ਰੈਕਟੀਫਾਈ ਕਰਦੀ ਹੈ, ਪਰ ਦੋ ਡਾਇਓਡਾਂ ac ਚੱਕਰਾਂ ਨੂੰ ਪੂਰੀ ਤਰ੍ਹਾਂ ਰੈਕਟੀਫਾਈ ਕਰਦੀਆਂ ਹਨ। ਇਸ ਤਰ੍ਹਾਂ ਡਾਇਓਡਾਂ ਦੇ ਸਾਂਝੇ ਬਿੰਦੂ ਅਤੇ ਟਰਾਂਸਫਾਰਮਰ ਦੇ ਸੈਂਟਰ ਟੈਪ ਦੇ ਵਿਚ ਪ੍ਰਾਪਤ ਵੋਲਟੇਜ ਪੂਰਣ ਤਰੰਗ ਰੈਕਟੀਫਾਈਡ ਵੋਲਟੇਜ ਹੁੰਦੀ ਹੈ। (ਧਿਆਨ ਦਿਓ ਕਿ ਪੂਰਣ ਤਰੰਗ ਰੈਕਟੀਫਾਇਅਰ ਲਈ ਇੱਕ ਹੋਰ ਜਿਸਦੇ ਲਈ ਸੈਂਟਰ ਟੈਪ ਟਰਾਂਸਫਾਰਮਰ ਦੀ ਲੋੜ ਨਹੀਂ ਹੋਵੇਗੀ ਪਰ ਉਸ ਨੂੰ ਚਾਰ ਡਾਇਓਡ ਚਾਹੀਦੇ ਹਨ)। ਮੰਨ ਲਓ ਕਿਸੇ ਛਿਣ A ਤੇ ਇਨਪੁਟ ਵੋਲਟੇਜ ਧਨਾਤਮਕ ਹੈ। ਇਹ ਸਪਸ਼ਟ ਹੈ ਕਿ ਇਸ ਛਿਣ ਤੇ ਕਲਾ (Phase) ਅਸੰਗਤ ਹੋਣ ਦੇ ਕਾਰਨ V ਤੇ ਵੋਲਟੇਜ ਰਿਣਾਤਮਕ ਹੁੰਦੀ ਹੈ ਜਿਵੇਂ ਕਿ ਚਿੱਤਰ 14.19(b) ਵਿਚ ਦਰਸਾਇਆ ਗਿਆ ਹੈ। ਇਸਲਈ ਡਾਇਓਡ D ਫਾਰਵਰਡ ਬਾਇਸ ਹੋਕੇ ਬਿਜਲਈ ਚਾਲਨ ਕਰਦੀ ਹੈ (ਜਦੋਂ ਕਿ D_2 ਰਿਵਰਸ ਬਾਇਸ ਹੋਣ ਦੇ ਕਾਰਨ ਚਾਲਨ ਨਹੀਂ ਕਰਦੀ)। ਇਸ ਲਈ ਇਸ ਧਨਾਤਮਕ ਅਰਧਚੱਕਰ ਵਿਚ ਸਾਨੂੰ ਚਿੱਤਰ 14.19 (c) ਵਿਚ ਦਰਸਾਏ ਅਨੁਸਾਰ ਇੱਕ ਆਉਟਪੁਟ ਕਰੰਟ (ਅਤੇ ਲੋਡ ਪ੍ਰਤੀਰੋਧ R_L ਦੇ ਸਿਰਿਆਂ ਤੇ ਆਉਟਪੁਟ ਵੋਲਟੇਜ) ਪ੍ਰਾਪਤ ਹੁੰਦੀ ਹੈ। ਇਸ ਤਰ੍ਹਾਂ ਕਿਸੇ ਹੋਰ ਛਿਣ ਤੇ, ਜਦੋਂ A ਤੇ ਵੋਲਟੇਜ ਰਿਣਾਤਮਕ ਹੋ ਜਾਂਦੀ ਹੈ ਤਾਂ B ਤੇ ਵੋਲਟੇਜ ਧਨਾਤਮਕ ਹੋਵੇਗੀ। ਇਸਲਈ ਡਾਇਓਡ D_1 ਚਾਲਨ ਨਹੀਂ ਕਰਦੀ, ਪਰ ਡਾਇਓਡ D_2 ਚਾਲਨ ਕਰਦੀ ਹੈ। ਇਸ ਤਰ੍ਹਾਂ ਇਨਪੁਟ ac ਦੇ ਰਿਣਾਤਮਕ ਅਰਧ ਚੱਕਰ ਵਿਚ ਵੀ ਆਉਟਪੁਟ ਕਰੰਟ (ਅਤੇ R_L ਤੇ ਆਉਟਪੁਟ ਵੋਲਟੇਜ) ਮਿਲਦੀ ਹੈ। ਇਸ ਤਰ੍ਹਾਂ ਸਾਨੂੰ ਧਨਾਤਮਕ ਅਤੇ ਰਿਣਾਤਮਕ ਦੋਨਾਂ ਹੀ ਅਰਧ ਚੱਕਰਾਂ ਵਿਚ (ਅਰਥਾਤ ਦੂਸਰੇ ਸ਼ਬਦਾ ਵਿਚ, ਪੂਰਣ ਤਰੰਗ ਦੇ ਸਮੇਂ ਵਿਚ) ਆਉਟਪੁੱਟ ਵੋਲਟੇਜ ਮਿਲਦੀ ਹੈ। ਸਪਸ਼ਟ ਹੈ ਕਿ, ਰੈਕਟੀਫਾਈਰ ਵੋਲਟੇਜ ਜਾਂ ਕਰੰਟ ਪ੍ਰਾਪਤ ਕਰਨ ਲਈ ਇਹ ਅਰਧ ਤਰੰਗ ਰੈਕਟੀਫਾਇਅਰ ਤੋਂ ਵਧੇਰੇ ਦਕਸ਼ (Efficient) ਸਰਕਟ ਹੈ।

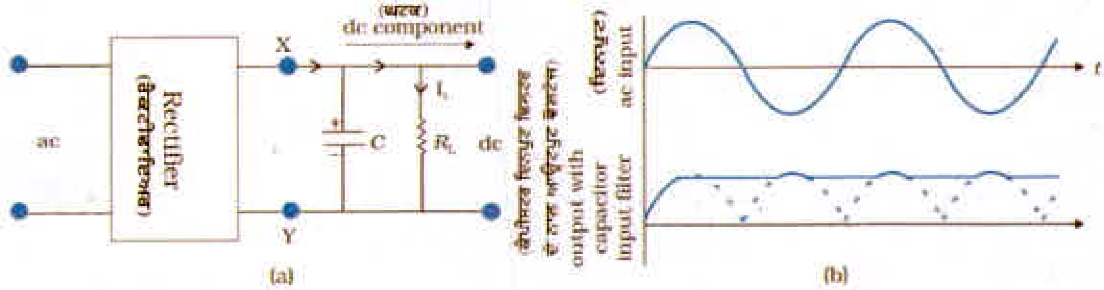


ਚਿੱਤਰ 14.19 (a) ਪੂਰਣ ਤਰੰਗ ਰੈਕਟੀਫਾਇਅਰ ਸਰਕਟ; (b) A ਤੇ ਡਾਇਓਡ D_1 ਦੇ ਅਤੇ B ਤੇ ਡਾਇਓਡ D_2 ਦੇ ਦਿੱਤੇ ਗਏ ਇਨਪੁਟ ਦੇ ਤਰੰਗ ਰੂਪ; (c) ਪੂਰਣ ਤਰੰਗ ਰੈਕਟੀਫਾਇਅਰ ਸਰਕਟ ਵਿਚ ਜੋੜੇ ਗਏ R_L ਤੇ ਆਉਟਪੁਟ ਵੋਲਟੇਜ ਦਾ ਤਰੰਗ ਰੂਪ

ਇਸ ਤਰ੍ਹਾਂ ਪ੍ਰਾਪਤ ਰੈਕਟੀਫਾਈਡ ਵੋਲਟੇਜ ਅਰਧ ਸਾਈਨੋਸਾਈਡ (Half Sinusoid) ਆਕਾਰ ਦੀ ਹੁੰਦੀ ਹੈ ਜਦੋਂ ਕਿ ਇਹ ਇੱਕ ਦਿਸ਼ਾਵੀ ਹੁੰਦੀ ਹੈ ਪਰ ਇਸਦਾ ਮਾਨ ਸਥਾਈ ਨਹੀਂ ਹੁੰਦਾ। ਪਲਸੇਟਿੰਗ ਵੋਲਟੇਜ (Pulsating Voltage) ਤੋਂ

dc ਆਉਟਪੁੱਟ ਪ੍ਰਾਪਤ ਕਰਨ ਲਈ ਆਉਟਪੁਟ ਟਰਮੀਨਲਾਂ ਦੇ ਸਿਰਿਆਂ ਤੇ (R_L ਦੇ ਸਮਾਂਤਰ ਵਿਚ) ਆਮ ਕਰਕੇ ਇੱਕ ਕੈਪੀਸਟਰ ਜੋੜ ਦਿੱਤਾ ਜਾਂਦਾ ਹੈ। ਇਸ ਕਾਰਜ ਨੂੰ ਕਰਨ ਲਈ ਲੋਡ ਪ੍ਰਤੀਰੋਧ R_L ਦੇ ਲੜੀਵਧ ਕੋਈ ਪ੍ਰੇਰਕ (Inductor) ਵੀ ਜੋੜਿਆ ਜਾ ਸਕਦਾ ਹੈ। ਕਿਉਂਕਿ ਇਹ ਅਤਿਰਿਕਤ ਸਕਰਟ ac ਰਿਪਲਾਂ (LC Ripples) ਨੂੰ ਫਿਲਟਰ (Filter) ਕਰਕੇ ਸ਼ੁੱਧ dc ਵੋਲਟੇਜ ਪ੍ਰਦਾਨ ਕਰਦੇ ਪ੍ਰਤੀਤ ਹੁੰਦੇ ਹਨ, ਇਸ ਲਈ ਇਹਨਾਂ ਨੂੰ ਫਿਲਟਰ (Filtters) ਕਿਹਾ ਜਾਂਦਾ ਹੈ।

ਹੁਣ ਅਸੀਂ ਫਿਲਟਰ ਕਰਨ ਵਿੱਚ ਕੈਪੀਸਟਰ ਦੀ ਭੂਮਿਕਾ ਤੇ ਵਿਚਾਰ ਕਰਾਂਗੇ। ਜਦੋਂ ਕੈਪੀਸਟਰ ਦੇ ਸਿਰਿਆਂ ਤੇ ਵੋਲਟੇਜ ਵਿੱਚ ਵਾਧਾ ਹੋ ਰਿਹਾ ਹੁੰਦਾ ਹੈ ਤਾਂ ਉਹ ਚਾਰਜਿਤ ਹੋ ਜਾਂਦਾ ਹੈ। ਜੇ ਸਰਕਟ ਵਿੱਚ ਕੋਈ ਬਾਹਰੀ ਲੋਡ ਨਹੀਂ ਤਾਂ ਇਹ ਰੈਕਟੀਫਾਇਅਰ ਆਉਟਪੁਟ ਵੋਲਟੇਜ਼ ਹੋਣ ਦੀ ਦਰ ਕੈਪੀਸਟਰ ਦੀ ਕੈਪੀਸਟੀ C ਅਤੇ ਸਰਕਟ ਵਿੱਚ ਲਗੇ ਪ੍ਰਭਾਵੀ ਪ੍ਰਤੀ ਰੋਧਕ R_L ਦੇ ਪ੍ਰਤੀਰੋਧ ਗੁਣਨਫਲ ਜਿਸ ਨੂੰ ਕਾਲ ਅੰਕ (Time Constant) ਕਿਹਾ ਜਾਂਦਾ ਹੈ ਤੇ ਨਿਰਭਰ ਕਰਦਾ ਹੈ। ਕਾਲ ਅੰਕ ਦਾ ਮਾਨ ਵੱਧ ਹੋਣ ਦੇ ਲਈ C ਦਾ ਮਾਨ ਵੱਧ ਹੋਣਾ ਚਾਹੀਦਾ ਹੈ । ਇਸ ਲਈ ਕੈਪੀਸਟਰ ਇਨਪੁਟ ਫਿਲਟਰਾਂ ਦੀ ਵਰਤੋਂ ਕਰਨ ਤੇ ਪ੍ਰਾਪਤ *ਆਉਟਪੁਟ ਵੋਲਟੇਜ*, ਰੈਕਟੀਫਾਇਅਰ ਵੋਲਟੇਜ ਦੇ *ਸ਼ਿਖਰ ਮਾਨ* ਦੇ ਨੇੜੇ ਹੁੰਦੀ ਹੈ। ਪਾਵਰ ਸਪਲਾਈ (Power Supply) ਵਿੱਚ ਵਿਆਪਕ ਰੂਪ ਵਿੱਚ ਇਸ ਤਰ੍ਹਾਂ ਦੇ ਫਿਲਟਰਾਂ ਦੀ ਵਰਤੋਂ ਕੀਤੀ ਜਾਂਦੀ ਹੈ ।



ਚਿੱਤਰ 14.20 (a) ਕੈਪੀਸਟਰ ਫਿਲਟਰ ਦੇ ਨਾਲ ਪੂਰਣ ਤਰੰਗ ਰੈਕਟੀਫਾਇਅਰ(b)ਵਿਚ ਰੈਕਟੀਫਾਇਅਰ ਦੀ ਇਨਪੁਟ ਅਤੇ ਆਉਟਪੁਟ ਵੋਲਟੇਜ਼ ।

14.8 ਵਿਸ਼ੇਸ਼ ਕਾਰਜਾਂ ਲਈ p-n ਜੰਕਸ਼ਨ ਡਾਇਓਡ (Special Purpose p-n Junction Diode)

ਇਸ ਸੈਕਸ਼ਨ ਵਿਚ ਅਸੀਂ ਕੁਝ ਅਜਿਹੀਆਂ ਯੁਕਤੀਆਂ ਦੀ ਵਿਵੇਚਨਾ ਕਰਾਂਗੇ ਜੋ ਮੂਲ ਰੂਪ ਵਿਚ ਜੰਕਸ਼ਨ ਡਾਇਓਡ ਹਨ ਪਰ ਉਹਨਾਂ ਦਾ ਵਿਕਾਸ ਵੱਖ-ਵੱਖ ਪ੍ਰਯੋਗਾਂ ਦੇ ਲਈ ਕੀਤਾ ਗਿਆ ਹੈ।

14.8.1 ਜ਼ੇਨਰ ਡਾਇਓਡ (Zener Diode)

ਇਹ ਇੱਕ ਵਿਸ਼ੇਸ਼ ਪ੍ਰਯੋਜਨ ਅਰਧਚਾਲਕ ਡਾਇਓਡ ਹੈ ਜਿਸਦਾ ਨਾਮ ਉਸਦੇ ਖੋਜਕਰਤਾ ਸੀ, ਜ਼ੇਨਰ ਦੇ ਨਾਮ ਤੇ ਰਖਿਆ ਗਿਆ ਹੈ। ਇਸਨੂੰ ਬ੍ਰੇਕਡਾਉਨ ਖੇਤਰ ਵਿੱਚ ਰਿਵਰਸ ਬਾਇਸ ਦੇ ਅਧੀਨ ਓਪਰੇਟ ਕਰਨ ਲਈ ਡਿਜ਼ਾਇਨ ਕੀਤਾ ਗਿਆ ਹੈ ਅਤੇ ਇਸਦਾ ਉਪਯੋਗ ਵੋਲਟੇਜ ਨਿਯੰਤਰਕ (Voltage Regulator) ਦੇ ਰੂਪ ਵਿੱਚ ਕੀਤਾ ਜਾਂਦਾ ਹੈ। ਜ਼ੇਨਰ ਡਾਇਓਡ ਦਾ ਪ੍ਰਤੀਕ (Symbol) ਚਿੱਤਰ 14.21(a) ਵਿੱਚ ਦਰਸਾਇਆ ਗਿਆ ਹੈ।

ਜ਼ੇਨਰ ਡਾਇਓਡ ਜੰਕਸ਼ਨ ਦੇ p- ਅਤੇ n- ਪਾਸਿਆਂ ਨੂੰ ਬਹੁਤ ਜ਼ਿਆਦਾ ਮਾਤਰਾ ਵਿੱਚ ਡੋਪ (Heavily Doped) ਕਰਕੇ ਬਣਾਇਆ ਜਾਂਦਾ ਹੈ। ਇਸਦੇ ਕਾਰਨ ਬਣਨ ਵਾਲਾ ਡਿਪਲੀਸ਼ਨ ਖੇਤਰ ਬਹੁਤ ਪਤਲਾ ($<10^{-6}$m) ਹੁੰਦਾ ਹੈ ਅਤੇ ਜੰਕਸ਼ਨ ਦਾ ਬਿਜਲਈ ਖੇਤਰ ਲਗਭਗ 5V ਤੱਕ ਦੇ ਬਹੁਤ ਘੱਟ ਰਿਵਰਸ ਬਾਇਸ ਹੋਣ ਤੇ ਵੀ ਬਹੁਤ ਉੱਚ ($\sim 5 \times 10^{6}$ V/m) ਹੁੰਦਾ ਹੈ। ਕਿਸੇ ਜ਼ੇਨਰ ਡਾਇਓਡ ਦਾ I-V ਕਰੈਕਟਰਿਸਟਕ ਚਿੱਤਰ 14.21(b) ਦਰਸਾਇਆ ਗਿਆ ਹੈ। ਇਸ ਵਿੱਚ ਇਹ ਦਰਸਾਇਆ ਗਿਆ ਹੈ ਜਦੋਂ ਇਸਤੇਮਾਲ ਕੀਤੀ ਰਿਵਰਸ ਵੋਲਟੇਜ (V) ਜ਼ੇਨਰ ਡਾਇਓਡ ਦੀ ਬ੍ਰੇਕਡਾਉਨ ਵੋਲਟੇਜ਼ (V_Z) ਦੇ ਬਰਾਬਰ ਹੋ ਜਾਂਦੀ ਹੈ , ਤਾਂ ਸਰਕਟ ਵਿੱਚ ਬਿਜਲਈ ਕਰੰਟ ਵਿੱਚ ਬਹੁਤ ਜ਼ਿਆਦਾ ਪਰਿਵਰਤਨ ਹੁੰਦਾ ਜਾਂਦਾ ਹੈ।

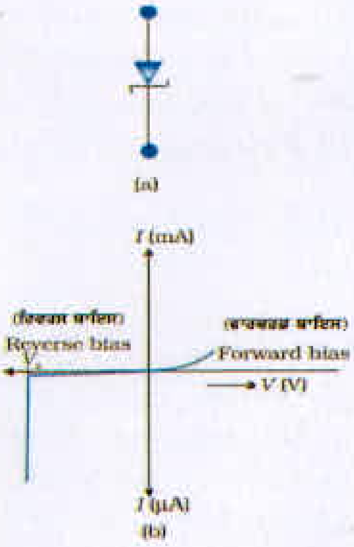
ਧਿਆਨ ਦੇਣ ਯੋਗ ਹਲ ਇਹ ਹੈ ਕਿ ਬ੍ਰੇਕਡਾਊਨ ਵੋਲਟੇਜ V_Z ਦੇ ਬਾਦ, ਰਿਵਰਸ ਵੋਲਟੇਜ ਵਿੱਚ ਕੋਈ ਮਹਤਵਪੂਰਣ ਬਦਲਾਵ ਕੀਤੇ ਬਿਨਾਂ ਹੀ ਬਹੁਤ ਜ਼ਿਆਦਾ ਕਰੰਟ ਪੈਦਾ ਕੀਤਾ ਜਾ ਸਕਦਾ ਹੈ। ਦੂਸਰੇ ਸ਼ਬਦਾਂ ਵਿਚ, ਜ਼ੇਨਰ ਡਾਇਓਡ ਵਿਚੋਂ ਪ੍ਰਵਾਹਿਤ ਹੋਣ ਵਾਲੇ ਕਰੰਟ ਵਿੱਚ ਵੀ ਬਹੁਤ ਜ਼ਿਆਦਾ ਪਰਿਵਰਤਨ ਹੋਣ ਤੇ ਵੀ ਜ਼ੇਨਰ ਵੋਲਟੇਜ ਸਥਿਰ ਰਹਿੰਦੀ ਹੈ। ਜ਼ੇਨਰ ਡਾਇਓਡ ਦੇ ਇਸ ਗੁਣ ਦਾ ਉਪਯੋਗ ਪਾਵਰ ਸਪਲਾਈ ਦੀ ਵੋਲਟੇਜ ਨੂੰ ਨਿਯੰਤਰਿਤ ਕਰਨ ਵਿੱਚ ਕੀਤਾ ਜਾਂਦਾ ਹੈ ਅਤੇ ਪਾਵਰ ਸਪਲਾਈ ਤੋਂ ਸਥਿਰ ਵੋਲਟੇਜ ਤੇ ਕਰੰਟ ਪ੍ਰਾਪਤ ਹੁੰਦਾ ਹੈ।

ਆਓ ਹੁਣ ਇਹ ਸਮਝਣ ਦੀ ਕੋਸ਼ਿਸ਼ ਕਰੀਏ ਕਿ ਬ੍ਰੇਕਡਾਊਨ ਵੋਲਟੇਜ ਤੇ ਬਿਜਲਈ ਕਰੰਟ ਅਚਾਨਕ ਕਿਵੇਂ ਵੱਧ ਜਾਂਦਾ ਹੈ। ਅਸੀਂ ਜਾਣਦੇ ਹਾਂ ਕਿ ਰਿਵਰਸ ਕਰੰਟ ਇਲੈੱਕਟ੍ਰਾਨਾਂ (ਮਾਈਨੋਰਿਟੀ ਚਾਰਜ ਵਾਹਕਾਂ) ਦੇ $p \to n$ ਅਤੇ ਹੋਲਾਂ ਦੇ $n \to p$ ਵਲ ਵੱਗਣ ਦੇ ਕਾਰਨ ਪੈਦਾ ਹੁੰਦਾ ਹੈ। ਜਿਵੇਂ ਹੀ ਰਿਵਰਸ ਬਾਇਸ ਵਿੱਚ ਵਾਧਾ ਹੁੰਦਾ ਹੈ, ਜੰਕਸ਼ਨ ਤੇ ਬਿਜਲਈ ਖੇਤਰ ਮਹਤਵਪੂਰਨ ਹੋ ਜਾਂਦਾ ਹੈ। ਜਦੋਂ ਰਿਵਰਸ ਬਾਇਸ ਵੋਲਟੇਜ $V = V_Z$ ਹੋਵੇ ਤਾਂ ਬਿਜਲਈ ਖੇਤਰ ਤੀਬਰਤਾ (Electric Field Strength) p-ਪਾਸੇ ਤੇ ਮੇਜ਼ਬਾਨ (Host) ਪਰਮਾਣੂਆਂ ਤੋਂ ਉਹਨਾਂ ਸੰਯੋਜਕਤਾ ਇਲੈੱਕਟ੍ਰਾਨਾਂ(Valence Electrons) ਨੂੰ ਜੋ n-ਪਾਸੇ ਵਲ ਪ੍ਰਵੇਗਿਤ ਸਨ, ਖਿਚਣ ਲਈ ਕਾਫੀ ਹੁੰਦੀ ਹੈ। ਇਹੀ ਇਲੈੱਕਟ੍ਰਾਨ ਬ੍ਰੇਕਡਾਊਨ ਦੇ ਸਮੇਂ ਪ੍ਰੇਖਿਤ ਉੱਚ ਕਰੰਟ ਲਈ ਜ਼ਿੰਮੇਵਾਰ ਹੁੰਦੇ ਹਨ। ਉੱਚ ਬਿਜਲਈ ਖੇਤਰ ਦੇ ਕਾਰਨ ਮੇਜ਼ਬਾਨ ਪਰਮਾਣੂਆਂ ਤੋਂ ਇਲੈੱਕਟ੍ਰਾਨਾਂ ਦਾ ਉਤਸਰਜਿਤ ਹੋਣਾ ਅੰਤਰਿਕ ਖੇਤਰੀ ਉਤਸਰਜਨ ਜਾਂ ਖੇਤਰੀ ਆਈਨੀਕਰਨ (Field emission or Field Ionisation) ਕਹਾਉਂਦਾ ਹੈ। ਖੇਤਰੀ ਆਇਨੀਕਰਨ ਦੇ ਲਈ ਜ਼ਰੂਰੀ ਲੋੜੀਂਦਾ ਬਿਜਲਈ ਖੇਤਰ 10^6 v/m ਆਰਡਰ ਦਾ ਹੁੰਦਾ ਹੈ।

ਵੋਲਟੇਜ ਨਿਯੰਤਰਕ ਦੇ ਰੂਪ ਵਿੱਚ ਜ਼ੇਨਰ ਡਾਇਓਡ (Zener Diode as a Voltage Regulator)

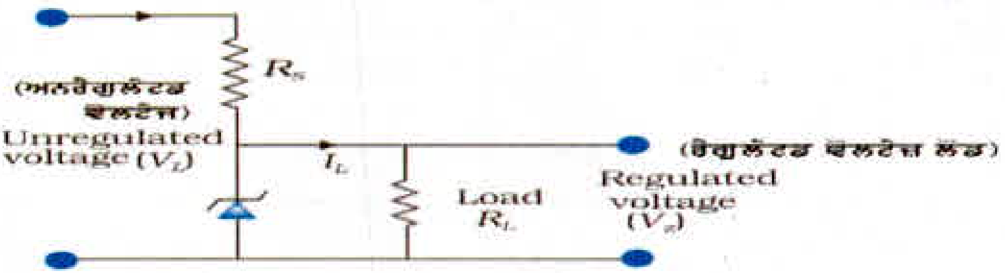
ਅਸੀਂ ਜਾਣਦੇ ਹਾਂ ਕਿ ਕਿਸੇ ਰੈਕਟੀਫਾਇਅਰ ਦੀ ac ਇਨੱਪੁਟ ਵੋਲਟੇਜ ਵਿੱਚ ਘਾਟ-ਵਾਧ (Fluctuation) ਹੁੰਦੀ ਹੋ ਤਾਂ ਉਸਦੀ ਰੈਕਟੀਫਾਈਡ ਆਉਟਪੁਟ ਵੋਲਟੇਜ ਵਿੱਚ ਵੀ ਘਾਟ-ਵਾਧ ਹੁੰਦੀ ਹੈ। ਕਿਸੇ ਰੈਕਟੀਫਾਇਅਰ ਦੇ ਨਿਰਗਤ (Outout) ਤੋਂ ਪ੍ਰਾਪਤ ਅਨਿਯੰਤਰਿਤ dc ਵੋਲਟੇਜ ਤੋਂ ਸਥਾਈ dc ਵੋਲਟੇਜ ਪ੍ਰਾਪਤ ਕਰਨ ਦੇ ਲਈ ਅਸੀਂ ਜ਼ੇਨਰ ਡਾਇਓਡ ਦੀ ਵਰਤੋਂ ਕਰਦੇ ਹਾਂ। ਜ਼ੇਨਰ ਡਾਇਓਡ ਦੀ ਵਰਤੋਂ ਕਰਕੇ ਬਣਾਏ ਗਏ ਵੋਲਟੇਜ ਨਿਯੰਤਰਕ ਦਾ ਬਿਜਲਈ ਸਰਕਟ ਚਿੱਤਰ 14.22 ਵਿੱਚ ਦਰਸਾਇਆ ਗਿਆ ਹੈ।

ਕਿਸੇ ਅਨਿਯੰਤਰਿਤ dc ਵੋਲਟੇਜ (ਰੈਕਟੀਫਾਇਅਰ ਦੀ ਫਿਲਟਰ ਆਉਟਪੁਟ) ਨੂੰ ਲੜੀਵੱਧ ਜੁੜੇ ਪ੍ਰਤੀਰੋਧ R_S ਵਿਚੋਂ ਹੁੰਦੇ ਹੋਏ ਜ਼ੇਨਰ ਡਾਇਓਡ ਨਾਲ ਇਸ ਤਰ੍ਹਾਂ ਜੋੜਦੇ ਹਾਂ ਕਿ ਜ਼ੇਨਰ ਡਾਇਓਡ ਰਿਵਰਸ ਬਾਇਸ ਹੋ ਜਾਵੇ। ਜੇ ਇਨਪੁਟ ਵੋਲਟੇਜ ਵਿੱਚ ਵਾਧਾ ਹੁੰਦਾ ਹੈ ਤਾਂ R_S ਅਤੇ ਜ਼ੇਨਰ ਡਾਇਓਡ ਵਿਚ ਪ੍ਰਵਾਹਿਤ ਬਿਜਲਈ ਕਰੰਟ ਵਿੱਚ ਵੀ ਵਾਧਾ ਹੋ ਜਾਂਦਾ ਹੈ। ਇਸ ਨਾਲ ਜ਼ੇਨਰ ਡਾਇਓਡ ਦੇ ਸਿਰਿਆਂ ਤੇ ਵੋਲਟੇਜ ਵਿਚ ਕੋਈ ਵੀ ਬਦਲਾਵ ਹੋਏ ਬਿਨਾਂ ਹੀ R_S ਦੇ ਸਿਰਿਆਂ ਤੇ ਵੋਲਟੇਜ ਵਿੱਚ ਵਾਧਾ ਹੋ ਜਾਂਦਾ ਹੈ। ਇਸ ਦਾ ਕਾਰਨ ਇਹ ਹੈ ਕਿ ਬ੍ਰੇਕਡਾਊਨ ਖੇਤਰ ਵਿੱਚ ਜ਼ੇਨਰ ਵੋਲਟੇਜ ਨਿਸ਼ਚਿਤ ਰਹਿੰਦੀ ਹੈ, ਜਦਕਿ ਜ਼ੇਨਰ ਡਾਇਓਡ ਵਿਚੋਂ ਲੰਘਦੇ ਕਰੰਟ ਵਿੱਚ ਪਰਿਵਰਤਨ ਹੁੰਦਾ ਹੈ।



ਚਿੱਤਰ 14.21: ਜ਼ੇਨਰ ਡਾਇਓਡ (a) ਪ੍ਰਤੀਕ (b) I-V ਕਰੈਕਟਰਿਸਟਿਕਸ

ਇਸ ਤਰ੍ਹਾਂ ਜੇ ਇਨਪੁਟ ਵੋਲਟੇਜ ਘਟਦੀ ਹੈ ਤਾਂ R_S ਅਤੇ ਜ਼ੇਨਰ ਡਾਇਓਡ ਵਿੱਚ ਵਗਦਾ ਬਿਜਲਈ ਕਰੰਟ ਵੀ ਘੱਟ ਜਾਂਦਾ ਹੈ। ਜ਼ੇਨਰ ਡਾਇਓਡ ਦੇ ਸਿਰਿਆਂ ਤੇ ਵੋਲਟੇਜ਼ ਵਿੱਚ ਕੋਈ ਪਰਿਵਰਤਨ ਹੋਏ ਬਿਨਾਂ R_S ਦੇ ਸਿਰਿਆਂ ਤੇ ਪੁਟੈਂਸ਼ਲ ਅੰਤਰ ਘਟ ਜਾਂਦਾ ਹੈ। ਇਸ ਪ੍ਰਕਾਰ ਇਨਪੁਟ ਵੋਲਟੇਜ ਵਿੱਚ ਹੋਣ ਵਾਲੀ ਕਿਸੇ ਵੀ ਕਮੀ ਜਾਂ ਵਾਧੇ ਦੇ ਕਾਰਨ, ਜ਼ੇਨਰ ਡਾਇਓਡ ਦੇ ਸਿਰਿਆਂ ਤੇ ਵੋਲਟੇਜ ਵਿਚ ਬਿਨਾਂ ਕੋਈ ਬਦਲਾਵ ਹੋਏ, R_S ਦੇ ਸਿਰਿਆਂ ਤੇ ਸੰਗਤ ਕਮੀ ਜਾਂ ਵਾਧਾ ਹੋ ਜਾਂਦਾ ਹੈ। ਇਸ ਤਰ੍ਹਾਂ ਜ਼ੇਨਰ ਡਾਇਓਡ ਇੱਕ ਵੋਲਟੇਜ ਨਿਯੰਤਰਕ ਦੀ ਤਰ੍ਹਾਂ ਕਾਰਜ ਕਰਦਾ ਹੈ। ਸਾਨੂੰ ਲੋੜੀਂਦੀ ਆਉਟਪੁਟ ਵੋਲਟੇਜ ਦੇ ਅਨੁਸਾਰ ਹੀ ਜ਼ੇਨਰ ਡਾਇਓਡ ਅਤੇ ਲੜੀਵਧ ਪ੍ਰਤੀਰੋਧਕ R_S ਦੀ ਚੋਣ ਕਰਨੀ ਪੈਂਦੀ ਹੈ।



ਚਿੱਤਰ 14.22 ਵੋਲਟੇਜ਼ ਰੈਗੁਲੇਟਰ ਦੇ ਰੂਪ ਵਿੱਚ ਜੇਨਰ ਡਾਇਓਡ

ਉਦਾਹਰਨ 14.5: ਕਿਸੇ ਜ਼ੇਨਰ ਨਿਯੰਤਰਿਤ ਪਾਵਰ ਸਪਲਾਈ ਵਿਚ ਨਿਯੰਤਰਕ ਵਜੋਂ ਜ਼ੇਨਰ ਡਾਇਓਡ ਦੀ ਵਰਤੋਂ ਕੀਤੀ ਗਈ ਹੈ ਜਿਸ ਲਈ V_Z = 6.0V ਹੈ। ਲੋਡ ਕਰੰਟ ਦਾ ਮੁੱਲ 4.0mA ਰਖਿਆ ਜਾਣਾ ਹੈ ਅਤੇ ਅਨਿਯੰਤਰਿਤ ਵੋਲਟੇਜ 10.0V ਹੈ। ਲੜੀਵਧ ਪ੍ਰਤੀਰੋਧਕ R_S ਦਾ ਮਾਨ ਕੀ ਹੋਣਾ ਚਾਹੀਦਾ ਹੈ ?

ਹਲ: ਲੜੀਵਧ ਪ੍ਰਤੀਰੋਧਕ Rs ਦਾ ਮਾਨ ਇਸ ਪ੍ਰਕਾਰ ਹੋਣਾ ਚਾਹੀਦਾ ਹੈ ਕਿ ਜ਼ੇਨਰ ਡਾਇਓਡ ਵਿੱਚ ਪ੍ਰਵਾਹਿਤ ਕਰੰਟ, ਲੋਡ ਕਰੰਟ ਦੀ ਤੁਲਨਾ ਵਿੱਚ ਬਹੁਤ ਘੱਟ ਹੋਵੇ। ਅਜਿਹਾ ਵਧੀਆ ਲੋਡ ਨਿਯੰਤਰਣ ਦੇ ਲਈ ਕੀਤਾ ਜਾਂਦਾ ਹੈ। ਜ਼ੇਨਰ ਕਰੰਟ ਦੀ ਚੋਣ ਲੋਡ ਕਰੰਟ ਦਾ ਪੰਜ ਗੁਣਾ ਕਰਨਾ ਚਾਹੀਦਾ ਹੈ, ਅਰਥਾਤ I_Z = 20mA ਇਸ ਲਈ R_S ਵਿਚੋਂ ਕੁਲ ਕਰੰਟ 24 mA ਲੰਘਦਾ ਹੈ। R_S ਦੇ ਸਿਰਿਆਂ ਤੇ ਪੂਟੈਂਸ਼ਲ ਅੰਤਰ = 10.0-6.0 = 4.0V। ਇਸ ਤੋਂ ਸਾਨੂੰ ਪ੍ਰਾਪਤ ਹੁੰਦਾ ਹੈ $R_S = 4.0V/(24\times10^{-3})A = 167\Omega$। ਕਾਰਬਨ ਪ੍ਰਤੀਰੋਧਕ ਦਾ ਉਸਦੇ ਨੇੜਲਾ ਮਾਨ 150Ω ਦਾ ਲੜੀਵਧ ਪ੍ਰਤੀਰੋਧਕ ਢੁਕਵਾਂ ਹੋਵੇਗਾ। ਧਿਆਨ ਦਿਓ, ਇਥੇ ਪ੍ਰਤੀਰੋਧਕ ਦੇ ਮੁੱਲ ਵਿੱਚ ਥੋੜਾ ਬਹੁਤ ਪਰਿਵਰਤਨ ਇਸ ਵਿੱਚ ਮਹੱਤਵ ਨਹੀਂ ਰਖਦਾ, ਇਥੇ ਇਹ ਸਭ ਤੋਂ ਵੱਧ ਮਹਤਵਪੂਰਨ ਹੈ ਕਿ ਕਰੰਟ I_Z ਦਾ ਮਾਨ ਸਦਾ ਹੀ I_L ਤੋਂ ਕਾਫੀ ਘੱਟ ਹੋਣਾ ਚਾਹੀਦਾ ਹੈ।

14.8.2: ਆਪਟੋਇਲੈਕਟ੍ਰਾਨਿਕ ਜੰਕਸ਼ਨ ਯੁਕਤੀਆਂ (Optoelectronic Junction Devices)

ਅਸੀਂ ਹੁਣ ਤੱਕ ਇਹ ਵੇਖਿਆ ਹੈ ਕਿ ਵਰਤੇ ਗਏ ਬਿਜਲਈ ਇਨੱਪੁਟ ਦੇ ਨਾਲ ਅਰਧਚਾਲਕ ਡਾਇਓਡ ਕਿਸ ਤਰ੍ਹਾਂ ਵਿਵਹਾਰ ਕਰਦੇ ਹਨ। ਇਸ ਸੈਕਸ਼ਨ ਵਿੱਚ, ਅਸੀਂ ਅਜਿਹੇ ਅਰਧ ਚਾਲਕ ਡਾਇਓਡਾਂ ਦੇ ਵਿਸ਼ੇ ਵਿੱਚ ਅਧਿਐਨ ਕਰਾਂਗੇ ਜਿਹਨਾਂ ਵਿੱਚ ਚਾਰਜ ਵਾਹਕਾਂ ਦੀ ਉਤਪਤੀ ਫੋਟਾਨਾਂ (ਪ੍ਰਕਾਸ਼ੀ ਉਤੇਜਨ) (Photo Excitation) ਦੁਆਰਾ ਹੁੰਦੀ ਹੈ। ਇਸ ਤਰ੍ਹਾਂ ਦੀਆਂ ਸਾਰੀਆਂ ਯੁਕਤੀਆਂ ਨੂੰ ਆਪਟੋਇਲੈਕਟ੍ਰਾਨਿਕ ਯੁਕਤੀਆਂ ਕਹਿੰਦੇ ਹਨ। ਅਸੀਂ ਨਿਮਨਲਿਖਤ ਆਪਟੋਇਲੈਕਟ੍ਰਾਨਿਕ ਯੁਕਤੀਆਂ ਦੀ ਕਾਰਜਵਿਧੀ ਦਾ ਅਧਿਐਨ ਕਰਾਂਗੇ।

(i) *ਪ੍ਰਕਾਸ਼ ਚਾਲਕੀ ਡਾਇਓਡ* (*Photo Diode*, ਫੋਟੋਡਾਇਓਡ) ਜਿਹਨਾਂ ਦੀ ਵਰਤੋਂ ਪ੍ਰਕਾਸ਼ੀ ਸੰਕੇਤਾਂ (ਸਿਗਨਲਾਂ, Signals) ਦੇ ਸੰਸੂਚਨ (Detection) ਵਿਚ ਹੁੰਦੀ ਹੈ।

(ii) *ਪ੍ਰਕਾਸ਼ ਉਤਸਰਜਨ ਡਾਇਓਡ* (*LED*) ਜੋ ਬਿਜਲਈ ਊਰਜਾ ਨੂੰ ਪ੍ਰਕਾਸ਼ ਊਰਜਾ ਵਿੱਚ ਰੂਪਾਂਤਰਿਤ ਕਰਦੀਆਂ ਹਨ।

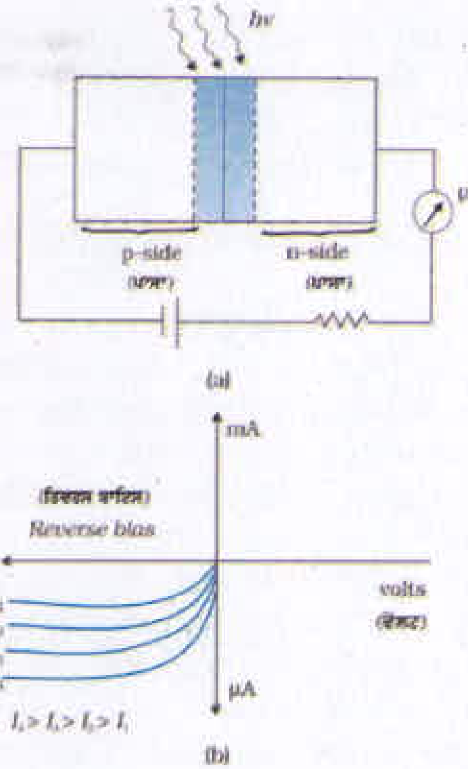
(iii) *ਫੋਟੋਵੋਲਟਿਕ ਯੁਕਤੀਆਂ* (*Photovaltaic Devices*) ਜੋ ਪ੍ਰਕਾਸ਼ੀ ਵਿਕਿਰਣਾਂ ਨੂੰ ਬਿਜਲੀ ਵਿੱਚ ਰੂਪਾਂਤਰਿਤ (ਸੌਰ ਸੈਲ) ਕਰਦੀਆਂ ਹਨ।

(i) ਫੋਟੋਡਾਇਓਡ (Photodiode):

ਫੋਟੋਡਾਇਓਡ ਵੀ ਇੱਕ ਵਿਸ਼ੇਸ਼ ਕਾਰਜ ਵਾਲੀ p-n ਜੰਕਸ਼ਨ ਡਾਇਓਡ ਹੈ ਜਿਸ ਵਿੱਚ ਇੱਕ ਪਾਰਦਰਸ਼ੀ ਖਿੜਕੀ ਹੁੰਦੀ ਹੈ, ਜਿਸ ਨਾਲ ਪ੍ਰਕਾਸ਼-ਕਿਰਣਾਂ ਡਾਇਓਡ ਤੇ ਪੈ ਸਕਦੀਆਂ ਹਨ। ਇਹ ਰਿਵਰਸ ਬਾਇਸ ਵਿੱਚ ਕੰਮ ਕਰਦੀਆਂ ਹਨ। ਜਦੋਂ ਫੋਟੋਡਾਇਓਡ ਨੂੰ ਪ੍ਰਕਾਸ਼ ਵਿੱਚ ਰਖਿਆ ਜਾਂਦਾ ਹੈ ਜਿਸ ਦੀ ਊਰਜਾ (ਫੋਟੋਨ, Photon) $h\nu$ ਹੋਵੇ, ਜੋ ਕਿ ਅਰਧ ਚਾਲਕ ਦੇ ਊਰਜਾ ਅੰਤਰਾਲ (Eg) ਤੋਂ ਵੱਧ ਹੈ। ਅਰਥਾਤ ਇਸ ਨੂੰ ਫੋਟੋਨਾਂ (ਪ੍ਰਕਾਸ਼) ਦੁਆਰਾ ਪ੍ਰਦੀਪਤ ਕੀਤਾ ਜਾਂਦਾ ਹੈ

ਤਾਂ ਫੋਟਾਨਾਂ ਦੇ ਸੋਖਨ ਦੇ ਕਾਰਨ ਇਲੈਕਟ੍ਰਾਨ ਹੋਲ ਦੇ ਜੋੜੇ ਪੈਦਾ ਹੁੰਦੇ ਹਨ। ਡਾਇਓਡ ਇਸ ਤਰ੍ਹਾਂ ਬਣਾਏ ਜਾਂਦੇ ਹਨ ਕਿ e-h ਜੋੜਿਆਂ ਦਾ ਪੈਦਾ ਹੋਣਾ ਡਾਇਓਡ ਦੇ ਡਿਪਲੀਸ਼ਨ ਖੇਤਰ ਵਿੱਚ ਜਾਂ ਇਸਦੇ ਨੇੜੇ ਹੁੰਦਾ ਹੈ। ਜੰਕਸ਼ਨ ਦੇ ਬਿਜਲਈ ਖੇਤਰ ਦੇ ਕਾਰਨ ਇਲੈਕਟ੍ਰਾਨ ਅਤੇ ਹੋਲ ਮੁੜ-ਜੁੜਨ ਤੋਂ ਪਹਿਲਾਂ ਹੀ ਵਖਰੇ ਹੋ ਜਾਂਦੇ ਹਨ। ਬਿਜਲਈ ਖੇਤਰ ਦੀ ਦਿਸ਼ਾ ਇਸ ਤਰ੍ਹਾਂ ਹੁੰਦੀ ਹੈ ਕਿ ਇਲੈਕਟ੍ਰਾਨ n-ਪਾਸੇ ਵਲ ਅਤੇ ਹੋਲ p-ਪਾਸੇ ਵਲ ਪੁੱਜਦੇ ਹਨ, ਜਿਸ ਕਾਰਨ ਇੱਕ emf ਪੈਦਾ ਹੁੰਦੀ ਹੈ ਜਦੋਂ ਇਸਦੇ ਨਾਲ ਕੋਈ ਬਾਹਰੀ ਲੋਡ ਜੋੜ ਦਿੰਦੇ ਹਾਂ ਤਾਂ ਬਿਜਲਈ ਕਰੰਟ ਪ੍ਰਵਾਹਿਤ ਹੋਣ ਲਗਦਾ ਹੈ। ਪ੍ਰਕਾਸ਼ੀ ਕਰੰਟ (Photo Current) ਦੀ ਪਰਿਮਾਣ ਆਪਤਿਤ ਪ੍ਰਕਾਸ਼ ਦੀ ਤੀਬਰਤਾ (Intensity of Incident Light) (ਫੋਟੋਕਰੰਟ ਆਪਤਿਤ ਪ੍ਰਕਾਸ਼ ਦੀ ਤੀਬਰਤਾ ਦੇ ਅਨੁਪਾਤੀ ਹੁੰਦਾ ਹੈ)

ਇਸ ਦਾ ਸੌਖਿਆਂ ਪ੍ਰੇਖਣ ਕੀਤਾ ਜਾ ਸਕਦਾ ਹੈ ਕਿ ਜੇ ਰਿਵਰਸ ਬਾਇਸ ਹੈ ਤਾਂ ਪ੍ਰਕਾਸ਼ ਦੀ ਤੀਬਰਤਾ ਵਿੱਚ ਪਰਿਵਰਤਨ ਦੇ ਨਾਲ ਬਿਜਲਈ ਕਰੰਟ ਵਿੱਚ ਕਿਸ ਤਰ੍ਹਾਂ ਪਰਿਵਰਤਨ ਹੁੰਦਾ ਹੈ। ਇਸ ਤਰ੍ਹਾਂ ਕਿਸੇ ਫੋਟੋਡਾਇਓਡ ਦੀ ਵਰਤੋਂ ਪ੍ਰਕਾਸ਼ੀ ਸਿਗਨਲਾਂ ਦੇ ਸੰਸੂਚਨ ਦੇ ਲਈ ਪ੍ਰਕਾਸ਼ ਸੰਸੂਚਕ (ਫੋਟੋਸੂਚਕ) ਦੀ ਤਰ੍ਹਾਂ ਕੀਤਾ ਜਾ ਸਕਦਾ ਹੈ। ਚਿੱਤਰ 14.23 ਵਿਚ ਕਿਸੇ ਫੋਟੋਡਾਇਓਡ ਦੇ I-V ਕਰੈਕਟਰਿਸਟਿਕ ਦੀ ਮਾਪ ਲਈ ਬਿਜਲਈ ਸਰਕਟ ਦਰਸਾਇਆ ਗਿਆ ਹੈ।



ਚਿੱਤਰ 14.23: (a) ਰਿਵਰਸ ਬਾਇਸ ਵਿੱਚ ਪ੍ਰਦੀਪਤ ਫੋਟੋਡਾਇਓਡ (b) ਵੱਖ ਵੱਖ ਪ੍ਰਦੀਪਤ ਤੀਬਰਤਾਵਾਂ $I_4>I_3>I_2>I_1$ ਦੇ ਲਈ ਰਿਵਰਸ ਬਾਇਸ ਕਰੰਟ

ਉਦਾਹਰਨ 14.6: ਇਹ ਪਤਾ ਹੈ ਕਿ ਰਿਵਰਸ ਬਾਇਸ ਵਾਲਾ ਕਰੰਟ (~ਮਾਈਕ੍ਰੋ ਐਮਪੀਅਰ) ਦੀ ਤੁਲਨਾ ਵਿਚ ਫਾਰਵਰਡ ਬਾਇਸ ਵਾਲਾ ਕਰੰਟ (~ਮਿਲੀ ਐਮਪੀਅਰ) ਵੱਧ ਹੁੰਦਾ ਹੈ ਤਾਂ ਫਿਰ ਫੋਟੋਡਾਇਓਡ ਨੂੰ ਰਿਵਰਸ ਬਾਇਸ ਵਿਚ ਓਪਰੇਟ ਕਰਨ ਦਾ ਕੀ ਕਾਰਨ ਹੈ ?

ਹਲ: n-ਕਿਸਮ ਦੇ ਅਰਧ ਚਾਲਕ ਤੇ ਵਿਚਾਰ ਕਰਦੇ ਹਾਂ। ਸਪਸ਼ਟ ਹੈ ਕਿ ਬਹੁਗਿਣਤੀ ਵਾਹਕਾਂ ਦੀ ਘਣਤਾ (n) ਮਾਈਨੋਰੀਟੀ ਘਣਤਾ p ਤੋਂ ਬਹੁਤ ਵਧ ਹੈ ($n>>p$) ਮੰਨ ਲਓ ਪ੍ਰਦੀਪਤ ਕਰਨ ਤੇ, ਦੋਵੇਂ ਤਰ੍ਹਾਂ ਦੇ ਚਾਰਜ ਵਾਹਕਾਂ ਦੀ ਗਿਣਤੀ ਵਿਚ ਵਾਧਾ ਕ੍ਰਮਵਾਰ

Δn ਅਤੇ Δp ਹੈ, ਤਾਂ

$$n = n + \Delta n$$

$$p = p + \Delta p$$

ਇਥੇ n ਅਤੇ p ਕ੍ਰਮਵਾਰ ਕਿਸੇ ਵਿਸ਼ੇਸ਼ ਪ੍ਰਦੀਪਤ ਤੇ ਇਲੈਕਟ੍ਰਾਨ ਅਤੇ ਹੋਲ ਘਣਤਾਵਾਂ* ਹਨ। p ਅਤੇ n ਉਸ ਸਮੇਂ ਦੀਆਂ ਵਾਹਕ ਘਣਤਾਵਾਂ ਹਨ ਜਦੋਂ ਕੋਈ ਪ੍ਰਦੀਪਤ ਨਹੀਂ ਹੈ।

* ਧਿਆਨ ਦੇਣ ਯੋਗ ਗਲ ਇਹ ਹੈ ਕਿ ਕੋਈ e-h ਜੋੜਾ ਪੈਦਾ ਕਰਨ ਲਈ ਸਾਨੂੰ ਕੁਝ ਊਰਜਾ (ਪ੍ਰਕਾਸ਼ੀ ਉਤੇਜਨ, ਤਾਪੀ ਉਤੇਜਨ ਆਦਿ) ਖਰਚ ਕਰਨੀ ਪੈਂਦੀ ਹੈ। ਇਸਲਈ, ਜਦੋਂ ਕੋਈ ਇਲੈਕਟ੍ਰਾਨ ਅਤੇ ਹੋਲ ਮੁੜ-ਜੁੜਦੇ (Recombine) ਹਨ, ਤਾਂ ਪ੍ਰਕਾਸ਼ (ਵਿਕਰਣੀ ਮੁੜ-ਜੁੜਨਾ, radiative Recombination) ਜਾਂ ਤਾਪ (ਅਵਿਕਰਣੀ ਮੁੜ-ਜੁੜਨਾ, non-radiative recombination) ਦੇ ਰੂਪ ਵਿੱਚ ਊਰਜਾ ਮੁਕਤ ਹੁੰਦੀ ਹੈ। ਇਹ ਅਰਧ ਚਾਲਕ ਅਤੇ p-n ਜੰਕਸ਼ਨ ਦੇ ਨਿਰਮਾਣ ਦੀ ਵਿਧੀ ਤੇ ਨਿਰਭਰ ਕਰਦੀ ਹੈ। LEDs ਅਰਧ ਚਾਲਕਾਂ ਦੇ ਨਿਰਮਾਣ ਦੇ ਲਈ GaAs, GaAs-GaP ਵਰਗੇ ਅਰਧ ਚਾਲਕ ਵਰਤੇ ਜਾਂਦੇ ਹਨ ਜਿਹਨਾਂ ਵਿੱਚ ਵਿਕਰਣੀ ਮੁੜ-ਜੁੜਨ ਦੀ ਪ੍ਰਮੁਖਤਾ ਹੁੰਦੀ ਹੈ ਯਾਦ ਰਖੋ ਕਿ $\Delta n = \Delta p$ ਅਤੇ $n>>p$। ਇਸਲਈ ਬਹੁਗਿਣਤੀ ਵਾਹਕਾਂ ਵਿੱਚ ਭਿੰਨਾਤਮਕ ਅੰਤਰ ($\Delta n/n$), ਮਾਈਨੋਰੀਟੀ ਵਾਹਕਾਂ ($\Delta p/p$) ਦੀ ਤੁਲਨਾ ਵਿੱਚ ਬਹੁਤ ਘਟ ਹੋਵੇਗਾ।

ਫਾਰਵਰਡ ਇਸ ਕਰੰਟ ਦੇ ਭਿੰਨਾਤਮਕ ਅੰਤਰ ਦੀ ਕਾਰਨ ਮਾਈਨੋਰੀਟੀ ਵਾਹਕਾਂ ਦੁਆਰਾ ਰਿਵਰਸ ਬਾਇਸ ਕਰੰਟ ਵਿਚ ਭਿੰਨਾਤਮਕ ਅੰਤਰ ਨੂੰ ਫਾਰਵਰਡ ਇਸ ਕਰੰਟ ਦੇ ਭਿੰਨਾਤਮਕ ਅੰਤਰ ਦੀ ਤੁਲਨਾ ਵਿੱਚ ਵੱਧ ਆਸਾਨੀ ਨਾਲ ਨਾਪਿਆ ਜਾ ਸਕਦਾ ਹੈ। ਇਸਲਈ, ਪ੍ਰਕਾਸ਼ ਦੀ ਤੀਬਰਤਾ ਨਾਪਨ ਲਈ ਫੋਟੋ ਡਾਇਓਡਾਂ ਨੂੰ ਮੁੱਖ ਤੌਰ ਤੇ ਰਿਵਰਸ ਬਾਇਸ ਸਥਿਤੀ ਵਿੱਚ ਵਰਤਿਆ ਜਾਂਦਾ ਹੈ।

(ii) ਪ੍ਰਕਾਸ਼ ਉਤਸਰਜਕ ਡਾਇਓਡ (Light Emitting diode)

ਇਸ p-n ਜੰਕਸ਼ਨ ਡਾਇਓਡ ਨੂੰ ਵੱਡੀ ਮਾਤਰਾ ਵਿਚ ਡੋਪ (Heavily Doped) ਕੀਤਾ ਜਾਂਦਾ ਹੈ ਅਤੇ ਇਹ ਫਾਰਵਰਡ ਬਾਇਸ ਵਿਚ ਆਪਣੇ ਆਪ (Spontaneous) ਵਿਕਿਰਣਾਂ ਦਾ ਉਤਸਰਜਨ ਕਰਦੀ ਹੈ। ਇਸ ਡਾਇਓਡ ਨੂੰ ਪਾਰਦਰਸ਼ੀ ਆਵਰਨ ਵਿੱਚ ਬੰਦ ਕੀਤਾ ਹੁੰਦਾ ਹੈ ਤਾਕਿ ਇਸ ਦੁਆਰਾ ਉਤਸਰਜਿਤ ਪ੍ਰਕਾਸ਼ ਬਾਹਰ ਆ ਸਕੇ।

ਜਦੋਂ ਡਾਇਓਡ ਫਾਰਵਰਡ ਬਾਇਸਡ ਹੁੰਦਾ ਹੈ ਤਾਂ ਇਲੈਕਟ੍ਰਾਨ $n \rightarrow p$ ਵਲ (ਜਿਥੇ ਉਹ ਮਾਇਨੋਰੀਟੀ ਵਾਹਕ ਹਨ) ਅਤੇ ਹੋਲ $p \rightarrow n$ ਵੱਲ (ਜਿਥੇ ਉਹ ਮਾਇਨੋਰੀਟੀ ਵਾਹਕ ਹਨ) ਭੇਜੇ ਜਾਂਦੇ ਹਨ। ਜੰਕਸ਼ਨ ਦੀ ਸੀਮਾ ਤੇ ਮਾਈਨੋਰੀਟੀ ਵਾਹਕਾਂ ਦੀ ਅਣਤਾ ਸੰਤੁਲਨ ਅਵਸਥਾ ਦੀ ਘਣਤਾ (ਅਰਥਾਤ ਜਦੋਂ ਕੋਈ ਬਾਇਸ ਨਹੀਂ ਹੈ) ਦੀ ਤੁਲਨਾ ਵਿੱਚ ਵੱਧ ਹੋ ਜਾਂਦੀ ਹੈ। ਇਸ ਤਰ੍ਹਾਂ, ਜੰਕਸ਼ਨ ਸੀਮਾ ਦੇ ਦੋਵੇਂ ਪਾਸਿਆਂ ਤੇ, ਮਾਈਨੋਰੀਟੀ ਵਾਹਕਾਂ ਦੀ ਬਹੁਤਾਤ ਹੋ ਜਾਂਦੀ ਹੈ ਜੋ ਜੰਕਸ਼ਨ ਦੇ ਨੇੜੇ ਵਾਹਕਾਂ ਦੇ ਨਾਲ ਮੁੜ-ਜੁੜ ਜਾਂਦੇ ਹਨ। ਮੁੜ-ਜੁੜਨ ਕਾਰਨ ਫੋਟਾਨਾਂ ਦੇ ਰੂਪ ਵਿੱਚ ਊਰਜਾ ਮੁਕਤ ਹੁੰਦੀ ਹੈ ।ਉਤਸਰਜਿਤ ਫੋਟਾਨਾਂ ਦੀ ਊਰਜਾ, ਬੈਂਡ ਅੰਤਰਾਲ ਦੇ ਬਰਾਬਰ ਜਾਂ ਇਸ ਤੋਂ ਕੁਝ ਘੱਟ ਹੁੰਦੀ ਹੈ। ਜਦੋਂ ਡਾਇਓਡ ਦਾ ਫਾਰਵਰਡ ਕਰੰਟ ਘੱਟ ਹੁੰਦਾ ਹੈ ਤਾਂ ਉਤਸਰਜਿਤ ਪ੍ਰਕਾਸ਼ ਦੀ ਤੀਬਰਤਾ ਘੱਟ ਹੁੰਦੀ ਹੈ। ਜਿਵੇਂ-ਜਿਵੇਂ ਫਾਰਵਰਡ ਕਰੰਟ ਵਿੱਚ ਵਾਧਾ ਹੁੰਦਾ ਹੈ, ਪ੍ਰਕਾਸ਼ ਦੀ ਤੀਬਰਤਾ ਵਿੱਚ ਵੀ ਵਾਧਾ ਹੁੰਦਾ ਜਾਂਦਾ ਹੈ ਅਤੇ ਇਹ ਅਧਿਕਤਮ ਹੋ ਜਾਂਦੀ ਹੈ । ਇਸ ਤੋਂ ਅੱਗੇ ਫਾਰਵਰਡ ਕਰੰਟ ਵਿੱਚ ਵੱਧ ਵਾਧਾ ਹੋਣ ਤੇ ਪ੍ਰਕਾਸ਼ ਦੀ ਤੀਬਰਤਾ ਘਟਣ ਲਗਦੀ ਹੈ। ਪ੍ਰਕਾਸ਼ ਉਤਸਰਜਕ ਡਾਇਓਡਾਂ (LED) ਨੂੰ ਇਸ ਤਰ੍ਹਾਂ ਬਾਇਸ ਕੀਤਾ ਜਾਂਦਾ ਹੈ ਕਿ ਇਹਨਾਂ ਦੀ ਪ੍ਰਕਾਸ਼ ਉਤਸਰਜਨ ਸਮਰਥਾ ਅਧਿਕਤਮ ਹੋਵੇ। LED ਦਾ V-I ਕਰੈਕਟਰਿਸਟਿਕ ਸਿਲੀਕਾਨ ਜੰਕਸ਼ਨ ਡਾਇਓਡ ਦੀ ਤਰ੍ਹਾਂ ਹੁੰਦਾ ਹੈ। ਪਰ ਇਹਨਾਂ ਦੀ ਦੇਹਲੀ (Threshold) ਵੋਲਟੇਜ ਤੁਲਨਾ ਵਿੱਚ ਕਿਤੇ ਵੱਧ ਅਤੇ ਹਰੇਕ ਰੰਗ ਦੇ ਲਈ ਥੋੜੀ ਭਿੰਨ ਹੁੰਦੀ ਹੈ। LED ਦੀ ਰਿਵਰਸ ਬ੍ਰੇਕਡਾਊਨ ਵੋਲਟੇਜ ਬਹੁਤ ਘੱਟ ਪ੍ਰਤੀਕਾਤਮਕ ਰੂਪ ਵਿੱਚ ਲਗਭਗ 5V ਹੁੰਦੀ ਹੈ। ਇਸਲਈ ਇਹ ਸਾਵਧਾਨੀ ਵਰਤਨੀ ਚਾਹੀਦੀ ਹੈ ਇਸ ਮੁੱਲ ਤੋਂ ਵੱਧ ਰਿਵਰਸ ਵੋਲਟੇਜ ਨਾ ਹੋਵੇ।

ਅਜਿਹੇ LED ਜੋ ਲਾਲ, ਪੀਲਾ, ਨਰੰਗੀ, ਹਰਾ ਅਤੇ ਨੀਲਾ ਪ੍ਰਕਾਸ਼ ਉਤਸਰਜਿਤ ਕਰ ਸਕਦੀਆਂ ਹਨ, ਬਾਜ਼ਾਰ ਵਿੱਚ ਸੌਖਿਆਂ ਮਿਲ ਜਾਂਦੀਆਂ ਹਨ। ਜਿਹੜੇ ਅਰਧ ਚਾਲਕਾਂ ਦੀ ਵਰਤੋਂ ਦਿਖਣਯੋਗ LED (Visible LED) ਦੇ ਨਿਰਮਾਣ ਵਿੱਚ ਹੁੰਦੀ ਹੈ ਉਹਨਾਂ ਦਾ ਬੈਂਡ ਅੰਤਰਾਲ (Band Gap) ਘੱਟ ਤੋਂ ਘੱਟ 1.8 eV ਹੋਣਾ ਚਾਹੀਦਾ (ਦਿਖਣਯੋਗ ਪ੍ਰਕਾਸ਼ ਦੀ ਸਪੈਕਟ੍ਰਮੀ ਰੇਂਜ ਲਗਭਗ 0.4 μm ਤੋਂ 0.7μm ਹੈ ਅਰਥਾਤ ਲਗਭਗ 3 eV ਤੋਂ 1.8 eV ਤੱਕ ਹੁੰਦਾ ਹੈ) । ਯੌਗਿਕ (Compound) ਅਰਧਚਾਲਕ ਗੈਲੀਅਮ ਆਰਸਨਾਈਡ-ਫਾਸਫਾਈਡ ($GaAs_{1-x}P_x$) ਦੀ ਵਰਤੋਂ ਵੱਖ-ਵੱਖ ਰੰਗਾਂ ਦੀਆਂ LED ਦੇ ਨਿਰਮਾਣ ਵਿੱਚ ਹੁੰਦਾ ਹੈ। Ga A.6 P.4 (E_g~1.9eV) ਦੀ ਵਰਤੋਂ ਲਾਲ LED ਬਣਾਉਣ ਵਿੱਚ ਹੁੰਦਾ ਹੈ। GaAs (Eg~1.4eV) ਦੀ ਵਰਤੋਂ ਇੰਨਫਰਾਰੈਡ (Infrared) LED ਬਣਾਉਣ ਵਿੱਚ ਹੁੰਦਾ ਹੈ। ਇਹਨਾਂ LED ਦੀ ਵਰਤੋਂ ਵੱਡੇ ਤੌਰ ਤੇ ਰਿਮੋਟ ਕੰਟਰੋਲ, ਚੋਰ ਘੰਟੀ ਯੰਤਰ (Burglar Alarm System), ਪ੍ਰਕਾਸ਼ੀ ਸੰਚਾਰ (Optical Communication) ਆਦਿ ਵਿੱਚ ਕੀਤਾ ਜਾਂਦਾ ਹੈ। ਸਫੇਦ LED ਵਿਕਸਤ ਕਰਨ ਲਈ ਵਿਸਤਾਰ ਪੂਰਵਕ ਖੋਜਾਂ ਕੀਤੀਆਂ ਜਾਂ ਰਹੀਆਂ ਹਨ। ਇਹ LED, ਗਰਮ ਹੋ ਕੇ ਪ੍ਰਕਾਸ਼ ਪੈਦਾ ਕਰਨ ਵਾਲੇ ਬਲਬਾਂ (ਤਾਪਦੀਪਤ ਬਲਬ, Incandescent Lamps) ਦੀ ਥਾਂ ਲੈ ਸਕਦੀਆਂ ਹਨ।

LED ਦੇ ਘੱਟ ਸ਼ਕਤੀ ਪਰੰਪਰਿਕ ਤਾਪ ਦੀਪਤ ਲੈਂਪਾ ਦੀ ਤੁਲਨਾ ਵਿੱਚ ਹੇਠ ਲਿਖੇ ਲਾਭ ਹਨ-

(i) ਘੱਟ ਸੰਚਾਲਨ ਵੋਲਟੇਜ ਅਤੇ ਤੁਲਨਾ ਵਿੱਚ ਘੱਟ ਸ਼ਕਤੀ ।

(ii) ਜਲਦੀ ਕਿਰਿਆ, ਗਰਮ ਹੋਣ ਲਈ ਕੋਈ ਸਮਾਂ ਨਹੀਂ ਚਾਹੀਦਾ ।

(iii) ਉਤਸਰਜਿਤ ਪ੍ਰਕਾਸ਼ ਦੀ ਬੈਂਡ ਚੌੜਾਈ 100Å ਤੋਂ 500Å ਜਾਂ ਦੂਸਰੇ ਸ਼ਬਦਾਂ ਵਿੱਚ ਲਗਭਗ (ਪਰ ਯਥਾਰਥ ਰੂਪ ਵਿੱਚ ਨਹੀਂ) ਇੱਕੋ ਰੰਗ ਦਾ ਪ੍ਰਕਾਸ਼ ਉਤਸਰਜਨ ਹੁੰਦਾ ਹੈ ।

(iv) ਲੰਬੀ ਉਮਰ ਅਤੇ ਮਜ਼ਬੂਤੀ

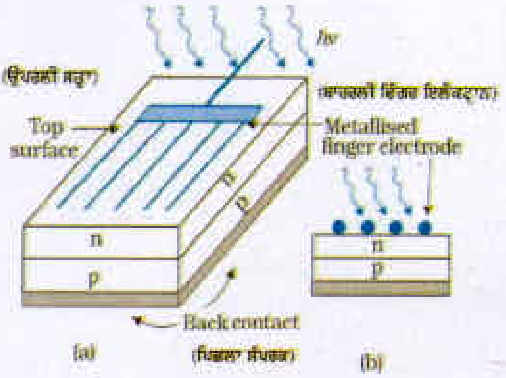
(v) ਜਲਦੀ 'ਆਨ-ਆਫ' ਹੋਣ ਦੀ ਸਮਰਥਾ ।

(iii) ਸੋਲਰ ਸੈਲ (Solar Cell)

ਸੋਲਰ ਸੈਲ ਮੂਲ ਰੂਪ ਵਿੱਚ ਇੱਕ ਅਜਿਹਾ p-n ਜੰਕਸ਼ਨ ਹੁੰਦਾ ਹੈ ਜੋ ਸੋਲਰ ਵਿਕਿਰਣਾਂ ਦੇ ਆਪਤਿਤ ਹੋਣ ਤੇ emf ਪੈਦਾ ਕਰਦੀ ਹੈ। ਇਹ ਫੋਟੋਡਾਇਓਡ ਦੇ ਸਿਧਾਂਤ (ਫੋਟੋਵੋਲਟਿਕ ਪ੍ਰਭਾਵ) ਤੇ ਹੀ ਕਾਰਜ ਕਰਦਾ ਹੈ। ਸਿਰਫ ਇਨ੍ਹਾਂ ਹੀ ਅੰਤਰ ਹੈ ਕਿ ਕੋਈ ਬਾਹਰੀ ਬਾਇਸ ਦੀ ਵਰਤੋਂ ਨਹੀਂ ਕੀਤੀ ਜਾਂਦੀ ਅਤੇ ਜੰਕਸ਼ਨ ਦਾ ਖੇਤਰਫਲ ਸੋਲਰ ਵਿਕਿਰਣਾਂ ਦੇ ਆਪਤਨ ਲਈ ਵੱਧ ਰੱਖਿਆ ਜਾਂਦਾ ਹੈ, ਇਸਦਾ ਕਾਰਨ ਇਹ ਹੈ ਕਿ ਸਾਡੀ ਰੁਚੀ ਵਧ ਸ਼ਕਤੀ ਪ੍ਰਾਪਤ ਕਰਨ ਵਿੱਚ ਹੁੰਦੀ ਹੈ।

ਚਿੱਤਰ 14.24 ਵਿੱਚ ਇੱਕ-ਸਰਲ ਸੰਕਸ਼ਨ ਸੋਲਰ ਸੈਲ ਦਰਸਾਇਆ ਗਿਆ ਹੈ।

ਲਗਭਗ 300 um ਮੋਟਾ p-Si ਵੇਫਰ ਲਿਆ ਜਾਂਦਾ ਹੈ ਜਿਸਦੇ ਇੱਕ ਪਾਸੇ ਤੇ p-Si ਦੀ ਇੱਕ ਪਤਲੀ (0.3um) ਪਰਤ ਵਿਸਰਣ ਪ੍ਰਕਿਰਿਆ ਦੁਆਰਾ ਪੈਦਾ ਕੀਤੀ ਜਾਂਦੀ ਹੈ। p-Si ਦੇ ਦੂਸਰੇ ਪਾਸੇ ਤੇ ਕਿਸੇ ਧਾਤ ਦਾ [ਲੇਪ ਪਿਛਲਾ ਸੰਪਰਕ (back Contact)] ਕੀਤਾ ਜਾਂਦਾ ਹੈ। n-Si ਸਤ੍ਹਾ ਦੇ ਸ਼ੀਰਸ਼ ਤੇ ਧਾਤ ਫਿੰਗਰ ਇਲੈਕਟ੍ਰਾਡ (Metallised Finger Electrode ਜਾਂ ਧਾਤਵਿਕ ਗਰਿਡ) ਦੀ ਤਹਿ ਜਮ੍ਹਾਈ ਜਾਂਦੀ (Deposited) ਹੈ। ਇਹ ਮੂਹਰਲੇ (Front) ਸੰਪਰਕ ਦੀ ਤਰ੍ਹਾਂ ਕੰਮ ਕਰਦਾ ਹੈ। ਧਾਤਵਿਕ ਗ੍ਰਿਡ ਸੈਲ ਦੇ ਖੇਤਰਫਲ ਦਾ ਬਹੁਤ ਥੋੜਾ ਭਾਗ (<15%) ਘੇਰਦੀ ਹੈ ਤਾਂਕਿ ਸੈਲ ਤੇ ਪ੍ਰਕਾਸ਼ ਉਪਰਲੇ ਪਾਸੇ ਤੋਂ ਆਪਤਿਤ ਹੋ ਸਕੇ।



ਚਿੱਤਰ 14.24 (a) ਇਕ p ਨਮੂਨੇ ਦਾ p-n ਜੰਕਸ਼ਨ ਸੋਲਰ ਸੈਲ (b) ਸੋਲਰ ਸੈੱਲ ਦਾ ਕ੍ਰਾਸ ਸੈਕਸ਼ਨਲ ਦ੍ਰਿਸ਼

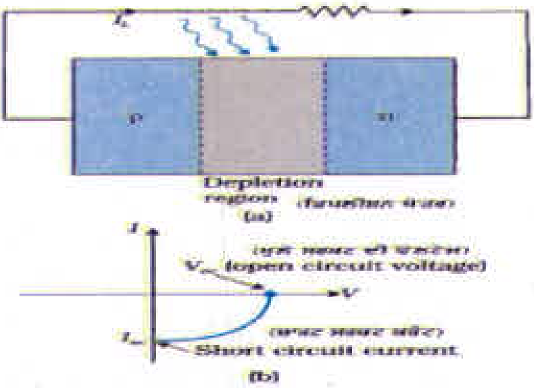
ਪ੍ਰਕਾਸ਼ ਪੈਣ ਤੇ ਸੋਲਰ ਸੈਲ ਦੁਆਰਾ emf ਪੈਦਾ ਹੋਣਾ ਨਿਮਨਲਿਖਤ ਤਿੰਨ ਮੂਲ ਪ੍ਰਕ੍ਰਿਆਵਾਂ ਦੇ ਕਾਰਨ ਹੈ, ਇਹ ਤਿੰਨ ਪ੍ਰਕ੍ਰਿਆਵਾਂ ਹਨ- ਪੈਦਾ ਹੋਣਾ, ਵੱਖਰੇ ਹੋਣਾ ਅਤੇ ਇੱਕਠੇ ਹੋਣਾ (Generation, Separation and Collection)- (i) ਜੰਕਸ਼ਨ ਦੇ ਨੇੜੇ ਪ੍ਰਕਾਸ਼ (hv>Eg ਦੇ ਨਾਲ) ਦੇ ਕਾਰਨ ਇਲੈਕਟ੍ਰਾਨ ਹੋਲ (e-h) ਜੋੜਿਆਂ ਦਾ ਪੈਦਾ ਹੋਣਾ; (ii) ਡਿਪਲੀਸ਼ਨ ਖੇਤਰ ਦੇ ਬਿਜਲਈ ਖੇਤਰ ਦੇ ਕਾਰਨ ਇਲੈਕਟ੍ਰਾਨਾਂ ਅਤੇ ਹੋਲਾਂ ਦਾ ਵੱਖਰੇ ਹੋਣਾ। ਪ੍ਰਕਾਸ਼ ਕਾਰਨ ਪੈਦਾ ਹੋਏ ਇਲੈਕਟ੍ਰਾਨ n-ਪਾਸੇ ਵੱਲ ਅਤੇ ਹੋਲ p-ਪਾਸੇ ਵਲ ਚਲਦੇ ਹਨ; (iii) n-ਪਾਸੇ ਤੇ ਪੁੱਜਨ ਵਾਲੇ ਇਲੈਕਟ੍ਰਾਨ ਫਰੰਟ ਕਾਨਟੈਕਟ (Front Contact) ਦੁਆਰਾ ਇਕੱਠੇ ਕੀਤੇ ਜਾਂਦੇ ਹਨ ਅਤੇ p-ਪਾਸੇ ਤੇ ਪੁਜਨ ਵਾਲੇ ਹੋਲ ਪਿਛਲੇ ਸੰਪਰਕ (Back Contact) ਦੁਆਰਾ ਇੱਕਠੇ ਕੀਤੇ ਜਾਂਦੇ ਹਨ। ਇਸ ਤਰ੍ਹਾਂ p-ਪਾਸਾ ਧਨਾਤਮਕ ਅਤੇ n-ਪਾਸਾ ਰਿਣਾਤਮਕ ਹੋ ਜਾਂਦਾ ਹੈ ਜਿਸ ਦੇ ਨਤੀਜੇ ਵਜੋਂ ਫੋਟੋਵੋਲਟੇਜ਼ (Photovoltage) ਪੈਦਾ ਹੁੰਦੀ ਹੈ।

ਜਦੋਂ ਚਿੱਤਰ 14.25(a) ਵਿੱਚ ਦਰਸਾਏ ਅਨੁਸਾਰ ਕੋਈ ਬਾਹਰੀ ਲੋਡ ਜੋੜਿਆ ਜਾਂਦਾ ਹੈ ਤਾਂ ਲੋਡ ਤੋਂ ਇੱਕ ਪ੍ਰਕਾਸ਼ੀ ਕਰੰਟ I_L ਪ੍ਰਵਾਹਿਤ ਹੁੰਦਾ ਹੈ । ਚਿੱਤਰ 14.25(b) ਵਿੱਚ ਕਿਸੇ ਸੋਲਰ ਸੈਲ ਦਾ ਪ੍ਰਤੀ ਰੂਪੀ I-V ਕਰੈਕਟਰਿਸਟਿਕ ਵਕ੍ਰ ਦਰਸਾਇਆ ਗਿਆ ਹੈ।

ਧਿਆਨ ਦੇਣ ਯੋਗ ਗਲ ਇਹ ਹੈ ਕਿ ਸੋਲਰ ਸੈਲ ਦੇ I-V ਕਰੈਕਟਰਿਸਟਿਕ ਨੂੰ ਨਿਰਦੇਸ਼ ਅੰਕ ਧੁਰਿਆਂ ਦੇ ਚੌਥੇ ਕੁਆਡਰੈਂਟ (Quadrant) ਵਿੱਚ ਖਿਚਿਆ ਗਿਆ ਹੈ। ਇਸ ਦਾ ਕਾਰਨ ਇਹ ਹੈ ਕਿ ਸੋਲਰ ਸੈਲ ਕੋਈ ਬਿਜਲਈ ਕਰੰਟ ਨਹੀਂ ਲੈਂਦਾ ਸਗੋਂ ਇਹ ਲੋਡ ਨੂੰ ਬਿਜਲਈ ਕਰੰਟ ਦੀ ਆਪੂਰਤੀ ਕਰਦਾ ਹੈ।

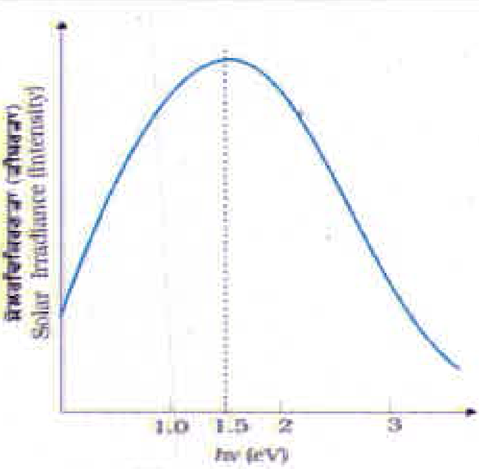
ਸੋਲਰ ਸੈਲਾਂ ਦੇ ਨਿਰਮਾਣ ਲਈ ਆਦਰਸ਼ ਪਦਾਰਥ ਦੇ ਰੂਪ ਵਿੱਚ ਉਹਨਾਂ ਅਰਧਚਾਲਕਾਂ ਨੂੰ ਲੈਂਦੇ ਹਨ ਜਿਹਨਾਂ ਦਾ ਬੈਂਡ ਅੰਤਰਾਲ 1.5eV ਦੇ ਨੇੜੇ ਹੁੰਦਾ ਹੈ। ਸੋਲਰ ਸੈਲਾਂ ਦੇ ਨਿਰਮਾਣ ਦੇ ਲਈ ਵਰਤੇ ਜਾਣ ਵਾਲੇ ਅਰਧਚਾਲਕ

ਪਦਾਰਥ ਜਿਵੇਂ Si (Eg = 1.1eV), GaAs (Eg = 1.43eV), Cd Te (Eg = 1.45 eV), CuIn Se_2 (Eg = 1.04 eV) ਆਦਿ ਹਨ। ਸੋਲਰ ਸੈਲਾਂ ਦੇ ਨਿਰਮਾਣ ਦੇ ਲਈ ਪਦਾਰਥਾਂ ਦੀ ਚੋਣ ਦੇ ਲਈ ਮੁੱਖ ਕਸੌਟੀਆਂ ਹਨ: (i) ਬੈਂਡ ਅੰਤਰਾਲ (~1.0 ਤੋਂ 1.8 eV), (ii) ਵੱਧ ਪ੍ਰਕਾਸ਼ ਸੋਖਣ ਦੀ ਸਮਰਥਾ (~10^4 cm^{-1}), (iii) ਬਿਜਲੀ ਚਾਲਕਤਾ, (iv) ਕੱਚੇ ਪਦਾਰਥ ਦੀ ਉਪਲਬਧਤਾ ਅਤੇ (v) ਲਾਗਤ। ਧਿਆਨ ਦਿਓ, ਸੌਰ ਸੈਲਾਂ ਨੂੰ ਸਦਾ ਹੀ ਤੇਜ ਸੂਰਜ ਦੇ ਪ੍ਰਕਾਸ਼ ਦੀ ਲੋੜ ਨਹੀਂ ਹੁੰਦੀ। ਕੋਈ ਵੀ ਪ੍ਰਕਾਸ਼ ਜਿਸਦੀ ਊਰਜਾ, ਬੈਂਡ ਅੰਤਰਾਲ ਤੋਂ ਵੱਧ ਹੋਵੇ, ਉਪਯੋਗੀ ਹੋ ਸਕਦਾ ਹੈ। ਸੋਲਰ ਸੈਲਾਂ ਦੀ ਵਰਤੋਂ ਉਪਗ੍ਰਹਿਵਾਂ ਵਿੱਚ ਵਰਤੀਆਂ ਜਾਂਦੀਆਂ ਇਲੈਕਟ੍ਰਾਨਕੀ ਯੁਕਤੀਆਂ, ਪੁਲਾੜ ਜਹਾਜ਼ਾਂ ਅਤੇ ਕੁਝ ਕੈਲਕੁਲੇਟਰਾਂ ਦੀ ਬਿਜਲੀ ਆਪੂਰਤੀ (Supply) ਲਈ ਵੀ ਕੀਤੀ ਜਾਂਦਾ ਹੈ। ਵੱਡੇ ਪੱਧਰ ਤੇ ਸੋਲਰ ਊਰਜਾ ਦਾ ਉਪਯੋਗ ਕਰਨ ਲਈ ਘੱਟ ਲਾਗਤ ਦੇ ਫੋਟੋਵੋਲੋਟਿਕ ਸੈਲਾਂ ਦਾ ਉਤਪਾਦਨ ਖੋਜ ਦਾ ਵਿਸ਼ਾ ਹੈ ।



ਚਿੱਤਰ 14.25 (a) ਇੱਕ ਨਮੂਨੇ ਦਾ ਪ੍ਰਦੀਪਤ p-n ਜੰਕਸ਼ਨ (b) ਸੋਲਰ ਦਾ V-I ਕਰੈਕਟਰਿਸਟਿਕ ਵਕ੍ਰ ।

ਉਦਾਹਰਨ 14.7 ਸੋਲਰ ਸੈਲਾਂ ਦੇ ਲਈ Si ਅਤੇ GaAs ਵੱਧ ਪਸੰਦ ਕੀਤਾ ਜਾਂਦਾ ਪਦਾਰਥ ਕਿਉਂ ਹੈ ?
ਹਲ: ਸਾਨੂੰ ਪ੍ਰਾਪਤ ਹੋਣ ਵਾਲਾ ਸੋਲਰ ਵਿਕਿਰਣ ਸਪੈਕਟ੍ਰਮ ਚਿੱਤਰ 14.26 ਵਿਚ ਦਿਖਾਇਆ ਗਿਆ ਹੈ



ਚਿੱਤਰ 14.26

ਅਧਿਕਤਮ ਤੀਬਰਤਾ 1.5 ਇਲੈਕਟ੍ਰਾਨ ਵੋਲਟ (eV) ਦੇ ਨੇੜੇ ਹੈ । ਪ੍ਰਕਾਸ਼ ਉਤੇਜਨ ਦੇ ਲਈ, hV>Eg ਇਸਲਈ ਅਜਿਹੇ ਅਰਧਚਾਲਕਾਂ ਜਿਹਨਾਂ ਦਾ ਬੈਂਡ ਅੰਤਰਾਲ ~1.5eV ਜਾਂ ਉਸ ਤੋਂ ਘੱਟ ਹੋਣ ਦੇ ਲਈ ਸੋਲਰ ਊਰਜਾ ਦੇ ਰੂਪਾਂਤਰਨ ਦੀ ਸਮਰਥਾ ਵਧੀਆ ਹੋਣ ਦੀ ਸੰਭਾਵਨਾ ਹੈ ।
ਸਿਲੀਕਾਨ ਦੇ ਲਈ Eg ~ 1.1eV ਜਦੋਂ ਕਿ GaAs ਦੇ ਲਈ ਇਹ ~1.53eV ਹੈ ।

ਅਸਲ ਵਿੱਚ ਤੁਲਨਾਤਮਕ ਰੂਪ ਵਿੱਚ ਸੋਖਣ ਗੁਣਾਂਕ (Higher Abhsorption Coefficient) ਦੇ ਕਾਰਨ GaAs (ਵੱਧ ਬੈਂਡ ਅੰਤਰਾਲ ਹੋਣ ਤੇ ਵੀ) Si ਤੋਂ ਵਧੀਆ ਹੈ। ਜੇ ਅਸੀਂ CdS ਜਾਂ CdSe (Eg ~2.4eV) ਵਰਗੇ ਪਦਾਰਥਾ ਨੂੰ ਚੁਣੀਏ ਤਾਂ ਪ੍ਰਕਾਸ਼ ਰੂਪਾਂਤਰਨ ਦੇ ਲਈ ਅਸੀਂ ਸੋਲਰ ਊਰਜਾ ਦੇ ਸਿਰਫ ਉੱਚ ਊਰਜਾ ਘਟਕ ਦੀ ਵਰਤੋਂ ਕਰ ਸਕਦੇ ਹਾਂ ਅਤੇ ਊਰਜਾ ਦੇ ਇੱਕ ਸਾਰਥਕ ਭਾਗ ਦੀ ਕੋਈ ਵਰਤੋਂ ਨਹੀਂ ਹੋ ਸਕੇਗੀ। ਪ੍ਰਸ਼ਨ ਇਹ ਪੈਦਾ ਹੁੰਦਾ ਹੈ ਕਿ ਅਸੀਂ PbS (Eg ~ 0.4eV) ਜਿਹੇ ਪਦਾਰਥ ਕਿਓਂ ਨਹੀਂ ਵਰਤਦੇ, ਜੋ ਸੋਲਰ ਵਿਕਿਰਣ ਦੇ ਸਪੈਕਟ੍ਰਮ ਦੇ ਸੰਗਤ ਸਭ ਤੋਂ ਵੱਧ v ਦੇ ਲਈ hv>Eg ਦੀ ਸ਼ਰਤ ਸੰਤੁਸ਼ਟ ਕਰਦੇ ਹਨ ? ਜੇ ਅਸੀਂ ਅਜਿਹਾ ਕਰਾਂਗੇ ਤਾਂ ਸੋਲਰ ਵਿਕਿਰਣ ਦਾ ਵਧੇਰੇ ਭਾਗ ਸੋਲਰ ਸੈਲ ਦੀ ਉਪਰਲੀ ਪਰਤ ਤੇ ਹੀ ਸੋਖਤ ਹੋ ਜਾਵੇਗਾ ਅਤੇ ਡਿਪਲੀਸ਼ਨ ਖੇਤਰ ਵਿੱਚ ਜਾਂ ਉਸਦੇ ਨੇੜੇ ਨਹੀਂ ਪੁੱਜੇਗਾ। ਜੰਕਸ਼ਨ ਖੇਤਰ ਦੇ ਕਾਰਨ ਇਲੈਕਟ੍ਰਾਨ ਹੋਲ ਦੇ ਪ੍ਰਭਾਵੀ ਵਖਰੇਵੇਂ ਦੇ ਲਈ ਅਸੀਂ ਚਾਹੁੰਦੇ ਹਾਂ ਕਿ ਪ੍ਰਕਾਸ਼ ਜਨਨ ਸਿਰਫ ਜੰਕਸ਼ਨ ਖੇਤਰ ਵਿਚ ਹੀ ਹੋਵੇ।

14.9 ਜੰਕਸ਼ਨ ਟ੍ਰਾਂਜ਼ਿਸਟਰ (Junction Transistor)

ਸਾਲ 1947 ਵਿੱਚ ਟ੍ਰਾਂਜਿਸਟਰ ਦੀ ਖੋਜ ਦਾ ਸਿਹਰਾ ਬੇਲ ਟੈਲੀਫੋਂਟ ਪ੍ਰਯੋਗਸ਼ਾਲਾ U.S.A ਦੇ ਜੇ. ਬਾਰਡੀਨ (J. Bardeen) ਅਤੇ ਡਬਲਯੂ. ਐਚ. ਬ੍ਰੇਟਨ (W. H. Brattain) ਦੇ ਸਿਰ ਹੈ। ਇਹ ਟ੍ਰਾਂਜ਼ਿਸਟਰ ਇੱਕ ਬਿੰਦੂ ਸੰਪਰਕ ਟ੍ਰਾਂਜ਼ਿਸਟਰ (Point Contact Transistor) ਸੀ। ਪਹਿਲੇ ਜੰਕਸ਼ਨ ਟ੍ਰਾਂਜ਼ਿਸਟਰ ਦੀ ਖੋਜ 1951 ਵਿੱਚ ਵੀਲੀਅਮ ਸ਼ਾਕਲੇ (William Schockley) ਨੇ ਦੋ p-n ਜੰਕਸ਼ਨਾਂ ਨੂੰ ਇੱਕ ਦੂਸਰੇ ਦੇ ਪਿਛਲੇ ਪਾਸਿਆਂ ਨਾਲ ਜੋੜ ਕੇ ਕੀਤੀ ਸੀ।

ਜਦੋਂ ਤੱਕ ਸਿਰਫ ਜੰਕਸ਼ਨ ਟ੍ਰਾਂਜ਼ਿਸਟਰ ਬਾਰੇ ਪਤਾ ਸੀ, ਇਸਨੂੰ ਸਿਰਫ ਟ੍ਰਾਂਜ਼ਿਸਟਰ ਕਹਿ ਕੇ ਹੀ ਜਾਣਿਆ ਜਾਂਦਾ ਸੀ। ਪਰ ਸਮੇਂ ਦੇ ਨਾਲ ਨਵੇਂ-ਨਵੇਂ ਟ੍ਰਾਂਜ਼ਿਸਟਰਾਂ ਦੀ ਖੋਜ ਹੋਈ ਅਤੇ ਨਵੇਂ ਟ੍ਰਾਂਜ਼ਿਸਟਰਾਂ ਨੂੰ ਪੁਰਾਣਿਆਂ ਤੋਂ ਵਖਰਾ ਕਰਨ ਲਈ ਇਹਨਾਂ ਨੂੰ ਹੁਣ ਦੋ ਧਰੁਵੀ ਜੰਕਸ਼ਨ ਟ੍ਰਾਂਜ਼ਿਸਟਰ (Bipolar Junction Transistor, BJT) ਕਹਿੰਦੇ ਹਨ। ਅੱਜ ਜਦੋਂ ਕਿਸੇ ਤਰ੍ਹਾਂ ਦਾ ਭਰਮ ਨਹੀਂ ਹੈ ਤਾਂ ਵੀ ਆਮ ਕਰਕੇ BJT ਨੂੰ ਟ੍ਰਾਂਜ਼ਿਸਟਰ ਹੀ ਕਹਿੰਦੇ ਹਨ ਕਿਉਂਕਿ ਸਾਡਾ ਅਧਿਐਨ BJT ਤੱਕ ਹੀ ਸੀਮਤ ਹੈ, ਇਸ ਲਈ ਅਸੀਂ ਬਿਨਾਂ ਕਿਸੇ ਸੰਦੇਹ ਦੇ BJT ਦੇ ਲਈ ਟ੍ਰਾਂਜ਼ਿਸਟਰ ਸ਼ਬਦ ਦੀ ਹੀ ਵਰਤੋਂ ਕਰਾਂਗੇ।

14.9.1 ਟ੍ਰਾਂਜ਼ਿਸਟਰ: ਸੰਰਚਨਾ ਅਤੇ ਕਿਰਿਆ (Transistor: Structure and Action)

ਕਿਸੇ ਟ੍ਰਾਂਜ਼ਿਸਟਰ ਵਿਚ ਤਿੰਨ ਡੋਪ ਕੀਤੇ ਖੇਤਰ ਹੁੰਦੇ ਹਨ ਜੋ ਮਿਲਕੇ ਆਪਣੇ ਵਿਚ ਦੋ p-n ਜੰਕਸ਼ਨ ਬਣਾਉਂਦੇ ਹਨ। ਇਸਲਈ ਸਪਸ਼ਟ ਹੈ ਕਿ ਟ੍ਰਾਂਜ਼ਿਸਟਰ ਚਿੱਤਰ 14.27 ਵਿਚ ਦਰਸਾਏ ਅਨੁਸਾਰ ਦੋ ਤਰ੍ਹਾਂ ਦੇ ਹੁੰਦੇ ਹਨ।

(i) n-p-n ਟ੍ਰਾਂਜ਼ਿਸਟਰ (n-p-n transistor):- ਇਸ ਵਿੱਚ n-ਕਿਸਮ ਦੇ ਅਰਧਚਾਲਕ ਦੇ ਦੋ ਖੰਡ {ਉਤਸਰਜਕ (Emitter) ਅਤੇ ਸੰਗ੍ਰਹਿਕ (Collector)} p-ਕਿਸਮ ਦੇ ਅਰਧਚਾਲਕ ਦੇ ਇੱਕ ਖੰਡ [(ਆਧਾਰ(base)] ਦੁਆਰਾ ਵਖਰੇ ਕੀਤੇ ਜਾਂਦੇ ਹਨ।

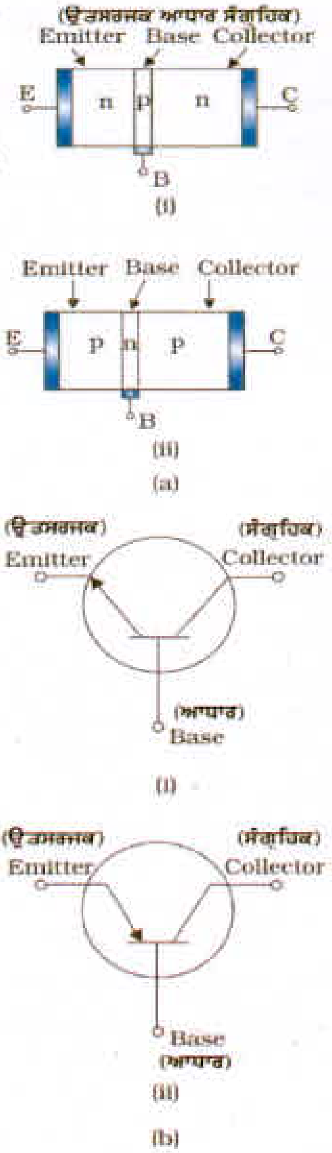
(ii) p-n-p ਟ੍ਰਾਂਜ਼ਿਸਟਰ (p-n-p transistor):- ਇਸ ਵਿੱਚ p-ਕਿਸਮ ਦੇ ਅਰਧਚਾਲਕ ਦੇ ਦੋ ਖੰਡ (ਉਤਸਰਜਕ ਅਤੇ ਸੰਗ੍ਰਹਿਕ) n-ਪ੍ਰਕਾਰ ਦੇ ਅਰਧ ਚਾਲਕ ਦੇ ਇੱਕ ਖੰਡ (ਆਧਾਰ) ਦੁਆਰਾ ਵਖਰੇ ਕੀਤੇ ਜਾਂਦੇ ਹਨ।

ਚਿੱਤਰ 14.27(a) ਵਿੱਚ ਕਿਸੇ p-n-p ਅਤੇ n-p-n ਕਨਫਿਗਰੇਸ਼ਨ (Configuration) ਦੇ ਵਿਵਸਥਾਤਮਕ ਨਿਰੂਪਣ ਦਰਸਾਏ ਗਏ ਹਨ। ਕਿਸੇ ਟ੍ਰਾਂਜ਼ਿਸਟਰ ਦੇ ਤਿੰਨਾਂ ਖੰਡਾਂ ਦੀ ਮੋਟਾਈ ਵੱਖ-ਵੱਖ ਹੁੰਦੀ ਹੈ। ਉਹਨਾਂ ਦੇ ਡੋਪ ਪੱਧਰ ਵੀ ਵਖਰੇ ਹੁੰਦੇ ਹਨ। p-n-p ਅਤੇ n-p-n ਟ੍ਰਾਂਜ਼ਿਸਟਰ ਨੂੰ ਨਿਰੂਪਤ ਕਰਨ ਵਾਲੇ ਵਿਵਸਥਾਤਮਕ ਪ੍ਰਤੀਕਾਂ ਵਿੱਚ (ਚਿੱਤਰ 14.27(b)) ਤੀਰ ਦੇ ਚਿੰਨ੍ਹ ਟ੍ਰਾਂਜ਼ਿਸਟਰ ਵਿੱਚ ਪ੍ਰਵਾਹਿਤ ਪਰੰਪਰਾਗਤ ਕਰੰਟ ਦੀ ਦਿਸ਼ਾ ਦਰਸਾਉਂਦੇ ਹਨ। ਇਹਨਾਂ ਟ੍ਰਾਂਜ਼ਿਸਟਰਾਂ ਦੇ ਸੰਖੇਪ ਵਿੱਚ ਵਰਣਨ ਅਗੇ ਦਿੱਤੇ ਗਏ ਹਨ।

•**ਉਤਸਰਜਕ (Emitter):-** ਇਹ ਚਿੱਤਰ 14.27(a) ਵਿੱਚ ਦਰਸਾਏ ਅਨੁਸਾਰ ਟ੍ਰਾਂਜ਼ਿਸਟਰ ਦਾ ਇਹ ਸਿਰੇ ਵਾਲਾ ਹਿੱਸਾ ਹੁੰਦਾ ਹੈ। ਇਹ *ਵਿਚਕਾਰਲੇ ਸਾਈਜ਼ (Moderate size) ਦਾ ਪਰ ਬਹੁਤ ਜ਼ਿਆਦਾ ਡੋਪ (heavily doped)* ਕੀਤਾ ਹੁੰਦਾ ਹੈ। ਇਹ ਟ੍ਰਾਂਜ਼ਿਸਟਰ ਵਿਚ ਪ੍ਰਵਾਹਿਤ ਕਰੰਟ ਦੇ ਲਈ ਬਹੁਗਿਣਤੀ ਚਾਰਜ ਵਾਹਕਾਂ ਦੀ ਵੱਡੀ ਮਾਤਰਾ ਵਿੱਚ ਆਪੂਰਤੀ ਕਰਦਾ ਹੈ।

• **ਆਧਾਰ (Base):-** ਇਹ ਕੇਂਦਰੀ ਹਿੱਸਾ ਹੁੰਦਾ ਹੈ। ਇਹ ਬਹੁਤ ਹੀ ਪਤਲਾ (Very Thin) ਅਤੇ ਘੱਟ ਡੋਪ ਕੀਤਾ (Lightly Doped) ਹੁੰਦਾ ਹੈ।

• **ਸੰਗ੍ਰਹਿਕ (Collector):-** ਇਹ ਹਿੱਸਾ ਉਤਸਰਜਕ ਦੁਆਰਾ ਪ੍ਰਦਾਨ ਕੀਤੇ ਗਏ ਬਹੁਗਿਣਤੀ ਚਾਰਜ ਵਾਹਕਾਂ ਦੀ ਵੱਡੀ ਮਾਤਰਾ ਨੂੰ ਇਕੱਠਾ ਕਰਦਾ ਹੈ। ਇਹ ਸਿਰਾ ਸਾਧਾਰਨ ਡੋਪ ਕੀਤਾ ਹੁੰਦਾ ਹੈ ਪਰ ਸਾਈਜ਼ ਵਿਚ ਇਹ ਉਤਸਰਜਕ ਤੋਂ ਵੱਡਾ ਹੁੰਦਾ ਹੈ।



ਚਿੱਤਰ 14.27(a) n-p-n ਟ੍ਰਾਂਜ਼ਿਸਟਰ ਅਤੇ p-n-p ਟ੍ਰਾਂਜ਼ਿਸਟਰ ਦਾ ਵਿਸਵਸਥਾਤਮਕ ਚਿੱਤਰਨ ਅਤੇ (b) n-p-n ਅਤੇ p-n-p ਟ੍ਰਾਂਜ਼ਿਸਟਰ ਦੇ ਲਈ ਸੰਕੇਤ ।

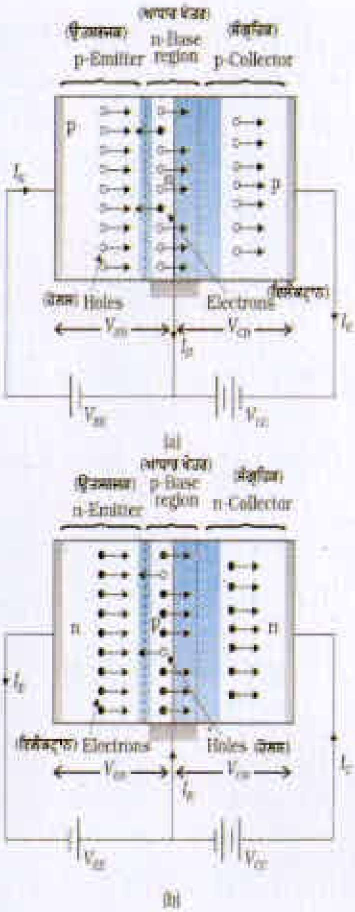
ਅਸੀਂ ਪਹਿਲਾਂ ਇਹ ਦੇਖ ਚੁਕੇ ਹਾਂ ਕਿ ਕਿਸੇ p-n ਜੰਕਸ਼ਨ ਦੇ ਮਾਮਲੇ ਵਿੱਚ ਜੰਕਸ਼ਨ ਦੇ ਆਰ-ਪਾਰ ਇੱਕ ਡਿਪਲੀਸ਼ਨ ਖੇਤਰ ਬਣਦਾ ਹੈ। ਕਿਸੇ ਟ੍ਰਾਂਜ਼ਿਸਟਰ ਵਿੱਚ ਉਤਸਰਜਕ-ਆਧਾਰ (Emitter-base) ਜੰਕਸ਼ਨ ਅਤੇ ਆਧਾਰ-ਸੰਗ੍ਰਹਿਕ(Base-Collector) ਜੰਕਸ਼ਨ ਤੇ ਡਿਪਲੀਸ਼ਨ ਖੇਤਰ ਬਣਦੇ ਹਨ। ਕਿਸੇ ਟ੍ਰਾਂਜਿਸਟਰ ਦੀ ਕਾਰਜ ਪ੍ਰਣਾਲੀ ਨੂੰ ਸਮਝਣ ਲਈ ਸਾਨੂੰ ਇਹਨਾਂ ਜੰਕਸ਼ਨਾਂ ਤੇ ਬਣੇ ਡਿਪਲੀਸ਼ਨ ਖੇਤਰਾਂ ਦੀ ਪ੍ਰਕਿਰਤੀ ਨੂੰ ਜਾਣਨਾ ਹੋਵੇਗਾ। ਜਦੋਂ ਕਿਸੇ ਟ੍ਰਾਂਜ਼ਿਸਟਰ ਦੇ ਟਰਮੀਨਲਾਂ ਤੇ ਉਚਿਤ ਵੋਲਟੇਜ ਦੀ ਵਰਤੋਂ ਕੀਤੀ ਜਾਂਦੀ ਹੈ ਤਾਂ ਟ੍ਰਾਂਜਿਸਟਰ ਦੇ ਵੱਖ-ਵੱਖ ਖੇਤਰਾਂ ਵਿੱਚ ਚਾਰਜ ਵਾਹਕ ਗਤੀ ਕਰਦੇ ਹਨ। ਟ੍ਰਾਂਜਿਸਟਰ ਦਾ ਬਾਇਸ ਵਖਰੇ ਵਖਰੇ ਤਰ੍ਹਾਂ ਵਰਤੋਂ ਲਈ ਕੀਤਾ ਜਾਂਦਾ ਹੈ।

ਟ੍ਰਾਂਜਿਸਟਰ ਦੀ ਵਰਤੋਂ ਸਪਸ਼ਟ ਰੂਪ ਵਿੱਚ ਦੋ ਤਰ੍ਹਾਂ ਨਾਲ ਕੀਤੀ ਜਾ ਸਕਦੀ ਹੈ। ਮੂਲ ਰੂਪ ਵਿੱਚ ਇਸਦੀ ਖੋਜ ਐਮਪਲੀਫਾਇਅਰ (Amplifier) ਦੀ ਤਰ੍ਹਾਂ ਕਾਰਜ ਕਰਨ ਲਈ ਕੀਤੀ ਗਈ ਸੀ ਜੋ ਕਿਸੇ ਸਿਗਨਲ ਦੀ ਐਮਲੀਫਾਈਡ ਕਾਪੀ ਪੈਦਾ ਕਰਦਾ ਹੈ। ਪਰ ਹੌਲੀ-ਹੌਲੀ ਇਸਦੀ ਸਵਿਚ ਦੇ ਰੂਪ ਵਿੱਚ ਬਰਾਬਰ ਵਰਤੋਂ ਕੀਤੀ ਜਾਣ ਲੱਗੀ ਹੈ। ਅਸੀਂ ਇਹਨਾਂ ਦੋਨਾਂ ਹੀ ਕਾਰਜਾਂ ਦੇ ਵਿਸ਼ੇ ਵਿੱਚ ਅਧਿਐਨ ਕਰਕੇ ਇਹ ਸਿਖਾਂਗੇ ਕਿ ਕਿਸ ਤਰ੍ਹਾਂ ਟ੍ਰਾਂਜ਼ਿਸਟਰ ਨੂੰ ਬਾਇਸ ਕਰਕੇ ਇਹ ਆਪਸ ਵਿੱਚ ਅਲਗ ਕਾਰਜ ਕਿਸ ਤਰ੍ਹਾਂ ਕੀਤੇ ਜਾਂਦੇ ਹਨ।

ਸਭ ਤੋਂ ਪਹਿਲਾਂ ਅਸੀਂ ਇਹ ਜਾਣਨ ਦੀ ਕੋਸ਼ਿਸ਼ ਕਰਾਂਗੇ ਕਿ ਟ੍ਰਾਂਜ਼ਿਸਟਰਾਂ ਨੂੰ ਐਮਪਲੀਫਾਈਰ ਕਰਨ ਦੀ ਸਮਰਥਾ ਕੌਣ ਪ੍ਰਦਾਨ ਕਰਦਾ ਹੈ। ਟ੍ਰਾਂਜਿਸਟਰ ਆਪਣੇ ਉਤਸਰਜਕ ਆਧਾਰ ਜੰਕਸ਼ਨ (Emitter Base Junction) ਦੇ ਫਾਰਵਰਡ ਬਾਇਸ ਅਤੇ ਆਧਾਰ-ਸੰਗ੍ਰਹਿਕ ਜੰਕਸ਼ਨ (base Collector junction) ਦੇ ਰਿਵਰਸ ਬਾਇਸ ਅਧੀਨ ਐਮਪਲੀਫਾਇਅ ਦੀ ਤਰ੍ਹਾਂ ਕਾਰਜ ਕਰਦਾ ਹੈ। ਇਸ ਸਥਿਤੀ ਵਿਚ ਚਿੱਤਰ 14.28 ਵਿੱਚ ਇਹਨਾਂ ਬਾਇਸਾਂ ਨੂੰ ਕ੍ਰਮਵਾਰ V_{cc} ਅਤੇ V_{EE} ਦੁਆਰਾ ਪੈਦਾ ਕਰਦੇ ਹੋਏ ਦਰਸਾਇਆ ਗਿਆ ਹੈ। ਜਦੋਂ ਟ੍ਰਾਂਜਿਸਟਰ ਨੂੰ ਇਸ ਢੰਗ ਨਾਲ ਬਾਇਸ ਕੀਤਾ ਜਾਂਦਾ ਹੈ ਇਸਨੂੰ ਇਸਦੀ *ਕਿਰਿਆਸ਼ੀਲ ਅਵਸਥਾ (Active State)* ਕਹਿੰਦੇ ਹਨ। ਅਸੀਂ ਉਤਸਰਜਕ ਅਤੇ ਆਧਾਰ ਦੇ ਵਿੱਚ ਵੋਲਟੇਜ ਨੂੰ Veb ਅਤੇ ਸੰਗ੍ਰਹਿਕ ਅਤੇ ਆਧਾਰ ਦੇ ਵਿੱਚ ਦੀ ਵੋਲਟੇਜ ਨੂੰ V_{cB} ਦੁਆਰਾ ਦਰਸਾਇਆ ਜਾਂਦਾ ਹੈ। ਚਿੱਤਰ 14.28 ਵਿਚ ਦੋਨੋਂ ਪਾਵਰ ਸਪਲਾਈਆਂ ਚਿੱਤਰ 14.28 ਵਿਚ ਦੋਨੋਂ ਪਾਵਰ ਸਪਲਾਈਆਂ ਵਿੱਚ ਆਧਾਰ ਸਾਂਝਾਂ ਟਰਮੀਨਲ ਹੈ ਸਪਲਾਈਆਂ ਵਿੱਚ ਆਧਾਰ ਸਾਂਝਾਂ ਟਰਮੀਨਲ ਹੈ ਜਿਹਨਾਂ ਦੇ ਹੋਰ ਟਰਮੀਨਲ ਕ੍ਰਮਵਾਰ ਉਤਸਰਜਕ(Emitter) ਅਤੇ ਸੰਗ੍ਰਹਿਕ (Collector) ਨਾਲ ਜੁੜੇ ਹਨ। ਇਸ ਲਈ ਇਹਨਾਂ ਦੋ ਪਾਵਰ ਸਪਲਾਈਆਂ ਨੂੰ ਕ੍ਰਮਵਾਰ V_{cc} ਅਤੇ V_{EE} ਦੁਆਰਾ ਦਰਸਾਇਆ ਜਾਂਦਾ ਹੈ। ਉਹਨਾਂ ਸਰਕਟਾਂ ਜਿਹਨਾਂ ਵਿੱਚ ਉਤਸਰਜਕ ਸਾਂਝਾ ਟਰਮੀਨਲ ਹੁੰਦਾ ਹੈ ਉਹਨਾਂ ਵਿੱਚ ਆਧਾਰ ਅਤੇ ਉਤਸਰਜਕ ਦੇ ਵਿੱਚ ਜੁੜੀ ਪਾਵਰ ਸਪਲਾਈ ਨੂੰ Vbb ਅਤੇ ਸੰਗ੍ਰਹਿਕ ਉਤਸਰਜਕ ਵਿੱਚ ਜੁੜੀ ਪਾਵਰ

ਸਪਲਾਈ ਨੂੰ Vcc ਦੁਆਰਾ ਦਰਸਾਇਆ ਜਾਂਦਾ ਹੈ।

ਆਓ ਹੁਣ ਅਸੀਂ ਟ੍ਰਾਂਜਿਸਟਰ ਵਿੱਚ ਚਾਰਜ ਵਾਹਕਾਂ ਦੇ ਪਥਾਂ ਦੇ ਵਿਸ਼ੇ ਵਿੱਚ ਜਾਣਕਾਰੀ ਪ੍ਰਾਪਤ ਕਰੀਏ ਜੋ ਕਿ ਉਤਸਰਜਕ ਆਧਾਰ ਜੰਕਸ਼ਨ (Emitter base junction) ਤੇ ਫਾਰਵਰਡ ਬਾਇਸਿਡ ਅਤੇ ਆਧਾਰ ਸੰਗ੍ਰਹਿਕ ਜੰਕਸ਼ਨ (Base Collector junction) ਤੇ ਰਿਵਰਸ ਬਾਇਸਿਡ ਹੈ। ਵਧੇਰੇ ਡੋਪਿੰਗ ਕਾਰਨ ਉਤਸਰਜਕ ਵਿੱਚ ਬਹੁਗਿਣਤੀ ਵਾਹਕਾਂ ਦੀ ਘਣਤਾ ਬਹੁਤ ਜ਼ਿਆਦਾ ਹੁੰਦੀ ਹੈ p-n-p ਟ੍ਰਾਂਜਿਸਟਰਾਂ ਦੇ, ਹੋਲ ਅਤੇ n-p-n ਟ੍ਰਾਂਜ਼ਿਸਟਰਾਂ ਵਿੱਚ ਇਲੈਕਟ੍ਰਾਨ ਬਹੁਗਿਣਤੀ ਚਾਰਜ ਵਾਹਕ ਹੁੰਦੇ ਹਨ। ਇਹ ਬਹੁਗਿਣਤੀ ਵਾਹਕ ਆਧਾਰ ਖੇਤਰ ਵਿੱਚ ਵੱਡੀ ਮਾਤਰਾ ਵਿੱਚ ਪ੍ਰਵੇਸ਼ ਕਰਦੇ ਹਨ। ਆਧਾਰ ਬਹੁਤ ਪਤਲਾ ਅਤੇ ਘੱਟ ਮਾਤਰਾ ਵਿੱਚ ਡੋਪ ਕੀਤਾ ਹੁੰਦਾ ਹੈ। ਇਸਲਈ ਇਥੇ ਬਹੁਗਿਣਤੀ ਵਾਹਕਾਂ ਦੀ ਸੰਖਿਆ ਘੱਟ ਹੁੰਦੀ ਹੈ। p-n-p ਟ੍ਰਾਂਜ਼ਿਸਟਰ ਵਿੱਚ ਆਧਾਰ ਵਿੱਚ ਕਿਉਂਕਿ ਇਹ n-ਪ੍ਰਕਾਰ ਦਾ ਅਰਧਚਾਲਕ ਹੈ, ਇਸਲਈ ਬਹੁਗਿਣਤੀ ਵਾਹਕ ਇਲੈਕਟ੍ਰਾਨ ਹੁੰਦੇ ਹਨ। ਉਤਸਰਜਕ ਤੋਂ ਆਧਾਰ ਵਿੱਚ ਪ੍ਰਵੇਸ਼ ਕਰਨ ਵਾਲੇ ਵਧੇਰੇ ਹੋਲ ਉਥੇ ਮੌਜ਼ੂਦ ਇਲੈਕਟ੍ਰਾਨ ਦੀ ਘੱਟ ਸੰਖਿਆ ਨੂੰ ਆਪਣੇ ਵਿੱਚ ਸਮਾਂ ਲੈਂਦੇ ਹਨ। ਕਿਉਂਕਿ ਆਧਾਰ ਸੰਗ੍ਰਹਿਕ ਜੰਕਸ਼ਨ ਰਿਵਰਸ ਬਾਇਸ ਹੁੰਦਾ ਹੈ, ਇਹ ਹੋਲ, ਜੋ ਇਸ ਜੰਕਸ਼ਨ ਤੇ ਮਾਈਨੋਰੀਟੀ ਵਾਹਕ ਦੇ ਰੂਪ ਵਿੱਚ ਪ੍ਰਤੀਤ ਹੁੰਦੇ ਹਨ, ਜੰਕਸ਼ਨ ਨੂੰ ਆਸਾਨੀ ਨਾਲ ਪਾਰ ਕਰਕੇ ਸੰਗ੍ਰਹਿਕ ਵਿੱਚ ਪੁੱਜ ਜਾਂਦੇ ਹਨ। ਆਧਾਰ ਵਿੱਚ ਮੌਜੂਦ ਹੋਲ ਜਾਂ ਤਾਂ ਬਾਹਰ ਤੋਂ ਆਉਣ ਵਾਲੇ ਇਲੈਕਟ੍ਰਾਨਾਂ ਨਾਲ ਜੁੜਨ ਲਈ ਆਧਾਰ ਟਰਮੀਨਲ ਵੱਲ ਗਤੀ ਕਰਦੇ ਹਨ ਜਾਂ ਸੰਗ੍ਰਹਿਕ ਵਿੱਚ ਪ੍ਰਵੇਸ਼ ਕਰਨ ਲਈ ਜੰਕਸ਼ਨ ਨੂੰ ਪਾਰ ਕਰਕੇ ਸੰਗ੍ਰਹਿਕ ਟਰਮੀਨਲ ਤੇ ਪੁੱਜ ਜਾਂਦੇ ਹਨ। ਆਧਾਰ ਨੂੰ ਇਸ ਲਈ ਪਤਲਾ ਬਣਾਇਆ ਜਾਂਦਾ ਹੈ ਤਾਕਿ ਹੋਲ ਖੁਦ ਨੂੰ ਰਿਵਰਸ ਬਾਇਸਡ ਆਧਾਰ ਸੰਗ੍ਰਹਿਕ ਜੰਕਸ਼ਨ ਦੇ ਨੇੜੇ ਪਾਕੇ ਆਧਾਰ ਟਰਮੀਨਲ ਤੇ ਨਾ ਜਾਕੇ ਜੰਕਸ਼ਨ ਨੂੰ ਪਾਰ ਕਰ ਲੈਣ।



ਚਿੱਤਰ 14.28: ਬਾਇਸ ਵੋਲਟੇਜ ਦਾ ਇਸਤੇਮਾਲ (a) p-n-p ਟ੍ਰਾਂਜ਼ਿਸਟਰ ਅਤੇ (b) n-p-n ਟ੍ਰਾਂਜ਼ਿਸਟਰ

ਇਥੇ ਧਿਆਨ ਦੇਣ ਯੋਗ ਰੋਚਕ ਗੱਲ ਇਹ ਹੈ ਕਿ ਫਾਰਵਰਡ ਬਾਇਸ ਹੋਣ ਦੇ ਕਾਰਨ ਇਕ ਵੱਧ ਪਰਿਮਾਣ ਵਾਲਾ ਕਰੰਟ ਉਤਸਰਜਕ ਆਧਾਰ ਜੰਕਸ਼ਨ ਵਿੱਚ ਪ੍ਰਵੇਸ਼ ਕਰਦਾ ਹੈ, ਪਰ ਉਸਦੇ ਵਧੇਰੇ ਭਾਗ ਨੂੰ ਰਿਵਰਸ ਬਾਇਸਡ ਆਧਾਰ ਸੰਗ੍ਰਹਿਕ ਜੰਕਸ਼ਨ ਵੱਲ ਮੋੜ ਦਿੱਤਾ ਜਾਂਦਾ ਹੈ ਅਤੇ ਆਧਾਰ ਤੋਂ ਆਉਣ ਵਾਲਾ ਕਰੰਟ ਜੰਕਸ਼ਨ ਵਿੱਚ ਪ੍ਰਵੇਸ਼ ਕਰਨ ਵਾਲੇ ਕਰੰਟ ਦਾ ਇੱਕ ਬਹੁਤ ਛੋਟਾ ਅੰਸ਼ ਹੁੰਦਾ ਹੈ। ਜੇ ਅਸੀਂ ਫਾਰਵਰਡ ਬਾਇਸਡ ਜੰਕਸ਼ਨ ਨੂੰ ਪਾਰ ਕਰਨ ਵਾਲੇ ਹੋਲ ਕਰੰਟ ਅਤੇ ਇਲੈਕਟ੍ਰਾਨ ਕਰੰਟ ਨੂੰ ਕ੍ਰਮਵਾਰ; I_h ਅਤੇ I_e ਨਾਲ ਦਰਸਾਈਏ ਤਾਂ ਫਾਰਵਰਡ ਬਾਇਸਡ ਡਾਇਓਡ ਵਿੱਚੋ ਪ੍ਰਵਾਹਿਤ ਕੁੱਲ ਕਰੰਟ ਦਾ ਜੋੜ $I_h + I_e$ ਹੋਵੇਗਾ। ਅਸੀਂ ਇਹ ਪ੍ਰਾਪਤ ਕਰਦੇ ਹਾਂ ਉਤਸਰਜਕ ਕਰੰਟ $I_E = I_h + I_e$ ਪਰ ਆਧਾਰ ਕਰੰਟ $I_B << I_h+I_e$ ਕਿਉਂਕਿ I_e ਦਾ ਵੱਡਾ ਭਾਗ ਆਧਾਰ ਟਰਮੀਨਲ ਤੋਂ ਬਾਹਰ ਆਉਣ ਦੀ ਬਜਾਏ ਸੰਗ੍ਰਹਿਕ ਵਿੱਚ ਚਲਿਆ ਜਾਂਦਾ ਹੈ। ਇਸ ਲਈ ਆਧਾਰ ਕਰੰਟ ਉਤਸਰਜਕ ਕਰੰਟ ਦਾ ਇੱਕ ਬਹੁਤ ਛੋਟਾ ਅੰਸ਼ ਹੁੰਦਾ ਹੈ।

ਬਾਹਰ ਤੋਂ ਉਤਸਰਜਕ ਵਿੱਚ ਪ੍ਰਵੇਸ਼ ਕਰਨ ਵਾਲਾ ਕਰੰਟ ਉਤਸਰਜਕ ਕਰੰਟ I_E ਦੇ ਬਰਾਬਰ ਹੁੰਦਾ ਹੈ। ਇਸੇ ਤਰ੍ਹਾਂ ਆਧਾਰ ਟਰਮੀਨਲ ਤੋਂ ਬਾਹਰ ਨਿਕਲ ਰਿਹਾ ਕਰੰਟ I_B ਹੈ ਅਤੇ ਸੰਗ੍ਰਹਿਕ ਟਰਮੀਨਲ ਤੋਂ ਬਾਹਰ ਨਿਕਲਣ ਵਾਲਾ ਕਰੰਟ I_C ਹੈ। ਇਸ ਲਈ ਉਪਰ ਦਿੱਤੇ ਗਏ ਤਰਕ ਤੇ ਸਪਸ਼ਟ ਹੈ ਅਤੇ ਚਿੱਤਰ 14.28 (a) ਵਿੱਚ ਕਿਰਚੋਫ (Kirchhoff) ਦੇ ਜੰਕਸ਼ਨ ਨਿਯਮ ਦੀ ਵਰਤੋਂ ਕਰਕੇ ਉਤਸਰਜਕ ਕਰੰਟ I_E, ਸੰਗ੍ਰਹਿਕ ਕਰੰਟ I_C ਅਤੇ ਆਧਾਰ ਕਰੰਟ I_B ਦਾ ਜੋੜ ਹੈ। ਅਰਥਾਤ :-

$$I_E = I_C + I_B \quad (14.7)$$

ਅਸੀਂ ਇਹ ਵੀ ਪ੍ਰਾਪਤ ਕਰਦੇ ਹਾਂ ਕਿ $I_C \approx I_E$

ਇਥੇ ਹੋਲਾਂ ਦੀ ਗਤੀ ਦੀ ਦਿਸ਼ਾ ਦਾ ਵਿਵਰਣ ਪਰੰਪਰਾਗਤ ਕਰੰਟਦੀ ਦਿਸ਼ਾ ਦੇ ਸਰਬਸਮ ਹੈ। ਪ੍ਰੰਤੂ ਇਲੈਕਟ੍ਰਾਨਾਂ ਦੀ ਗਤਿ ਦੀ ਦਿਸ਼ਾ ਕਰੰਟ ਦੀ ਦਿਸ਼ਾ ਦੇ ਠੀਕ ਉਲਟ ਹੈ। ਇਸ ਤਰ੍ਹਾਂ ਕਿਸੇ p-n-p ਟ੍ਰਾਂਜਿਸਟਰ ਵਿੱਚ ਕਰੰਟ ਉਤਸਰਜਕ ਤੋਂ ਆਧਾਰ ਵਿੱਚ ਪ੍ਰਵੇਸ਼ ਕਰਦਾ ਹੈ ਜਦੋਂ ਕਿ n-p-n ਟ੍ਰਾਂਜਿਸਟਰ ਵਿੱਚ ਕਰੰਟ ਆਧਾਰ ਤੋਂ ਉਤਸਰਜਕ ਵਿੱਚ ਪ੍ਰਵੇਸ਼ ਕਰਦੀ ਹੈ। ਉਤਸਰਜਕ ਵਿੱਚ ਤੀਰ ਦਾ ਸਿਰਾ ਪਰੰਪਰਾਗਤ ਕਰੰਟ ਦੀ ਦਿਸ਼ਾ ਨੂੰ ਦਰਸਾਉਂਦਾ ਹੈ।

ਕਿਸੇ n-p-n ਟ੍ਰਾਂਜ਼ਿਸਟਰ ਵਿੱਚ ਬਹੁਗਿਣਤੀ ਅਤੇ ਮਾਇਨੋਰੀਟੀ ਵਾਹਕਾਂ ਦੁਆਰਾ ਅਪਣਾਏ ਗਏ ਪਥਾਂ ਦੇ ਵਿਵਰਣ p-n-p ਟ੍ਰਾਂਜਿਸਟਰ ਦੇ ਬਰਾਬਰ ਹੀ ਹਨ। ਪ੍ਰੰਤੂ ਚਿੱਤਰ 14.28 ਵਿੱਚ ਦਰਸਾਏ ਅਨੁਸਾਰ ਕਰੰਟ ਦੇ ਪੱਥ ਇਕ ਦੂਸਰੇ ਤੋਂ ਬਿਲਕੁਲ ਉਲਟ ਹੈ। ਚਿੱਤਰ 14.28 (b) ਵਿੱਚ ਇਲੈਕਟ੍ਰਾਨ ਬਹੁਗਿਣਤੀ ਵਾਹਕ ਹਨ ਜਿਹਨਾਂ ਦੀ ਆਪੂਰਤੀ n-ਪ੍ਰਕਾਰ ਦੇ ਉਤਸਰਜਕ ਖੇਤਰ ਵੱਲੋਂ ਕੀਤੀ ਜਾਂਦੀ ਹੈ। ਇਹ ਪਤਲੇ p- ਪ੍ਰਕਾਰ ਦੇ ਆਧਾਰ ਖੇਤਰ ਨੂੰ ਪਾਰ ਕਰਦੇ ਹਨ ਅਤੇ ਸੰਗ੍ਰਹਿਕ ਤੇ ਪੁੱਜ ਕੇ ਸੰਗ੍ਰਹਿਕ ਕਰੰਟ I_C ਪੈਦਾ ਕਰਦੇ ਹਨ। ਉਪਰੋਕਤ ਵਿਵਰਣ ਤੋਂ ਅਸੀਂ ਇਹ ਸਿੱਟਾ ਕਢਦੇ ਹਾਂ ਕਿ ਟ੍ਰਾਂਜਿਸਟਰ ਦੀ ਕਿਰਿਆਸ਼ੀਲ ਅਵਸਥਾ ਵਿੱਚ ਉਤਸਰਜਨ ਆਧਾਰ ਜੰਕਸ਼ਨ ਇੱਕ ਘੱਟ ਪ੍ਰਤੀਰੋਧ ਦੇ ਰੂਪ ਵਿੱਚ ਕਾਰਜ ਕਰਦਾ ਹੈ ਜਦੋਂ ਕਿ ਆਧਾਰ ਸੰਗ੍ਰਹਿਕ ਜੰਕਸ਼ਨ ਉੱਚ ਪ੍ਰਤੀਰੋਧ ਦੇ ਰੂਪ ਵਿੱਚ ਕਾਰਜ ਕਰਦਾ ਹੈ।

14.9.2 ਮੂਲ ਟ੍ਰਾਂਜਿਸਟਰ ਸਰਕਟ ਕਨਫੀਗਰੇਸ਼ਨ ਅਤੇ ਟ੍ਰਾਂਜਿਸਟਰ ਕਰੈਕਟਰਿਸਟਿਕਸ (Basic transistor circuit configuration and transistor characteristics)

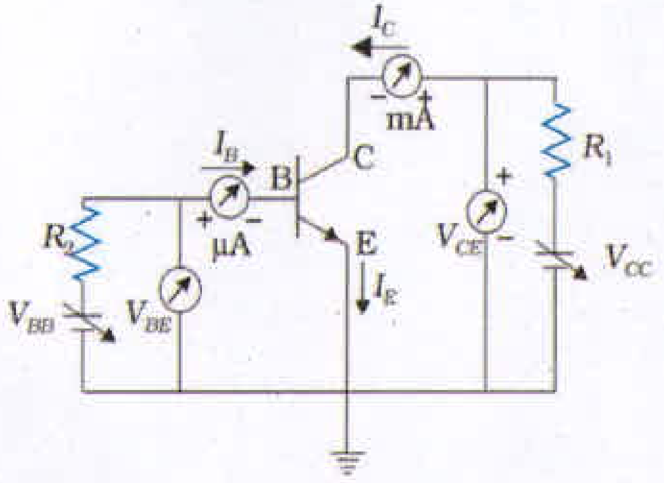
ਕਿਸੇ ਟ੍ਰਾਂਜਿਸਟਰ ਵਿੱਚ ਸਿਰਫ ਤਿੰਨ ਟਰਮੀਨਲ ਉਪਲਬਧ ਹੁੰਦੇ ਹਨ – *ਉਤਸਰਜਕ (E), ਆਧਾਰ (B),* ਅਤੇ *ਸੰਗ੍ਰਹਿਕ (C)*। ਇਸ ਲਈ ਕਿਸੇ ਸਰਕਟ ਵਿੱਚ ਇਨਪੁਟ, ਆਉਟਪੁਟ ਕੁਨੈਕਸ਼ਨ ਇਸ ਤਰ੍ਹਾਂ ਹੋਣੇ ਚਾਹੀਦੇ ਹਨ ਕਿ ਇਹਨਾਂ ਵਿੱਚੋ ਕੋਈ ਇੱਕ (E ਜਾਂ B ਜਾਂ C) ਇਨਪੁਟ ਅਤੇ ਆਉਟਪੁਟ ਵਿੱਚ ਸਾਂਝਾ (Common) ਹੋਵੇ। ਇਸ ਲਈ ਕਿਸੇ ਟ੍ਰਾਂਜਿਸਟਰ ਨੂੰ ਹੇਠ ਲਿਖੇ ਤਿੰਨ ਕਨਫੀਗਰੇਸ਼ਨਾਂ ਵਿੱਚੋ ਕਿਸੇ ਇਕ ਕਨਫਿਗਰੇਸ਼ਨ ਵਿੱਚ ਜੋੜਿਆ ਜਾ ਸਕਦਾ ਹੈ।

ਸਾਂਝਾ ਉਤਸਰਜਕ (CE), ਸਾਂਝਾ ਆਧਾਰ (CB), ਅਤੇ ਸਾਂਝਾ ਸੰਗ੍ਰਹਿਕ (CC)

ਟ੍ਰਾਂਜਿਸਟਰਾਂ ਦੀ ਵਧੇਰੇ ਵਿਆਪਕ ਵਰਤੋਂ ਸਾਂਝਾ ਉਤਸਰਜਕ CE ਕਨਫੀਗਰੇਸ਼ਨ ਵਿੱਚ ਕੀਤੀ ਜਾਂਦੀ ਹੈ ਇਸ ਲਈ ਅਸੀਂ ਆਪਣੀ ਚਰਚਾ ਨੂੰ ਸਿਰਫ ਇਸੇ ਕਨਫੀਗਰੇਸ਼ਨ ਤੱਕ ਹੀ ਸੀਮਤ ਰੱਖਾਂਗੇ। ਕਿਉਂਕਿ p-n-p ਸਿਲੀਕਾਨ ਟ੍ਰਾਂਜਿਸਟਰਾਂ ਦੀ ਵਰਤੋਂ ਆਮ ਕਰਕੇ ਵੱਧ ਕੀਤੀ ਜਾਂਦੀ ਹੈ। ਅਸੀਂ ਆਪਣੀ ਚਰਚਾ ਇਸੇ ਟ੍ਰਾਂਜਿਸਟਰ ਤੱਕ ਹੀ ਸੀਮਤ ਰਖਾਂਗੇ। p-n-p ਟ੍ਰਾਂਜਿਸਟਰ ਨਾਲ ਵਿਵਹਾਰ ਕਰਦੇ ਸਮੇਂ ਬਾਹਰੀ ਪਾਵਰ ਸਪਲਾਈ ਦੇ ਧਰੁਵਾਂ ਨੂੰ ਉਲਟਾਉਣਾ ਪੈਂਦਾ ਹੈ।

ਸਾਂਝਾ ਉਤਸਰਜਕ ਟ੍ਰਾਂਜਿਸਟਰ ਕਰੈਕਟਰਿਸਟਿਕ (Common emitted transistor characteristics)

ਜਦੋ ਟ੍ਰਾਂਜਿਸਟਰ ਦੀ ਵਰਤੋਂ CE ਕਨਫਿਗਰੇਸ਼ਨ ਵਿੱਚ ਕਰਦੇ ਹਾਂ ਤਾਂ ਇਨੱਪੁਟ ਆਧਾਰ ਅਤੇ ਉਤਸਰਜਕ ਦੇ ਵਿੱਚ ਅਤੇ ਆਉਟਪੁਟ ਸੰਗ੍ਰਹਿਕ ਅਤੇ ਉਤਸਰਜਕ ਵੋਲਟੇਜ ਵਿੱਚ V_{BE} ਪਰਿਵਰਤਨ ਦੇ ਨਾਲ ਆਧਾਰ ਕਰੰਟ I_B ਵਿੱਚ ਪਰਿਵਰਤਨ ਹੋਣਾ ਨਿਵੇਸ਼ ਕਰੈਕਟਰਿਸਟਿਕਸ (Input characteristics) ਕਹਾਉਂਦਾ ਹੈ। ਇਸੇ ਤਰ੍ਹਾਂ ਸੰਗ੍ਰਹਿਕ ਉਤਸਰਜਕ ਵੋਲਟੇਜ V_{CE} ਵਿੱਚ ਪਰਿਵਰਤਨ ਦੇ ਨਾਲ ਸੰਗ੍ਰਹਿਕ ਕਰੰਟ I_C ਵਿੱਚ ਪਰਿਵਰਤਨ ਹੋਣਾ ਆਉਟਪੁਟ ਕਰੈਕਟਰਿਸਟਿਕ ਕਹਾਉਂਦਾ ਹੈ। ਤੁਸੀਂ ਇਹ ਦੇਖੋਗੇ ਕਿ *ਆਉਟਪੁਟ ਕਰੈਕਟਰਿਸਟਿਕ (output characteristics)* ਨੂੰ ਇਨੱਪੁਟ ਕਰੈਕਟਰਿਸਟਿਕ ਨਿਯੰਤਰਿਤ ਕਰਦੇ ਹਨ। ਇਸ ਤੋਂ ਭਾਵ ਹੈ ਕਿ ਆਧਾਰ ਕਰੰਟ ਦੇ ਨਾਲ ਸੰਗ੍ਰਹਿਕ ਕਰੰਟ ਵਿੱਚ ਵੀ ਪਰਿਵਰਤਨ ਹੁੰਦਾ ਹੈ।



ਚਿੱਤਰ 14.29 CE ਕਨਫਿਗਰੇਸ਼ਨ ਵਿਚ n-p-n ਟ੍ਰਾਂਜ਼ਿਸਟਰ ਦੇ ਆਊਟਪੁਟ ਅਤੇ ਇਨਪੁਟ ਕਰੈਕਟਰਿਸਟਿਕ ਦੇ ਅਧਿਐਨ ਦੇ ਲਈ ਸਰਕਟ ਵਿਵਸਥਾ

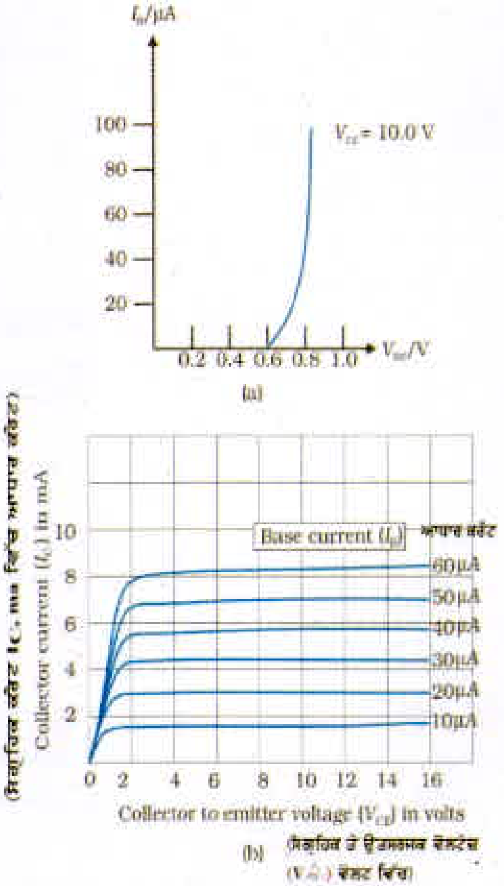
ਚਿੱਤਰ 14.29 ਵਿੱਚ ਦਰਸਾਏ ਗਏ ਸਰਕਟ ਦੀ ਵਰਤੋਂ ਕਰ ਕੇ ਕਿਸੇ n-p-n ਟ੍ਰਾਂਜਿਸਟਰ ਦੇ ਨਿਵੇਸ਼ ਕਰੈਕਟਰਿਸਟਿਕ ਅਤੇ ਆਊਟਪੁਟ ਕਰੈਕਟਰਿਸਟਿਕ ਦਾ ਅਧਿਐਨ ਕੀਤਾ ਜਾ ਸਕਦਾ ਹੈ।

CE ਕਨਫਿਗਰੇਸ਼ਨ ਵਿੱਚ ਇਨੱਪੁਟ ਕਰੈਕਟਰਿਸਟਿਕ ਦਾ ਅਧਿਐਨ ਕਰਨ ਲਈ ਆਧਾਰ ਕਰੰਟ I_B ਅਤੇ ਆਧਾਰ ਉਤਸਰਜਕ ਵੋਲਟੇਜ਼ V_{BE} ਦੇ ਵਿੱਚ ਗ੍ਰਾਫ (ਇੱਕ ਵਕ੍ਰ) ਖਿਚਿਆ ਜਾਂਦਾ ਹੈ। V_{BE} ਤੇ I_B ਦੀ ਨਿਰਭਰਤਾ ਦਾ ਅਧਿਐਨ ਕਰਨ ਲਈ ਸੰਗ੍ਰਹਿਕ ਵੋਲਟੇਜ਼ V_{CE} ਨੂੰ ਸਥਿਰ ਰੱਖਿਆ ਜਾਂਦਾ ਹੈ। ਸਾਡੀ ਰੁਚੀ ਉਸ ਸਮੇਂ ਇਨਪੁਟ ਕਰੈਕਟਰਿਸਟਿਕ ਪ੍ਰਾਪਤ ਕਰਨ ਵਿੱਚ ਹੁੰਦੀ ਹੈ ਜਦੋਂ ਟ੍ਰਾਂਜਿਸਟਰ ਕਿਰਿਆ ਸ਼ੀਲ ਅਵਸਥਾ ਵਿੱਚ ਹੋਏ। ਇਸ ਲਈ ਸੰਗ੍ਰਹਿਕ ਉਤਸਰਜਕ ਵੋਲਟੇਜ V_{CE} ਨੂੰ ਇਨਾਂ ਵੱਧ ਰੱਖਿਆ ਜਾਂਦਾ ਹੈ ਕਿ ਆਧਾਰ ਸੰਗ੍ਰਹਿਕ ਜੰਕਸ਼ਨ ਰਿਵਰਸ ਬਾਇਸ ਹੀ ਰਹੇ। ਕਿਉਂਕਿ $V_{CE} = V_{CB} + V_{BE}$ ਅਤੇ Si ਟ੍ਰਾਂਜਿਸਟਰ ਦੇ ਲਈ V_{BE} ਦਾ ਮਾਨ 0.6 ਤੋਂ 0.7V ਹੁੰਦਾ ਹੈ। ਇਸ ਲਈ V_{CE}, 0.7 V ਤੋਂ ਕਾਫੀ ਵੱਧ ਹੋਣੀ ਚਾਹੀਦੀ ਹੈ। ਕਿਉਂਕਿ V_{CE} ਦੀ ਵੱਧ ਰੇਂਜ ਵਿੱਚ ਟ੍ਰਾਂਜਿਸਟਰ ਦੀ ਵਰਤੋਂ ਐਮਪਲੀਫਾਇਅਰ ਦੇ ਰੂਪ ਵਿੱਚ ਕੀਤੀ ਜਾਂਦੀ ਹੈ, ਇਸ ਲਈ ਜਿਆਦਾ ਸਮੇਂ ਤੱਕ ਆਧਾਰ ਸੰਗ੍ਰਹਿਕ ਜੰਕਸ਼ਨ ਉੱਚ ਰਿਵਰਸ ਬਾਇਸ ਰਹਿੰਦਾ ਹੈ। ਇਸ ਲਈ V_{CE} ਦਾ ਮਾਨ 3V ਤੋਂ 20V ਦੀ ਰੇਂਜ ਵਿੱਚ ਰੱਖਕੇ ਇਨਪੁਟ ਕਰੈਕਟਰਿਸਟਿਕ ਪ੍ਰਾਪਤ ਕੀਤੇ ਜਾ ਸਕਦੇ ਹਨ। *ਕਿਉਂਕਿ V_{CE} ਵਿੱਚ ਵਾਧਾ V_{CB} ਵਿੱਚ ਵਾਧੇ ਦੇ ਰੂਪ ਵਿੱਚ ਪ੍ਰਤੀਤ ਹੁੰਦਾ ਹੈ, ਇਸਦਾ I_B ਤੇ ਪ੍ਰਭਾਵ ਨਿਗੁਣਾ ਹੈ।* ਇਸ ਦੇ ਨਤੀਜੇ ਵਜੋਂ,

V_{CE} ਦੇ ਵੱਖ ਵੱਖ ਮਾਨਾਂ ਲਈ ਇਨੱਪੁਟ ਕਰੈਕਟਰਿਸਟਿਕ ਦੇ ਵਕ੍ਰ ਲਗਭਗ ਸਰਬਸਮ ਹੁੰਦੇ ਹਨ। ਇਸ ਲਈ ਸਿਰਫ *ਇੱਕ ਇਨੱਪੁਟ ਕਰੈਕਟਰਿਸਟਿਕ ਖਿਚਨਾ ਹੀ ਕਾਫੀ ਹੁੰਦਾ ਹੈ।* ਚਿੱਤਰ 14.30 (a) ਵਿੱਚ ਕਿਸੇ ਟ੍ਰਾਂਜਿਸਟਰ ਦਾ ਨਮੂਨੇ ਦਾ ਇਨਪੁਟ ਕਰੈਕਟਰਿਸਟਿਕ ਦਰਸਾਇਆ ਗਿਆ ਹੈ।

I_B ਨੂੰ ਸਥਿਰ ਰੱਖਕੇ V_{CE} ਵਿੱਚ ਪਰਿਵਰਤਨ ਹੋਣ ਤੇ I_C ਵਿੱਚ ਪਰਿਵਰਤਨ ਦਾ ਪ੍ਰੇਖਣ ਕਰਨ ਤੇ ਆਊਟਪੁਟ ਕਰੈਕਟਰਿਸਟਿਕ ਪ੍ਰਾਪਤ ਕੀਤਾ ਜਾ ਸਕਦਾ ਹੈ। ਇਹ ਸਪਸ਼ਟ ਹੈ ਕਿ ਜਦੋਂ V_{BE} ਵਿੱਚ ਛੋਟਾ ਵਾਧਾ ਕਰਦੇ ਹਾਂ ਤਾਂ ਉਤਸਰਜਕ ਖੇਤਰ ਵਿੱਚੋਂ ਹੋਲ ਕਰੰਟ ਅਤੇ ਆਧਾਰ ਖੇਤਰ ਵਿੱਚੋਂ ਇਲੈਕਟ੍ਰਾਨ ਕਰੰਟ ਦੋਨਾਂ ਵਿੱਚ ਵਾਧਾ ਹੁੰਦਾ ਹੈ। ਇਸਦੇ ਨਤੀਜੇ ਵਜੋਂ I_B ਅਤੇ I_C ਦੋਨਾਂ ਵਿੱਚ ਅਨੁਪਾਤਿਕ ਰੂਪ ਵਿੱਚ ਵਾਧਾ ਹੁੰਦਾ ਹੈ। ਇਸ ਤੋਂ ਇਹ ਪ੍ਰਦਰਸ਼ਿਤ

ਹੁੰਦਾ ਹੈ ਜਦੋਂ I_B ਵਿੱਚ ਵਾਧਾ ਹੁੰਦਾ ਹੈ ਤਾਂ I_C ਵਿੱਚ ਵੀ ਵਾਧਾ ਹੁੰਦਾ ਹੈ। I_B ਦੇ ਵੱਖ ਵੱਖ ਨਿਸ਼ਚਿਤ ਮਾਨਾਂ ਤੇ I_C, V_{CE} ਦੇ ਵਿੱਚ ਖਿਚੇ ਗਏ ਵਕ੍ਰਾਂ ਤੋਂ ਸਾਨੂੰ ਆਉਟਪੁਟ ਕਰੈਕਟਰਿਸਟਿਕ ਪ੍ਰਾਪਤ ਹੁੰਦੇ ਹਨ। ਇਸ ਲਈ ਚਿੱਤਰ 14.30 (b) ਵਿੱਚ ਦਰਸਾਏ ਅਨੁਸਾਰ ਆਧਾਰ ਕਰੰਟ I_B ਦੇ ਵੱਖ ਵੱਖ ਮਾਨਾਂ ਦੇ ਲਈ ਵੱਖ ਵੱਖ ਆਉਟਪੁਟ ਕਰੈਕਟਰਿਸਟਿਕ ਹੁੰਦੇ ਹਨ। ਇਹਨਾਂ ਦੋਨਾਂ ਇਨੱਪੁਟ ਅਤੇ ਆਉਟਪੁਟ ਕਰੈਕਟਰਿਸਟਿਕ ਦੇ ਰੇਖੀ ਖੰਡਾਂ ਦੀ ਵਰਤੋਂ ਟ੍ਰਾਂਜਿਸਟਰਾਂ ਦੇ ਕੁਝ ਮਹਤੱਵਪੂਰਨ ac ਪੈਰਾਮੀਟਰਾਂ ਦੇ ਪਰੀਕਲਨ (calculate) ਵਿੱਚ ਅਗੇ ਦੱਸੇ ਅਨੁਸਾਰ ਕੀਤਾ ਜਾ ਸਕਦੀ ਹੈ।



ਚਿੱਤਰ 14.30 (a) ਨਮੂਨੇ ਦਾ ਇਨਪੁਟ ਕਰੈਕਟਰਿਸਟਿਕ ਅਤੇ (b) ਨਮੂਨੇ ਦਾ ਆਉਟਪੁਟ ਕਰੈਕਟਰਿਸਟਿਕ

(i) ਇਨਪੁਟ ਪ੍ਰਤੀਰੋਧ (input resistance) (r_i) :- ਇਸ ਨੂੰ ਇਸ ਤਰ੍ਹਾਂ ਪਰਿਭਾਸ਼ਿਤ ਕੀਤਾ ਜਾਂਦਾ ਹੈ, ਨਿਸ਼ਚਿਤ ਸੰਗ੍ਰਹਿਕ ਉਤਸਰਜਕ ਵੋਲਟੇਜ਼ (V_{CE}) ਤੇ ਆਧਾਰ ਉਤਸਰਜਕ ਵੋਲਟੇਜ਼ ਵਿੱਚ ਪਰਿਵਰਤਨ (ΔV_{BE}) ਦੇ ਨਤੀਜੇ ਵਜੋਂ ਆਧਾਰ ਕਰੰਟ ਵਿੱਚ ਪਰਿਣਾਮੀ ਅੰਤਰ (ΔI_B) ਦੇ ਅਨੁਪਾਤ ਨੂੰ ਨਿਵੇਸ਼ (input) ਪ੍ਰਤੀਬੋਧ ਕਹਿੰਦੇ ਹਨ। ਇਹ ਪਰਿਵਰਤਨਸ਼ੀਲ (dynamic) ac ਪ੍ਰਤੀਰੋਧ ਹੈ ਅਤੇ ਇਸ ਨੂੰ ਇਨਪੁਟ ਕਰੈਕਟਰਿਸਟਿਕ ਦੁਆਰਾ ਵੀ ਪਤਾ ਕੀਤਾ ਜਾ ਸਕਦਾ ਹੈ। ਇਸਦਾ ਮਾਨ ਟ੍ਰਾਂਜਿਸਟਰ ਦੇ ਓਪਰੇਟਿੰਗ ਕਰੰਟ ਦੇ ਨਾਲ ਪਰਿਵਰਤਨ ਹੁੰਦਾ ਹੈ।

$$r_i = \left(\frac{\Delta V_{BE}}{\Delta I_B}\right)_{V_{CE}} \quad (14.8)$$

r_i ਦਾ ਮਾਨ ਕੁਝ ਸੈਂਕੜਿਆਂ ਤੋਂ ਕੁਝ ਹਜ਼ਾਰ ਓਹਮ ਤੱਕ ਕੁਝ ਵੀ ਹੋ ਸਕਦਾ ਹੈ।

ii) ਆਉਟਪੁਟ ਪ੍ਰਤੀਰੋਧ (output resistance) r_o:- ਇਸ ਨੂੰ ਇਸ ਤਰ੍ਹਾਂ ਪਰਿਭਾਸ਼ਿਤ ਕੀਤਾ ਜਾਂਦਾ ਹੈ, ਨਿਸ਼ਚਿਤ ਆਧਾਰ ਕਰੰਟ I_B ਤੇ ਸੰਗ੍ਰਹਿਕ ਉਤਸਰਜਨ ਵੋਲਟੇਜ਼ ਵਿੱਚ ਅੰਤਰ (ΔV_{CE}) ਅਤੇ ਸੰਗ੍ਰਹਿਕ ਕਰੰਟ ਵਿੱਚ ਪਰਿਣਾਮੀ ਅੰਤਰ (ΔIc) ਦੇ ਅਨੁਪਾਤ ਨੂੰ ਆਉਟਪੁਟ ਪ੍ਰਤੀਰੋਧ ਕਹਿੰਦੇ ਹਨ।

$$r_o = \left(\frac{\Delta V_{CE}}{\Delta I_C}\right)_{I_B} \quad (14.9)$$

ਆਉਟਪੁਟ ਕਰੈਕਟਰਿਸਟਿਕ ਇਹ ਦਰਸਾਉਂਦੇ ਹਨ ਕਿ ਸ਼ੁਰੂ ਵਿੱਚ V_{CE} ਦੇ ਬਹੁਤ ਘੱਟ ਮਾਨਾਂ ਲਈ I_C ਵਿੱਚ ਲਗਭਗ ਰੇਖੀ ਵਾਧਾ ਹੁੰਦਾ ਹੈ। ਇਸਦਾ ਕਾਰਨ ਇਹ ਹੈ ਕਿ ਆਧਾਰ ਸੰਗ੍ਰਹਿਕ ਜੰਕਸ਼ਨ ਰਿਵਰਸ ਬਾਇਸਡ ਨਹੀਂ ਹੈ ਅਤੇ ਟ੍ਰਾਂਜਿਸਟਰ ਕਿਰਿਆਸ਼ੀਲ ਅਵਸਥਾ ਵਿੱਚ ਨਹੀਂ ਹੈ। ਅਸਲ ਵਿੱਚ, ਟ੍ਰਾਂਜਿਸਟਰ ਸੰਤ੍ਰਿਪਤ ਅਵਸਥਾ (Saturation state) ਵਿੱਚ ਹੈ ਅਤੇ ਕਰੈਕਟਰਿਸਟਿਕ ਦੇ ਇਸ ਭਾਗ ਵਿੱਚ, ਕਰੰਟ ਨੂੰ ਆਪੂਰਤੀ ਵੋਲਟੇਜ V_{CC} ($= V_{CE}$) ਦੁਆਰਾ ਨਿਯੰਤਰਿਤ ਕੀਤਾ ਜਾਂਦਾ ਹੈ। ਜਦੋਂ V_{CE} ਦਾ ਮਾਨ ਆਧਾਰ ਸੰਗ੍ਰਹਿਕ ਜੰਕਸ਼ਨ ਨੂੰ ਰਿਵਰਸ ਬਾਇਸਡ ਕਰਨ ਦੇ ਲਈ ਲੋੜੀਂਦੀ ਵੋਲਟੇਜ ਤੋਂ ਵੱਧ ਹੁੰਦਾ ਹੈ ਤਾਂ V_{CE} ਵਿੱਚ ਪਰਿਵਰਤਨ ਹੋਣ ਤੇ I_C ਵਿੱਚ ਬਹੁਤ ਘੱਟ ਵਾਧਾ ਹੁੰਦਾ ਹੈ। ਆਉਟਪੁਟ ਕਰੈਕਟਰਿਸਟਿਕ ਦੇ ਰੇਖੀ ਭਾਗ ਦੀ ਢਾਲ ਦਾ ਉਲਟ (reciprocal) ਆਉਟਪੁਟ ਪ੍ਰਤੀਰੋਧ r_0 ਪ੍ਰਦਾਨ ਕਰਦਾ ਹੈ। ਟ੍ਰਾਂਜਿਸਟਰ ਦੇ ਆਉਟਪੁਟ ਪ੍ਰਤੀਰੋਧ ਨੂੰ ਮੁਖ ਰੂਪ ਵਿੱਚ ਆਧਾਰ ਸੰਗ੍ਰਹਿਕ ਜੰਕਸ਼ਨ ਦੇ ਬਾਇਸ ਦੁਆਰਾ ਨਿਯੰਤਰਿਤ ਕੀਤਾ ਜਾਂਦਾ ਹੈ। ਆਉਟਪੁਟ ਪ੍ਰਤੀਰੋਧ ਦੇ ਉੱਚ ਪਰਿਮਾਣ (100 kΩ ਆਰਡਰ ਦਾ) ਹੋਣ ਦਾ ਕਾਰਨ ਇਸ ਡਾਇਓਡ ਦਾ ਰਿਵਰਸ ਬਾਇਸਡ ਹੋਣਾ ਹੈ। ਇਸ ਤੋਂ ਇਹ ਵੀ ਸਪਸ਼ਟ ਹੁੰਦਾ ਹੈ ਕਿ ਆਉਟਪੁਟ ਕਰੈਕਟਰਿਸਟਿਕ ਦੇ ਅਰੰਭਿਕ ਭਾਗ ਤੇ ਜਦੋਂ ਕਿ ਟ੍ਰਾਂਜਿਸਟਰ ਸੰਤ੍ਰਿਪਤ ਅਵਸਥਾ ਵਿੱਚ ਹੈ, ਪ੍ਰਤੀਰੋਧ ਬਹੁਤ ਘੱਟ ਕਿਉਂ ਹੁੰਦਾ ਹੈ।

(iii) ਕਰੰਟ ਐਮਪਲੀਫਿਕੇਸ਼ਨ ਗੁਣਾਂਕ (current amplification factor) (β):- ਇਸ ਨੂੰ ਇਸ ਪ੍ਰਕਾਰ ਪਰਿਭਾਸ਼ਿਤ ਕੀਤਾ ਜਾਂਦਾ ਹੈ, ਨਿਸ਼ਚਿਤ ਸੰਗ੍ਰਹਿਕ ਉਤਸਰਜਕ ਵੋਲਟੇਜ (V_{CE}) ਤੇ ਸੰਗ੍ਰਹਿਕ ਕਰੰਟ ਵਿੱਚ ਪਰਿਵਰਤਨ (ΔI_C) ਅਤੇ ਆਧਾਰ ਕਰੰਟ ਵਿੱਚ ਪਰਿਵਰਤਨ (ΔI_B) ਦੇ ਅਨੁਪਾਤ ਨੂੰ ਕਰੰਟ ਐਮਪਲੀਫੀਕੇਸ਼ਨ ਗੁਣਾਂਕ (β) ਕਹਿੰਦੇ ਹਨ।

$$\beta_{ac} = \left(\frac{\Delta I_C}{\Delta I_B}\right)_{V_{CE}} \qquad (14.10)$$

ਇਸ ਨੂੰ ਸਮਾਲ ਸਿਗਨਲ ਕਰੰਟ ਗੇਨ (small signal current gain) ਵੀ ਕਹਿੰਦੇ ਹਨ ਅਤੇ ਇਸਦਾ ਮਾਨ ਬਹੁਤ ਜਿਆਦਾ ਹੁੰਦਾ ਹੈ। ਜੇ ਅਸੀਂ ਸਿਰਫ I_C ਅਤੇ I_B ਦਾ ਅਨੁਪਾਤ ਗਿਆਤ ਕਰੀਏ ਤਾਂ ਸਾਨੂੰ ਟ੍ਰਾਂਜਿਸਟਰ ਦਾ dc β ਪ੍ਰਾਪਤ ਹੁੰਦਾ ਹੈ। ਇਸ ਲਈ

$$\beta_{dc} = \frac{I_C}{I_B} \qquad (14.11)$$

ਕਿਉਂਕਿ I_C ਵਿੱਚ I_B ਦੇ ਨਾਲ ਲਗਭਗ ਰੇਖੀ ਵਾਧਾ ਹੁੰਦਾ ਹੈ ਅਤੇ ਜਦੋਂ $I_B = 0$ ਹੈ ਤਾਂ $I_C = 0$ ਹੁੰਦਾ ਹੈ, β_{dc} ਅਤੇ β_{ac} ਦੇ ਮਾਨ ਲਗਭਗ ਬਰਾਬਰ ਹੁੰਦੇ ਹਨ। ਇਸ ਲਈ ਵਧੇਰੇ ਗਣਨਾਵਾਂ ਦੇ ਲਈ β_{dc} ਦੀ ਵਰਤੋਂ ਕੀਤੀ ਜਾ ਸਕਦੀ ਹੈ। V_{CE} ਅਤੇ I_B ਜਾਂ I_C) ਵਿੱਚ ਪਰਿਵਰਤਨ ਦੇ ਨਾਲ β_{dc} ਅਤੇ β_{ac} ਦੋਨਾਂ ਵਿੱਚ ਥੋੜਾ ਪਰਿਵਰਤਨ ਹੁੰਦਾ ਹੈ।

ਉਦਾਹਰਨ 14.8 ਚਿੱਤਰ 14.30 (b) ਵਿੱਚ ਦਰਸਾਏ ਗਏ ਆਉਟਪੁਟ ਕਰੈਕਟਰਿਸਟਿਕ ਤੋਂ ਕਿਸੇ ਟ੍ਰਾਂਜਿਸਟਰ ਦੇ β_{dc} ਅਤੇ β_{ac} ਦੇ ਮਾਨ ਪਤਾ ਕਰੋ ਜਦੋਂ ਕਿ $V_{CE} = 10$ V ਹੈ ਅਤੇ $I_C = 4.0$ mA ਹੈ।

ਹੱਲ $\beta_{ac} = \left(\frac{\Delta I_C}{\Delta I_B}\right)_{V_{CE}}$ $\beta_{dc} = \frac{I_C}{I_B}$

V_{CE} ਅਤੇ I_C ਦੇ ਦਿੱਤੇ ਗਏ ਮਾਨਾਂ ਤੇ β_{dc} ਅਤੇ β_{ac} ਦੇ ਮਾਨਾਂ ਨੂੰ ਗਿਆਤ ਕਰਨ ਲਈ ਅਸੀਂ ਇਸ ਤਰ੍ਹਾਂ ਅਗੇ ਵੱਧ ਸਕਦੇ ਹਾਂ। I_C ਦੇ ਦਿੱਤੇ ਗਏ ਮਾਨਾਂ ਤੋਂ ਕੁਝ ਘੱਟ ਅਤੇ ਕੁਝ ਵੱਧ I_b ਦੇ ਦੋ ਮਾਨਾਂ ਦੇ ਲਈ ਕੋਈ ਦੋ ਕਰੈਕਟਰਿਸਟਿਕਾਂ ਤੇ ਵਿਚਾਰ ਕਰਦੇ ਹਾਂ। ਇਥੇ I_C = 4.0 m A,(I_b = 30 ਅਤੇ 20 MA ਦੇ ਲਈ ਕਰੈਕਟਰਿਸਟਿਕਾਂ ਦੀ ਚੋਣ ਕਰੋ) V_{CE} = 10V ਤੇ ਅਸੀਂ ਗ੍ਰਾਫ ਤੋਂ Ic ਦੇ ਦੋ ਮਾਨ ਪ੍ਰਾਪਤ ਕਰਦੇ ਹਾਂ।

ਤਾਂ ΔI_B = (30-20) uA = 10uA, ΔI_C = (4.5-3.0) uA = 1.5 uA

ਇਸ ਲਈ βac = 1.5 mA / 10uA = 150

βdc , ਦਾ ਮਾਨ ਪਤਾ ਕਰਨ ਲਈ ਜਾਂ ਤਾਂ V_{CE} = 10V ਤੇ Ic = 4.0 mA ਦੇ ਸੰਗਤ I_B ਦੇ ਮਾਨ ਦਾ ਅਨੁਮਾਨ ਲਗਾਈਏ ਜਾਂ ਚੋਣ ਕੀਤੇ ਗਏ ਦੋ ਕਰੈਕਟਰਿਸਟਿਕਾਂ ਦੇ ਲਈ βdc , ਦੇ ਦੋ ਮਾਨ ਪਤਾ ਕਰੋ ਅਤੇ ਇਹਨਾਂ ਦਾ ਔਸਤ ਪਤਾ ਕਰੋ।

ਇਸ ਲਈ, Ic = 4.5 uA ਤੇ I_B = 30uA ਦੇ ਲਈ

βdc = 4.5 uA/ 30 uA = 150

ਅਤੇ Ic = 3.0 uA ਤੇ I_B = 20uA ਦੇ ਲਈ

βdc = 3.0 uA/ 20 uA = 150

ਇਸ ਤਰ੍ਹਾਂ βdc = (150+150)/2 = 150

14.9.3 ਟ੍ਰਾਂਜਿਸਟਰ ਇੱਕ ਯੁਕਤੀ ਦੇ ਰੂਪ ਵਿੱਚ (Transistor as a device)

ਟ੍ਰਾਂਜਿਸਟਰ ਦੀ ਵਰਤੋਂ ਇਕ ਯੁਕਤੀ ਦੇ ਰੂਪ ਵਿੱਚ ਕੀਤੀ ਜਾ ਸਕਦੀ ਹੈ। ਇਸਦੀ ਵਰਤੋਂ ਨਿਰਭਰ ਕਰਦੀ ਹੈ ਵਰਤੋਂ ਕੀਤੀ ਜਾਣ ਵਾਲੀ ਕਨਫੀਗਰੇਸ਼ਨ (ਜਿਵੇਂ CB,CC,CE), E-B ਅਤੇ B-C ਜੰਕਸ਼ਨਾਂ ਦੇ ਬਾਇਸ ਅਤੇ ਓਪਰੇਟਿੰਗ ਖੇਤਰ ਜਿਵੇਂ ਕੱਟ ਆਫ (cut off), ਕਿਰਿਆਸ਼ੀਲ (active) ਖੇਤਰ ਅਤੇ ਸੰਤ੍ਰਿਪਤ (saturation) ਖੇਤਰ ਤੇ। ਜਿਵੇਂ ਕਿ ਅਸੀਂ ਪਹਿਲਾਂ ਹੀ ਵਰਣਨ ਕਰ ਚੁਕੇ ਹਾਂ ਅਸੀਂ ਸਿਰਫ CE ਕਨਫੀਗਰੇਸ਼ਨ ਤੱਕ ਹੀ ਸੀਮਤ ਰਹਾਂਗੇ ਅਤੇ ਕਿਸੇ ਯੁਕਤੀ ਦੀ ਕਾਰਜ ਪ੍ਰਣਾਲੀ ਨੂੰ ਸਮਝਣ ਲਈ ਉਸ ਯੁਕਤੀ ਦੇ ਓਪਰੇਸ਼ਨ ਖੇਤਰ ਅਤੇ ਬਾਇਸ ਤੱਕ ਹੀ ਆਪਣਾ ਧਿਆਨ ਕੇਂਦਰਿਤ ਰਖਾਂਗੇ।

ਜਦੋਂ ਟ੍ਰਾਂਜਿਸਟਰ ਦੀ ਵਰਤੋਂ ਕਟ ਆਫ ਜਾਂ ਸੰਤ੍ਰਿਪਤ ਅਵਸਥਾ ਵਿੱਚ ਕੀਤੀ ਜਾਂਦੀ ਹੈ ਤਾਂ ਇਹ ਇੱਕ ਸਵਿਚ ਦੀ ਤਰ੍ਹਾਂ ਕਾਰਜ ਕਰਦਾ ਹੈ। ਇਸਦੇ ਉਲਟ ਕਿਸੇ ਟ੍ਰਾਂਜਿਸਟਰ ਨੂੰ ਇੱਕ ਐਮਪਲੀਫਾਇਅਰ ਦੇ ਰੂਪ ਵਿੱਚ ਵਰਤੋਂ ਕਰਨ ਲਈ ਇਸ ਨੂੰ ਕਿਰਿਆਸ਼ੀਲ ਖੇਤਰ ਵਿੱਚ ਓਪਰੇਟ ਕਰਨਾ ਹੋਵੇਗਾ।

i) ਟ੍ਰਾਂਜਿਸਟਰ ਸਵਿਚ ਦੇ ਰੂਪ ਵਿੱਚ (Transistor as a switch) :-

ਅਸੀਂ ਚਿੱਤਰ 14.31(a) ਵਿੱਚ ਦਰਸਾਏ CE ਕਨਫਿਗਰੇਸ਼ਨ ਵਿੱਚ ਆਧਾਰ ਬਾਇਸਡ ਟ੍ਰਾਂਜਿਸਟਰ ਦੇ ਵਿਵਹਾਰ ਦਾ ਵਿਸ਼ਲੇਸ਼ਨ ਕਰਕੇ ਟ੍ਰਾਂਜਿਸਟਰ ਦੀ ਸਵਿਚ ਦੇ ਰੂਪ ਵਿੱਚ ਵਰਤੋਂ ਸਮਝਣ ਦੀ ਕੋਸ਼ਿਸ਼ ਕਰਾਂਗੇ।

ਇਸ ਸਰਕਟ ਦੇ ਇਨੱਪੁਟ ਅਤੇ ਆਉਟਪੁੱਟ ਪਾਸਿਆਂ ਤੇ ਕਿਰਚੋਫ ਵੋਲਟੇਜ਼ ਨਿਯਮ ਦੀ ਵਰਤੋਂ ਕਰਨ ਤੇ ਸਾਨੂੰ ਪ੍ਰਾਪਤ ਹੁੰਦਾ ਹੈ

$$V_{BB} = I_B R_B + V_{BE} \qquad (14.12)$$

ਅਤੇ

$$V_{CE} = V_{CC} - I_C R_C \qquad (14.13)$$

ਇਥੇ ਅਸੀਂ V_{BB} ਨੂੰ DC ਇਨਪੁਟ ਵੋਲਟੇਜ V_i ਅਤੇ V_{CE} ਨੂੰ DC ਆਉਟਪੁਟ ਵੋਲਟੇਜ V_0 ਸਮਝਾਂਗੇ। ਇਸ ਲਈ

$$V_i = I_B R_B + V_{BE} \quad \text{ਅਤੇ}$$
$$V_O = V_{CC} - I_C R_C$$

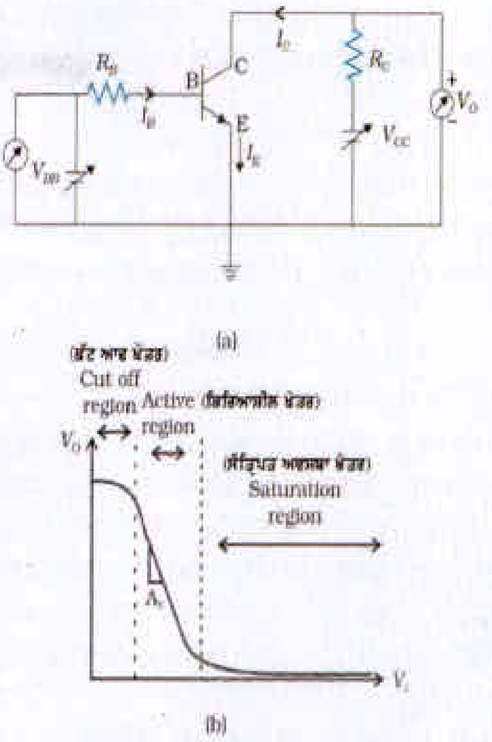
ਆਓ ਇਹ ਦੇਖੀਏ ਕਿ V_i ਦੇ ਸਿਫਰ ਤੋਂ ਅੱਗੇ ਵਧਣ ਤੇ V_2 ਵਿੱਚ ਕੀ ਪਰਿਵਰਤਨ ਆਉਂਦਾ ਹੈ। ਸਿਲੀਕਾਨ ਟ੍ਰਾਂਜਿਸਟਰਾਂ ਵਿੱਚ ਜਦੋਂ ਤਕ Vi ਦਾ ਮਾਨ 0.6 V ਤੋਂ ਘੱਟ ਹੁੰਦਾ ਹੈ ਟ੍ਰਾਂਜਿਸਟਰ ਕੱਟ ਆਫ ਅਵਸਥਾ ਵਿੱਚ ਰਹਿੰਦਾ ਹੈ ਅਤੇ Ic ਸਿਫਰ ਹੁੰਦਾ ਹੈ।

ਇਸ ਲਈ $\quad V_o = V_{cc}$

ਜਦੋਂ V_i ਦਾ ਮਾਨ 0.6V ਤੋਂ ਵੱਧ ਹੋ ਜਾਂਦਾ ਹੈ ਤਾਂ ਟ੍ਰਾਂਜਿਸਟਰ ਕਿਰਿਆਸ਼ੀਲ ਅਵਸਥਾ ਵਿੱਚ ਆ ਜਾਂਦਾ ਹੈ ਜਿਸ ਵਿੱਚ ਆਉਟਪੁਟ ਵਿੱਚ ਕੁਝ ਕਰੰਟ I_c ਹੁੰਦਾ ਹੈ ਅਤੇ ਪਦ $I_c R_c$ ਦਾ ਮਾਨ ਵੱਧਣ ਤੇ ਆਉਟਪੁਟ ਵੋਲਟੇਜ਼ Vo ਘਟਦੀ ਹੈ। Vi ਵਿੱਚ ਵਾਧਾ ਹੋਣ ਤੇ I_c ਵਿੱਚ ਲਗਭਗ ਰੇਖੀ ਵਾਧਾ ਹੁੰਦਾ ਹੈ ਅਤੇ ਇਸ ਲਈ Vo ਦਾ ਮਾਨ ਰੇਖੀ ਰੂਪ ਵਿੱਚ ਉਸ ਸਮੇਂ ਤੱਕ ਘਟਦਾ ਜਾਂਦਾ ਹੈ ਜਦੋਂ ਤੱਕ ਕਿ ਮਾਨ ਲਗਭਗ 1.0 V ਤੋਂ ਘੱਟ ਨਹੀਂ ਹੋ ਜਾਂਦਾ।

ਇਸ ਤੋਂ ਅੱਗੇ, ਪਰਿਵਰਤਨ ਅਰੇਖੀ ਹੋ ਜਾਂਦਾ ਹੈ ਅਤੇ ਟ੍ਰਾਂਜਿਸਟਰ ਸੰਤ੍ਰਿਪਤ ਅਵਸਥਾ ਵਿੱਚ ਪੁੱਜ ਜਾਂਦਾ ਹੈ। V_2 ਦੇ ਮਾਨ ਵਿੱਚ ਹੋਰ ਵਾਧਾ ਕਰਨ ਤੇ ਆਉਟਪੁਟ ਵੋਲਟੇਜ਼ ਵਿੱਚ ਹੋਰ ਕਮੀ ਹੁੰਦੀ ਹੈ ਅਤੇ ਇਹ ਸਿਫਰ ਵੱਲ ਵਧਣ ਲੱਗਦੀ ਹੈ। ਜਦਕਿ ਇਹ ਸਿਫਰ ਕਦੇ ਨਹੀਂ ਹੁੰਦੀ। ਜੇ ਅਸੀਂ V_o ਅਤੇ V_i ਵਿੱਚ ਗ੍ਰਾਫ ਖਿਚੀਏ [ਜਿਸ ਨੂੰ ਆਧਾਰ ਬਾਇਸਡ ਟ੍ਰਾਂਜਿਸਟਰ ਦਾ ਟ੍ਰਾਂਸਫਰ ਕਰੈਕਟਰਿਸਟਿਕ(transfer characteristics of the base biased transistor) ਵੀ ਕਹਿੰਦੇ ਹਨ ਚਿੱਤਰ (14.31(b))] ਤਾਂ ਅਸੀਂ ਦੇਖਦੇ ਹਾਂ ਕਿ ਕਟ ਆਫ ਅਵਸਥਾ ਅਤੇ ਕਿਰਿਆਸ਼ੀਲ ਅਵਸਥਾ ਦੇ ਵਿੱਚ ਅਤੇ ਕਿਰਿਆਸ਼ੀਲ ਅਵਸਥਾ ਅਤੇ ਸੰਤ੍ਰਿਪਤ ਅਵਸਥਾ ਦੇ ਵਿੱਚ ਵੀ ਅਜਿਹੇ ਖੇਤਰ ਹੁੰਦੇ ਹਨ ਜਿਥੇ ਪਰਿਵਰਤਨ ਵਿੱਚ ਰੇਖੀ ਸੁਭਾਅ ਨਹੀਂ ਹੁੰਦਾ ਜੋ ਇਹ ਦਰਸਾਉਂਦਾ ਹੈ ਕਿ ਕੱਟ ਆਫ ਅਵਸਥਾ ਤੋਂ ਕਿਰਿਆਸ਼ੀਲ ਅਵਸਥਾ ਵਿੱਚ ਅਤੇ ਕਿਰਿਆਸ਼ੀਲ ਅਵਸਥਾ ਤੋ ਸੰਤ੍ਰਿਪਤ ਅਵਸਥਾ ਵਿੱਚ ਤਬਦੀਲੀ ਸਪਸ਼ਟ ਨਹੀਂ ਹੈ।

ਆਉ, ਹੁਣ ਅਸੀਂ ਦੇਖੀਏ ਕਿ ਟ੍ਰਾਂਜਿਸਟਰ ਸਵਿਚ ਦੀ ਤਰ੍ਹਾਂ ਕਿਵੇਂ ਕਾਰਜ ਕਰਦਾ ਹੈ, ਜਦੋ ਤੱਕ V_i ਦਾ ਮਾਨ ਘੱਟ ਹੁੰਦਾ ਹੈ ਅਤੇ ਇਹ ਟ੍ਰਾਂਜਿਸਟਰ ਨੂੰ ਫਾਰਵਰਡ ਬਾਇਸਡ ਨਹੀਂ ਕਰਦਾ, V_o ਦਾ ਮਾਨ ਵੱਧ (V_{cc} ਤੇ) ਹੁੰਦਾ ਹੈ ਜੇ V_i ਦਾ ਮਾਨ ਇਨ੍ਹਾਂ ਵੱਧ ਹੈ ਕਿ ਇਹ ਟ੍ਰਾਂਜਿਸਟਰ ਨੂੰ ਸੰਤ੍ਰਿਪਤ ਸਥਿਤੀ ਵਿੱਚ ਓਪਰੇਟ ਕਰਨ ਲਈ ਕਾਫੀ ਹੋਵੇ ਤਾਂ V_o ਦਾ ਮਾਨ ਬਹੁਤ ਘੱਟ, ਸਿਫਰ ਦੇ ਬਹੁਤ ਨੇੜੇ ਹੁੰਦਾ ਹੈ। ਜਦੋ ਟ੍ਰਾਂਜਿਸਟਰ ਚਾਲਨ ਕਰਨ ਦੀ ਅਵਸਥਾ ਵਿੱਚ ਨਹੀਂ ਹੁੰਦਾ ਤਾਂ ਇਸ ਨੂੰ 'ਸਵਿਚ ਆਫ' ਦੀ ਸਥਿਤੀ ਵਿੱਚ ਕਹਿੰਦੇ ਹਨ ਅਤੇ ਜਦੋਂ ਇਹ ਸੰਤ੍ਰਿਪਤ ਸਥਿਤੀ ਵਿੱਚ ਚਲਿਆ ਜਾਂਦਾ ਹੈ ਤਾਂ ਇਸ ਨੂੰ 'ਸਵਿਚ ਆਨ' ਵਿੱਚ ਕਿਹਾ ਜਾਂਦਾ ਹੈ। ਇਸ ਤੋ ਇਹ ਪ੍ਰਗਟ ਹੁੰਦਾ ਹੈ ਕਿ ਜੇ ਅਸੀਂ ਘੱਟ ਜਾਂ ਵੱਧ ਅਵਸਥਾ ਨੂੰ ਟ੍ਰਾਂਜਿਸਟਰ ਦੀ ਕੱਟ ਆਫ ਅਤੇ ਸੰਤ੍ਰਿਪਤ ਅਵਸਥਾ ਦੇ ਸੰਗਤ ਪੱਧਰਾਂ ਦੀ ਕਿਸੇ ਨਿਸ਼ਚਿਤ ਵੋਲਟੇਜ਼ ਤੋਂ ਹੇਠਾਂ ਜਾਂ ਉਪਰ ਦੇ ਰੂਪ ਵਿੱਚ ਪਰਿਭਾਸ਼ਿਤ ਕਰੀਏ, ਤਾਂ ਅਸੀਂ ਇਹ ਕਹਿ ਸਕਦੇ ਹਾਂ ਕਿ ਕੋਈ ਘੱਟ ਇਨਪੁਟ ਟ੍ਰਾਂਜਿਸਟਰ ਨੂੰ ਸਵਿਚ ਆਫ ਕਰ ਦਿੰਦੀ ਹੈ ਜਦੋਂ ਕਿ ਉੱਚ ਇਨੱਪੁਟ ਟ੍ਰਾਂਜਿਸਟਰ ਨੂੰ 'ਸਵਿਚ ਆਨ' ਕਰ ਦਿੰਦੀ ਹੈ। ਹੋਰ ਸ਼ਬਦਾਂ ਵਿੱਚ ਅਸੀਂ ਇਸ ਨੂੰ ਇਸ ਤਰ੍ਹਾਂ ਵੀ ਕਹਿ ਸਕਦੇ ਹਾਂ ਕਿ ਟ੍ਰਾਂਜਿਸਟਰ ਨੂੰ ਦਿੱਤੀ ਗਈ ਘੱਟ ਇਨੱਪੁਟ ਉੱਚ ਆਉਟਪੁੱਟ ਪ੍ਰਦਾਨ ਕਰਦੀ ਹੈ ਜਦੋਂ ਕਿ ਟ੍ਰਾਂਜਿਸਟਰ ਨੂੰ ਦਿੱਤੀ ਗਈ ਉੱਚ ਇਨਪੁਟ ਘੱਟ ਆਉਟਪੁਟ ਪ੍ਰਦਾਨ ਕਰਦੀ ਹੈ। ਟ੍ਰਾਂਜਿਸਟਰ ਦੇ ਸਵਿਚ ਸਰਕਟ ਇਸ ਤਰ੍ਹਾਂ ਡਿਜਾਈਨ ਕੀਤੇ ਜਾਂਦੇ ਹਨ ਕਿ ਟ੍ਰਾਂਜਿਸਟਰ ਕਦੇ ਵੀ ਕਿਰਿਆਸ਼ੀਲ ਅਵਸਥਾ ਵਿੱਚ ਨਹੀਂ ਰਹਿੰਦੇ।



ਚਿੱਤਰ 14.31 (a) CE ਕਨਫਿਗਰੇਸ਼ਨ ਵਿੱਚ ਆਧਾਰ ਬਾਇਸਡ ਟ੍ਰਾਂਜਿਸਟਰ (b) ਟਰਾਂਸਫਰ ਕਰੈਕਟਰਿਸਟਿਕਸ

(ii) ਟ੍ਰਾਂਜਿਸਟਰ ਐਮਪਲੀਫਾਇਅਰ ਦੇ ਰੂਪ ਵਿੱਚ (Transistor as an amplifier)

ਟ੍ਰਾਂਜਿਸਟਰ ਨੂੰ ਐਮਪਲੀਫਾਇਅਰ ਦੀ ਤਰ੍ਹਾਂ ਵਰਤੋਂ ਵਿੱਚ ਲਿਆਉਣ ਲਈ ਅਸੀਂ Voਤੇ Vi ਦੇ ਵਿੱਚ ਗ੍ਰਾਫ ਦੇ ਕਿਰਿਆਸ਼ੀਲ ਖੇਤਰ ਦੀ ਵਰਤੋਂ ਕਰਾਂਗੇ। ਇਸ ਵਕ੍ਰ ਦੇ ਰੇਖੀ ਭਾਗ ਦੀ ਢਾਲ ਇਨੱਪੁਟ ਵਿੱਚ ਪਰਿਵਰਤਨ ਦੀ ਦਰ ਨੂੰ ਪ੍ਰਗਟ ਕਰਦੀ ਹੈ। ਇਹ ਰਿਣਾਤਮਕ ਹੁੰਦੀ ਹੈ ਕਿਉਕਿ ਆਉਟਪੁੱਟ ਦਾ ਮਾਨ $V_{cc} - I_c R_c$ ਹੈ ਅਤੇ $I_c R_c$ ਨਹੀਂ ਹੈ। ਇਹੀ ਕਾਰਨ ਹੈ ਕਿ ਜਿਵੇਂ ਜਿਵੇਂ ਕਿਸੇ CE ਐਮਪਲੀਫਾਇਅਰ ਦੀ ਇਨੱਪੁਟ ਵੋਲਟੇਜ ਵਿੱਚ ਵਾਧਾ ਹੁੰਦਾ ਜਾਂਦਾ ਹੈ ਇਸ ਲਈ ਆਉਟਪੁੱਟ ਵੋਲਟੇਜ਼ ਵਿੱਚ ਕਮੀ ਹੁੰਦੀ ਜਾਂਦੀ ਹੈ ਅਤੇ ਆਉਟਪੁਟ ਨੂੰ ਇਨੱਪੁਟ ਦੀ ਕਲਾ ਤੋ ਬਾਹਰ (out of phase) ਕਿਹਾ ਜਾਂਦਾ ਹੈ। ਜੇ ਅਸੀਂ ਇਹ ਮੰਨੀਏ ਕਿ $\Delta Vo / \Delta Vi$ ਆਉਟਪੁੱਟ ਅਤੇ ਇਨੱਪੁਟ ਵੋਲਟੇਜਾਂ ਵਿੱਚ ਬਹੁਤ ਘੱਟ ਪਰਿਵਰਤਨ ਹੁੰਦਾ ਹੈ ਤਾਂ $\Delta Vo / \Delta Vi$ ਨੂੰ ਐਮਪਲੀਫਾਇਅਰ ਦਾ ਸਮਾਲ ਸਿਗਨਲ ਵੋਲਟੇਜ ਗੇਨ (small signal voltage gain) Av ਕਹਿੰਦੇ ਹਨ।

ਜੇ ਕਿਰਿਆਸ਼ੀਲ ਖੇਤਰ ਦੇ ਮੱਧ ਬਿੰਦੂ ਦੇ ਸੰਗਤ ਵੋਲਟੇਜ VBB ਦਾ ਕੋਈ ਨਿਸ਼ਚਿਤ ਮਾਨ ਹੈ, ਤਾਂ ਸਰਕਟ $\Delta Vo / \Delta Vi$ ਵੋਲਟੇਜ਼ ਗੇਨ ਵਾਲੇ CE ਐਮਪਲੀਫਾਇਅਰ ਦੀ ਤਰ੍ਹਾਂ ਵਿਵਹਾਰ ਕਰੇਗਾ। ਅਸੀਂ ਟ੍ਰਾਂਜਿਸਟਰ ਦੀ ਵੋਲਟੇਜ਼ ਗੇਨ Av ਨੂੰ ਸਰਕਟ ਦੇ ਪ੍ਰਤੀਰੋਧਕਾਂ ਦੇ ਪਦਾਂ ਵਿੱਚ ਅਤੇ ਕਰੰਟ ਗੇਨ ਨੂੰ ਹੇਠਾਂ ਦਰਸਾਏ ਅਨੁਸਾਰ ਦਰਸਾ ਸਕਦੇ

ਸੌਂਨੂੰ ਗਿਆਤ ਹੈ ਕਿ ਆਉਟਪੁੱਟ ਵੋਲਟੇਜ

$V_o = V_{cc} - I_c R_c$ ਇਸ ਲਈ, $\Delta V_o = 0 - R_c \Delta I_c$

ਇਸ ਤਰ੍ਹਾਂ $V_i = I_B R_B + V_{BE}$ ਤੋਂ

$\Delta Vi = R_B \Delta I_B + \Delta V_{BE}$ ਦੇ ਮਾਨ ਦੀ ਤੁਲਨਾ ਵਿੱਚ ਨਿਗੁਣਾ ਹੈ, ਇਸ ਲਈ ਇਸ CE ਐਮਪਲੀਫਾਇਅਰ (ਚਿੱਤਰ 14.32) ਦੇ ਵੋਲਟੇਜ਼ ਗੇਨ ਨੂੰ ਇਸ ਤਰ੍ਹਾਂ ਦਰਸਾ ਸਕਦੇ ਹਾਂ

$$Av = -R_c \Delta I_c / R_B \Delta I_B$$
$$= -\beta ac\,(R_c / R_B) \quad (14.14)$$

ਇਥੇ $\beta ac = \Delta I_c / \Delta I_B$ [ਸਮੀਕਰਣ (14.10) ਤੋਂ] । ਇਸ ਤਰ੍ਹਾਂ ਐਮਪਲੀਫਾਇਅਰ ਦੇ ਰੂਪ ਵਿੱਚ ਇਸਤੇਮਾਲ ਕਰਨ ਦੇ ਲਈ ਟ੍ਰਾਂਜਿਸਟਰ ਦੇ ਕਿਰਿਆਸ਼ੀਲ ਖੇਤਰ ਦੇ ਰੇਖੀ ਭਾਗ ਦੀ ਵਰਤੋਂ ਕੀਤੀ ਜਾ ਸਕਦੀ ਹੈ। ਟ੍ਰਾਂਜਿਸਟਰ ਦੀ ਇੱਕ ਐਮਪਲੀਫਾਇਅਰ (CE- ਕਰਫਿਗਰੇਸ਼ਨ) ਦੇ ਰੂਪ ਵਿੱਚ ਅਗਲੇ ਸੈਕਸ਼ਨ ਵਿੱਚ ਵਿਸਤਾਰ ਨਾਲ ਚਰਚਾ ਕੀਤੀ ਜਾਵੇਗੀ।

14.9.4 ਟ੍ਰਾਂਜਿਸਟਰ ਐਮਪਲੀਫਾਇਅਰ ਦੇ ਰੂਪ ਵਿੱਚ (CE- ਕਨਫਿਗਰੇਸ਼ਨ) (Transistor as an amplifier (CE configuration))

ਟ੍ਰਾਂਜਿਸਟਰ ਨੂੰ ਐਮਪਲੀਫਾਇਅਰ ਦੇ ਰੂਪ ਵਿੱਚ ਓਪਰੇਟ ਕਰਨ ਲਈ ਜ਼ਰੂਰੀ ਹੈ ਕਿ ਅਸੀਂ ਇਸਦੇ ਓਪਰੇਟਿੰਗ ਬਿੰਦੂ (Operating point) ਨੂੰ ਇਸਦੇ ਕਿਰਿਆਸ਼ੀਲ ਖੇਤਰ ਦੇ ਮੱਧ ਵਿੱਚ ਕਿਤੇ ਵੀ ਨਿਸ਼ਚਿਤ ਕਰੀਏ। ਜੇ ਅਸੀਂ ਟ੍ਰਾਂਸਫਰ ਵਕ੍ਰ ਦੇ ਰੇਖੀ ਭਾਗ ਦੇ ਮੱਧ ਬਿੰਦੂ ਦੇ ਸੰਗਤ V_{BB} ਦਾ ਮਾਨ ਨਿਸ਼ਚਿਤ ਕਰੀਏ ਤਾਂ dc ਆਧਾਰ ਕਰੰਟ I_B ਨਿਸ਼ਚਿਤ ਹੋਵੇਗਾ ਅਤੇ ਸੰਗਤ ਸੰਗ੍ਰਹਿਕ ਕਰੰਟ I_c ਵੀ ਨਿਸ਼ਚਿਤ ਹੋ ਜਾਵੇਗਾ। dc ਵੋਲਟੇਜ਼ $V_{CE} = V_{CC} - I_C R_C$ ਵੀ ਨਿਸ਼ਚਿਤ ਰਹੇਗੀ। V_{CE}, I_B ਦੇ ਓਪਰੇਟਿੰਗ ਮਾਨ, ਐਮਪਲੀਫਾਇਅਰ ਦੇ ਓਪਰੇਟਿੰਗ ਬਿੰਦੂ ਨੂੰ ਨਿਰਧਾਰਿਤ ਕਰਦੇ ਹਨ।

ਜੇ ਆਪੂਰਤੀ V_{BB} ਦੇ ਨਾਲ ਲੜੀਵੱਧ ਕਿਸੇ ਸਿਗਨਲ ਦੇ ਸ੍ਰੋਤ ਨੂੰ ਜੋੜ ਕੇ V_i ਆਯਾਮ ਦੀ ਕੋਈ ਬਹੁਤੀ ਛੋਟੀ ਸੀਨੋਸਾਈਡਲ (small sinusoidal) ਵੋਲਟੇਜ਼ dc ਆਧਾਰ ਬਾਇਸ ਤੇ ਸੁਪਰਪੋਜ਼ (superpose) ਕਰੀਏ ਤਾਂ ਆਧਾਰ ਕਰੰਟ I_B ਦੇ ਮਾਨ ਤੇ ਸੀਨੋਸਾਈਡਲ ਪਰਿਵਰਤਨ ਸੁਪਰਇਮਪੋਜ (superimpose) ਹੋ ਜਾਵੇਗਾ। ਇਸਦੇ ਨਤੀਜੇ ਵਜੋ ਸੰਗ੍ਰਹਿਕ ਕਰੰਟ I_c ਤੇ ਵੀ ਸੀਨੋਸਾਈਡਲ ਪਰਿਵਰਤਨ ਸੁਪਰਪੋਜ ਹੋ ਜਾਣਗੇ ਜੋ ਆਊਟਪੁਟ ਵੋਲਟੇਜ V_0 ਦੇ ਮਾਨ ਵਿੱਚ ਵੀ ਸੰਗਤ ਪਰਿਵਰਤਨ ਪੈਦਾ ਕਰਣਗੇ। ਵੱਡੇ ਕੈਪੀਸਟਰਾਂ ਦੁਆਰਾ dc ਵੋਲਟੇਜਾਂ ਨੂੰ ਰੋਕ ਕੇ ਅਸੀਂ ਇਨਪੁਟ ਅਤੇ ਆਊਟਪੁਟ ਦੇ ਸਿਰਿਆਂ ਤੇ ac ਪਰਿਵਰਤਨ ਨੂੰ ਮਾਪ ਸਕਦੇ ਹਾਂ।

ਐਮਲੀਫਾਇਅਰ ਦੇ ਉਪਰ ਦੱਸੇ ਵਿਵਰਣ ਵਿੱਚ ਅਸੀਂ ਕਿਸੇ ac ਸਿਗਨਲ ਤੇ ਵਿਚਾਰ ਨਹੀਂ ਕੀਤਾ ਹੈ। ਵਿਆਪਕ ਰੂਪ ਵਿੱਚ ਐਮਪਲੀਫਾਇਅਰਾਂ ਦਾ ਇਸਤੇਮਾਲ ਆਲਟਰਨੇਟ ਸਿਗਨਲਾਂ ਨੂੰ ਐਮਪਲੀਫਾਈ ਕਰਨ ਲਈ ਕੀਤਾ ਜਾਂਦਾ ਹੈ। ਮੰਨ ਲਓ ਚਿੱਤਰ 14.32 ਵਿੱਚ ਦਰਸਾਏ ਅਨੁਸਾਰ ਅਸੀਂ ਕਿਸੇ ac ਇਨੱਪੁਟ ਸਿਗਨਲ V_i (ਜਿਸ ਨੂੰ ਐਮਪਲੀਫਾਈ ਕਰਨਾ ਹੈ) ਨੂੰ ਬਾਇਸ V_{BB} (dc) ਤੇ ਸੁਪਰਪੋਜ਼ ਕਰਦੇ ਹਾਂ। ਆਊਟਪੁਟ ਨੂੰ ਸੰਗ੍ਰਹਿਕ ਅਤੇ ਗਰਾਊਂਡ ਦੇ ਵਿੱਚ ਪ੍ਰਾਪਤ ਕੀਤਾ ਜਾਂਦਾ ਹੈ।

ਕਿਸੇ ਵੀ ਐਮਪਲੀਫਾਈਰ ਦੀ ਕਿਰਿਆਵਿਧੀ ਨੂੰ ਸਰਲਤਾ ਨਾਲ ਸਮਝਨ ਦੇ ਲਈ ਪਹਿਲਾਂ ਅਸੀਂ ਇਹ ਮੰਨਦੇ ਹਾਂ ਕਿ $V_i = 0$ ਤਾਂ ਆਊਟਪੁੱਟ ਪਾਸੇ ਤੇ ਕਿਰਚੋਫ਼ ਨਿਯਮ ਦੀ ਵਰਤੋਂ ਕਰਨ ਤੇ, ਅਸੀਂ ਪ੍ਰਾਪਤ ਕਰਦੇ ਹਾਂ

$$V_{CC} = V_{CE} + I_C R_L \quad (14.15)$$

ਇਸੇ ਤਰ੍ਹਾਂ ਇਨੱਪੁਟ ਪਾਸੇ ਦੇ ਲਈ

$$V_{BB} = V_{BE} + I_B R_B \quad (14.16)$$

ਜਦੋ V_i ਸਿਫਰ ਨਹੀਂ ਹੈ, ਤਾਂ

$$V_{BE} + V_i = V_{BE} + I_B R_B + \Delta I_B (R_B + r_i)$$

V_{BE} ਵਿੱਚ ਪਰਿਵਰਤਨ ਨੂੰ ਇਨੱਪੁਟ ਪ੍ਰਤੀਰੋਧ (ri) [ਸਮੀਕਰਨ (14.8) ਦੇਖੋ] ਅਤੇ I_B ਵਿੱਚ ਪਰਿਵਰਤਨ ਨਾਲ ਸੰਬੰਧਤ ਕੀਤਾ ਜਾ ਸਕਦਾ ਹੈ। ਇਸ ਤਰ੍ਹਾਂ

$$V_i = \Delta I_B (R_B + rj)$$
$$= r \Delta I_B$$

I_B ਵਿੱਚ ਪਰਿਵਰਤਨ ਨਾਲ I_c ਵਿੱਚ ਵੀ ਪਰਿਵਰਤਨ ਹੁੰਦਾ ਹੈ। ਅਸੀਂ ਸਮੀਕਰਨ (14.11) ਵਿੱਚ ਪਰਿਭਾਸ਼ਿਤ ਪੈਰਾਮੀਟਰ β_{dc} ਦੀ ਹੀ ਤਰ੍ਹਾਂ ਪੈਰਾਮੀਟਰ β_{ac} ਨੂੰ ਇਸ ਤਰ੍ਹਾਂ ਪਰਿਭਾਸ਼ਿਤ ਕਰਦੇ ਹਾਂ।

$$\beta_{ac} = \Delta I_C / \Delta I_B = i_c / i_b \quad (14.17)$$

ਇਸ ਨੂੰ ਕਰੰਟ ਗੇਨ (Ai) ਵੀ ਕਹਿੰਦੇ ਹਨ। ਅਕਸਰ ਆਉਟਪੁਟ ਕਰੈਕਟਰਿਸਟਿਕ ਦੇ ਰੇਖੀ ਖੇਤਰ ਵਿੱਚ β ac ਦਾ ਮਾਨ β_{dc} ਦੇ ਨੇੜੇ ਹੁੰਦਾ ਹੈ।

ਕਿਉਂਕਿ V_{cc} ਦਾ ਮਾਨ ਨਿਸ਼ਚਿਤ ਹੈ I_B ਦੇ ਕਾਰਨ I_c ਵਿੱਚ ਪਰਿਵਰਤਨ V_{CE} ਅਤੇ ਪ੍ਰਤੀਰੋਧਕ R_L ਦੇ ਸਿਰਿਆਂ ਤੇ ਪੁਟੈਂਸ਼ਲ ਅੰਤਰ ਵਿੱਚ ਪਰਿਵਰਤਨ ਪੈਦਾ ਕਰਦਾ ਹੈ।

ਇਹਨਾਂ ਪਰਿਵਰਤਨਾਂ ਨੂੰ ਸਮੀਕਰਨ (14.15) ਦੁਆਰਾ ਇਸ ਤਰ੍ਹਾਂ ਦਰਸਾਇਆ ਜਾ ਸਕਦਾ ਹੈ

$$\Delta V_{CC} = \Delta V_{CE} + R_L \Delta I_C = 0$$

ਜਾਂ

$$\Delta V_{CE} = - R_L \Delta I_C$$

V_{CE} ਵਿੱਚ ਪਰਿਵਰਤਨ ਆਉਟਪੁਟ ਵੋਲਟੇਜ V_o ਹੈ। ਸਮੀਕਰਨ (14.10) ਤੋਂ ਸਾਨੂੰ ਪ੍ਰਾਪਤ ਹੁੰਦਾ ਹੈ

$$V_o = \Delta V_{CE} = - \beta_{ac} R_L \Delta I_B$$

ਐਮਪਲੀਫਾਇਅਰ ਦਾ ਵੋਲਟੇਜ ਗੇਨ ਹੈ

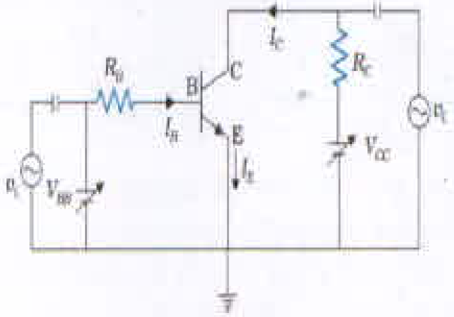
$$Av = V_o/V_i = \Delta V_{CE} / r\Delta I_B$$
$$= - \beta_{ac} R_L / r \quad (14.18)$$

ਰਿਣਾਤਮਕ ਚਿਨ੍ਹ ਇਹ ਦਰਸਾਉਂਦਾ ਹੈ ਕਿ ਆਉਟਪੁਟ ਵੋਲਟੇਜ ਦੇ ਉਲਟ ਹੈ।

ਟ੍ਰਾਂਜਿਸਟਰ ਕਰੈਕਟਰਿਸਟਿਕ ਦੀ ਉਪਰੋਕਤ ਵਿਆਖਿਆ ਵਿੱਚ ਅਸੀਂ ਇਹ ਦੇਖਿਆ ਹੈ ਕਿ CE ਕਨਫਿਗਰੇਸ਼ਨ ਵਿੱਚ ਕਰੰਟ ਗੇਨ β_{ac} ਹੁੰਦਾ ਹੈ। ਇਸ ਵਿੱਚ ਅਸੀਂ ਵੋਲਟੇਜ ਗੇਨ Av ਵੀ ਦੇਖਿਆ ਹੈ। ਇਸ ਲਈ ਅਸੀਂ ਸ਼ਕਤੀ ਗੇਨ (power gain) A_p ਨੂੰ ਕਰੰਟ ਗੇਨ ਅਤੇ ਵੋਲਟੇਜ ਗੇਨ ਦੇ ਗੁਣਨਫਲ ਦੇ ਰੂਪ ਵਿੱਚ ਦਰਸਾ ਸਕਦੇ ਹਾਂ। ਗਣਿਤਕ ਰੂਪ ਵਿੱਚ

$$Ap = \beta_{ac} \times Av \quad (14.19)$$

ਕਿਉਂਕਿ β_{ac} ਅਤੇ Av ਦੇ ਮਾਨ 1 ਤੋਂ ਵੱਧ ਹਨ, ਇਸ ਲਈ ਸਾਨੂੰ ac ਪਾਵਰ ਗੇਨ ਪ੍ਰਾਪਤ ਹੁੰਦੀ ਹੈ। ਜਦੋਂਕਿ ਸਾਨੂੰ ਇਹ ਪਤਾ ਹੋਣਾ ਚਾਹੀਦਾ ਹੈ ਕਿ ਟ੍ਰਾਂਜਿਸਟਰ ਕੋਈ ਸ਼ਕਤੀ ਪੈਦਾ ਕਰਨ ਵਾਲੀ ਯੁਕਤੀ ਨਹੀਂ ਹੈ। ਆਉਟਪੁਟ ਤੇ ਉੱਚ ac ਸ਼ਕਤੀ ਦੇ ਲਈ ਜ਼ਰੂਰੀ ਊਰਜਾ ਬੈਟਰੀ ਦੁਆਰਾ ਪ੍ਰਦਾਨ ਕੀਤੀ ਜਾਂਦੀ ਹੈ।



ਚਿੱਤਰ 14.32 CE ਟਰਾਂਜਿਸਟਰ ਐਮਲੀਫਾਇਅਰ ਦਾ ਇੱਕ ਸਰਲ ਸਰਕਟ

ਉਦਾਹਰਣ 14.9 ਚਿੱਤਰ 14.31(a) ਵਿੱਚ ਪਾਵਰ ਸਪਲਾਈ V_{BB} ਵਿੱਚ 0 V ਤੋਂ 5.0 v ਤੱਕ ਪਰਿਵਰਤਨ ਕੀਤਾ ਜਾ ਸਕਦਾ ਹੈ। Si ਟ੍ਰਾਂਜਿਸਟਰ ਦੇ ਲਈ β_{dc} = 250 ਅਤੇ R_B = 100 k Ω , R_C = 1 k Ω ਹੈ। ਇਹ ਮੰਨਦੇ ਹੋਏ ਕਿ ਜਦੋਂ ਟ੍ਰਾਂਜਿਸਟਰ ਸੰਤ੍ਰਿਪਤ ਅਵਸਥਾ ਵਿੱਚ ਹੈ ਤਾਂ V_{CE} = 0V , V_{BE} = 0.8V. (a) ਉਹ ਨਿਊਨਤਮ ਆਧਾਰ ਕਰੰਟ ਪਤਾ ਕਰੋ ਜਿਸ ਤੇ ਟ੍ਰਾਂਜਿਸਟਰ ਸੰਤ੍ਰਿਪਤ ਅਵਸਥਾ ਵਿੱਚ ਪੁੱਜ ਜਾਵੇਗਾ। (b) ਇਸ

ਪ੍ਰਕਾਰ V1 ਦਾ ਉਹ ਮਾਨ ਜਿਸ ਵਿੱਚ ਟ੍ਰਾਂਜਿਸਟਰ ਸਵਿਚ ਆਫ ਦੀ ਤਰ੍ਹਾਂ ਕਾਰਜ ਕਰੇਗਾ। (c) V_i ਦੀ ਉਹ ਰੇਂਜ ਪਤਾ ਕਰੋ ਜਿਸ ਵਿੱਚ ਟ੍ਰਾਂਜਿਸਟਰ 'ਸਵਿਚ ਆਫ' ਅਤੇ 'ਸਵਿਚ ਆਨ' ਦੀ ਸਥਿਤੀ ਵਿੱਚ ਰਹਿੰਦਾ ਹੈ।

ਹੱਲ:- ਦਿੱਤਾ ਹੋਇਆ ਹੈ ਕਿ ਸੰਤ੍ਰਿਪ ਅਵਸਥਾ ਵਿੱਚ

$V_{CE} = 0\,V, \qquad V_{BE} = 0.8\,V$

$V_{CE} = V_{CC} - I_C R_C$

$I_C = V_{CC} / R_C = 5.0V / 1.0K\,\Omega = 5.0\,mA$

ਇਸ ਲਈ $I_B = I_C/\beta = 5.0\,mA/250 = 20\,\mu A$

ਉਹ ਇਨਪੁਟ ਵੋਲਟੇਜ ਜਿਸ ਤੇ ਟ੍ਰਾਂਜਿਸਟਰ ਸੰਤ੍ਰਿਪ ਅਵਸਥਾ ਪ੍ਰਾਪਤ ਕਰ ਲੈਂਦਾ ਹੈ

$V_{IH} = V_{BB} = I_B R_B + V_{BE}$

$= 20\mu A \times 100\,k\Omega + 0.8V = 2.8\,V$

ਉਹ ਇਨਪੁਟ ਵੋਲਟੇਜ ਜਿਸ ਤੋ ਘੱਟ ਟ੍ਰਾਂਜਿਸਟਰ ਕੱਟ ਆਫ ਅਵਸਥਾ ਵਿੱਚ ਰਹਿੰਦਾ ਹੈ।

$V_{IL} = 0.6\,V, \; V_{IH} = 2.8\,V$

0.0V, 0.6 V ਦੇ ਵਿੱਚ ਟ੍ਰਾਂਜਿਸਟਰ 'ਸਵਿਚ ਆਫ' ਅਵਸਥਾ ਵਿੱਚ ਰਹੇਗਾ। 2.8V ਅਤੇ 5.0V ਦੇ ਵਿੱਚ ਇਹ 'ਸਵਿੱਚ ਆਨ' ਅਵਸਥਾ ਵਿੱਚ ਰਹੇਗਾ।

ਧਿਆਨ ਦਿਓ, ਜਦੋ I_B ਦਾ ਮਾਨ 0.0mA ਤੋਂ 20mA ਦੇ ਵਿੱਚ ਪਰਿਵਰਤਿਤ ਹੁੰਦਾ ਹੈ, ਤਾਂ ਟ੍ਰਾਂਜਿਸਟਰ ਕਿਰਿਆਸ਼ੀਲ ਅਵਸਥਾ ਵਿੱਚ ਹੁੰਦਾ ਹੈ। ਇਸ ਰੇਂਜ ਵਿੱਚ, $I_C = \beta I_B$ ਮੰਨਣਯੋਗ ਹੁੰਦਾ ਹੈ। ਸੰਤ੍ਰਿਪਤ ਅਵਸਥਾ ਰੇਂਜ ਵਿੱਚ I_C d" βI_B

ਉਦਾਹਰਣ 14.10 ਕਿਸੇ CE ਟ੍ਰਾਂਜਿਸਟਰ ਐਮਪਲੀਫਾਇਅਰ ਦੇ ਲਈ 2.0kΩ ਦੇ ਉਤਸਰਜਕ ਪ੍ਰਤੀਰੋਧਕ ਦੇ ਲਈ ਸਿਰਿਆਂ ਤੇ 2.0V ਹੈ। ਮੰਨ ਲਉ ਟ੍ਰਾਂਜਿਸਟਰ ਦਾ ਕਰੰਟ ਐਮਪਲੀਫਿਕੇਸ਼ਨ ਫੈਕਟਰ 100 ਹੈ। ਜੇ dc ਦਾ ਆਧਾਰ ਕਰੰਟ ਦਾ ਮਾਨ ਸਿਗਨਲ ਕਰੰਟ ਦਾ 10 ਗੁਣਾ ਹੁੰਦਾ ਹੈ, ਤਾਂ 2.0 V ਦੀ ਆਪੂਰਤੀ V_{BB} ਲੜੀਵੱਧ ਵਿੱਚ ਜੋੜੇ ਪ੍ਰਤੀਰੋਧਕ R_B ਦਾ ਮਾਨ ਹੋਣਾ ਚਾਹੀਦਾ। ਸੰਗ੍ਰਹਿਕ ਪ੍ਰਤੀਰੋਧ ਦੇ ਸਿਰਿਆਂ ਤੇ dc ਪੁਟੈਂਸ਼ਲ ਅੰਤਰ ਵੀ ਪਤਾ ਕਰੋ। (ਚਿੱਤਰ 14.32)

ਹੱਲ:- ਆਉਟਪੁਟ ਵੋਲਟੇਜ 2.0V ਇਸਲਈ ac ਸੰਗ੍ਰਹਿਕ ਕਰੰਟ $i_C = 2.0/2000 = 1.0\,mA$

ਇਸ ਲਈ ਆਧਾਰ ਵਿੱਚੋ ਲੰਘਣ ਵਾਲਾ ਸਿਗਨਲ ਕਰੰਟ $i_B = i_C/\beta = 1.0mA/100 = 0.010mA$

dc ਆਧਾਰ ਕਰੰਟ = $10 \times 0.010 = 0.10\,mA$

ਸਮੀਕਰਣ 14.16, $R_B = (V_{BB} - V_{BE})/I_B$ ਇਹ ਮੰਨਦੇ ਹੋਏ ਕਿ $V_{BE} = 0.6\,V$

$R_B = (2.0 - 0.6)/0.10 = 14k\,\Omega$

D_c ਸੰਗ੍ਰਹਿਕ ਕਰੰਟ $I_C = 100 \times 0.10 = 10\,mA$

14.9.5 ਫੀਡਬੈਕ ਐਮਪਲੀਫਾਇਅਰ ਅਤੇ ਟ੍ਰਾਂਜਿਸਟਰ ਆਸੀਲੇਟਰ (feedback amplifier and transistor oscillator)

ਅਸੀਂ ਦੇਖਿਆ ਹੈ ਕਿ ਕਿਸੇ ਐਮਪਲੀਫਾਇਅਰ ਵਿੱਚ ਇੱਕ ਸੀਨੋਸਾਇਡਲ ਇਨਪੁਟ ਸਿਗਨਲ ਪ੍ਰਵੇਸ਼ ਕੀਤਾ ਜਾਂਦਾ ਹੈ ਤਾਂ ਉਹ ਐਮਪਲੀਫਾਈਡ ਸਿਗਨਲ ਦੇ ਰੂਪ ਵਿੱਚ ਬਾਹਰ ਨਿਕਲਦਾ ਹੈ। ਇਸ ਦਾ ਅਰਥ ਇਹ ਹੈ ਕਿ *ਐਮਪਲੀਫਾਇਅਰ ਦੇ ਆਉਟਪੁਟ ਵਿੱਚ ac ਸਿਗਨਲ ਪ੍ਰਾਪਤ ਕਰਨ ਲਈ ਇੱਕ ਬਾਹਰੀ ਇਨਪੁਟ ਸਿਗਨਲ ਜ਼ਰੂਰੀ ਹੈ।* ਕਿਸੇ ਆਸੀਲੇਟਰ ਵਿੱਚ ਬਾਹਰੀ ਇਨਪੁਟ ਸਿਗਨਲ ਲਗਾਏ ਬਿਨਾਂ ਹੀ ਸਾਨੂੰ ac ਆਉਟਪੁਟ ਪ੍ਰਾਪਤ ਹੁੰਦੀ ਹੈ। ਦੂਸਰੇ ਸ਼ਬਦਾਂ ਵਿੱਚ ਆਸੀਲੇਟਰ ਦਾ ਆਉਟਪੁਟ ਸਿਗਨਲ *ਆਪਣੇ ਆਪ ਬਣਿਆ (self sustained)* ਰਹਿੰਦਾ ਹੈ। ਅਜਿਹਾ ਪ੍ਰਾਪਤ ਕਰਨ ਲਈ ਇੱਕ ਐਮਪਲੀਫਾਇਅਰ ਹੀ ਲਿਆ ਜਾਂਦਾ ਹੈ। ਆਉਟਪੁਟ ਸਿਗਨਲ ਦਾ ਇੱਕ ਭਾਗ ਅਰੰਭਿਕ ਸਿਗਨਲ ਦੀ *ਕਲਾ (phase)* ਵਿੱਚ ਹੀ ਇਨਪੁਟ ਨੂੰ ਵਾਪਸ ਫੀਡਬੈਕ ਕਰ ਦਿੱਤਾ ਜਾਂਦਾ ਹੈ। ਇਸ ਪ੍ਰਕਿਰਿਆ ਨੂੰ *ਧਨਾਤਮਕ ਫੀਡਬੈਕ* (positive feedback) ਕਹਿੰਦੇ ਹਨ, ਜਿਵੇਂ ਚਿੱਤਰ 14.33(a) ਵਿੱਚ ਦਿਖਾਇਆ ਗਿਆ ਹੈ। ਫੀਡਬੈਕ ਨੂੰ *ਇਨਡਕਟਿਵ ਕਪਲਿੰਗ (inductive coupling)* (ਆਪਸੀ ਪ੍ਰੇਰਕਤਾ ਦੁਆਰਾ, Mutual induction) ਜਾਂ LC ਜਾਂ RC ਸਰਕਟਾਂ

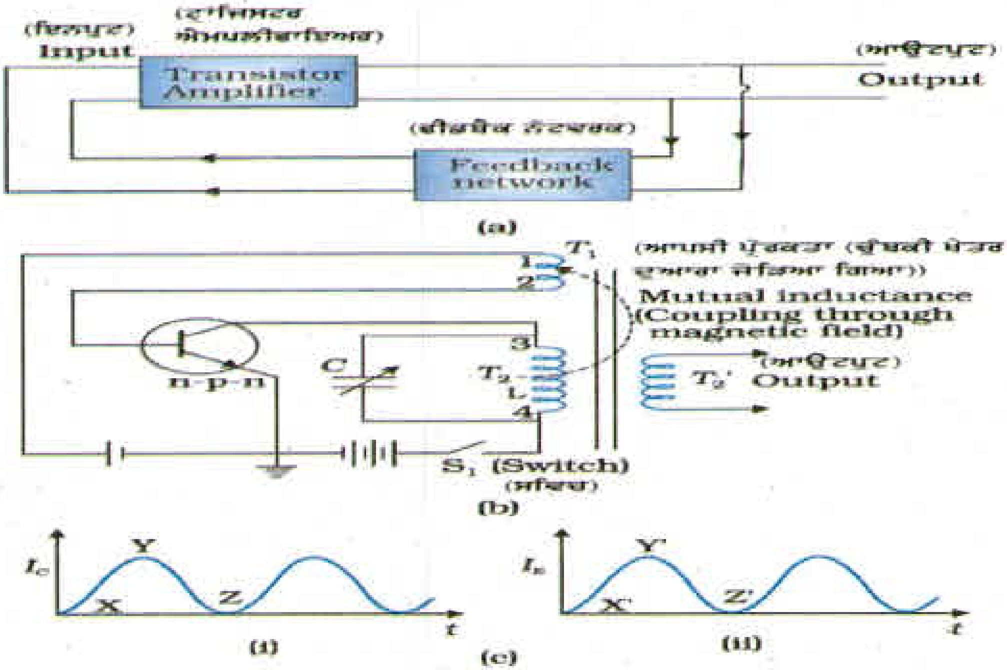
ਦੁਆਰਾ ਪ੍ਰਾਪਤ ਕੀਤਾ ਜਾ ਸਕਦਾ ਹੈ। ਵੱਖ ਵੱਖ ਪ੍ਰਕਾਰ ਦੇ ਆਸੀਲੇਟਰਾਂ ਤੋਂ ਆਉਟਪੁਟ ਨੂੰ ਇਨਪੁਟ ਨਾਲ ਜੋੜਣ ਲਈ ਵੱਖ ਵੱਖ ਵਿਧੀਆਂ (ਫੀਡਬੈਕ ਸਰਕਟ) ਦੀ ਵਰਤੋਂ ਕੀਤੀ ਜਾਂਦੀ ਹੈ। ਇਸ ਤੋਂ ਇਲਾਵਾ ਕਿਸੇ ਨਿਸ਼ਚਿਤ ਆਵ੍ਰਿਤੀ ਤੇ ਡੋਲਨ ਪ੍ਰਾਪਤ ਕਰਨ ਦੇ ਲਈ ਢੁਕਵੇਂ ਅਨੁਨਾਦੀ (resonant) ਸਰਕਟ ਦੀ ਵਰਤੋਂ ਕੀਤੀ ਜਾਂਦੀ ਹੈ। ਆਸੀਲੇਟਰ ਦੀ ਕਿਰਿਆ ਨੂੰ ਸਮਝਣ ਦੇ ਲਈ ਆਓ ਚਿੱਤਰ 14.33(b) ਵਿੱਚ ਦਿਖਾਏ ਗਏ ਸਰਕਟ ਤੇ ਵਿਚਾਰ ਕਰੀਏ। ਇੱਕ ਕੁੰਡਲੀ (T_1) ਤੋਂ ਦੂਸਰੀ ਕੁੰਡਲੀ (T_2) ਵਿੱਚ ਇਨਡਕਟਿਵ ਕਪਲਿੰਗ ਦੁਆਰਾ ਫੀਡਬੈਕ ਪੂਰਾ ਕੀਤਾ ਜਾਂਦਾ ਹੈ। ਧਿਆਨ ਦੇਣ ਯੋਗ ਗੱਲ ਇਹ ਹੈ ਕਿ ਇਥੇ ਕੁੰਡਲੀਆਂ T_1 ਤੇ T_2 ਇੱਕ ਹੀ ਕੋਰ ਤੇ ਲਪੇਟੀਆਂ ਹੋਈਆਂ ਹਨ ਅਤੇ ਇਸ ਲਈ ਆਪਣੇ ਆਪਸੀ ਪ੍ਰੇਰਕਤਾ ਦੁਆਰਾ (mutual induction) ਇਨਡਕਟੀਵਲੀ ਕਪਲਡ (inductively coupled) ਹਨ। ਇੱਕ ਐਮਪਲੀਫਾਇਅਰ ਦੀ ਤਰ੍ਹਾਂ ਹੀ, ਆਧਾਰ ਉਤਸਰਜਕ ਜੰਕਸ਼ਨ ਫਾਰਵਰਡ ਬਾਇਸ ਵਿੱਚ ਰਹਿੰਦਾ ਹੈ ਜਦੋਂਕਿ ਆਧਾਰ ਸੰਗ੍ਰਹਿਕ ਜੰਕਸ਼ਨ ਰਿਵਰਸ ਬਾਇਸ ਵਿੱਚ ਰਹਿੰਦਾ ਹੈ। ਸੁਖਾਲੇਪਣ ਲਈ, ਜਿਹੜੇ ਵਿਸਤ੍ਰਿਤ ਬਾਇਸ ਸਰਕਟ ਅਸਲ ਵਿੱਚ ਇਸਤੇਮਾਲ ਕੀਤੇ ਜਾਂਦੇ ਹਨ, ਉਹਨਾਂ ਨੂੰ ਇਥੇ ਨਹੀਂ ਦਰਸਾਇਆ ਗਿਆ ਹੈ।

ਹੁਣ ਅਸੀਂ ਇਹ ਸਮਝਣ ਦੀ ਕੋਸ਼ਿਸ ਕਰਾਂਗੇ ਕਿ ਡੋਲਨਾਂ ਕਿਸ ਤਰ੍ਹਾਂ ਬਣਦੀਆਂ ਹਨ। ਮੰਨ ਲਓ ਕਿ ਸਵਿੱਚ S_1 ਨੂੰ *ਆਨ ਕੀਤਾ* ਜਾਂਦਾ ਹੈ ਤਾਂ ਕਿ ਪਹਿਲੀ ਬਾਰ ਢੁਕਵੀਂ ਬਾਇਸ ਪ੍ਰਦਾਨ ਕੀਤੀ ਜਾ ਸਕੇ। ਸਪਸ਼ਟ ਤੌਰ ਤੇ ਟ੍ਰਾਂਜਿਸਟਰ ਵਿੱਚ ਸੰਗ੍ਰਹਿਕ ਕਰੰਟ ਦੀ ਇੱਕ ਤੇਜ਼ ਲਹਿਰ (Surge) ਵਗੇਗੀ। ਇਹ ਕਰੰਟ ਕੁੰਡਲੀ T_2 ਵਿਚੋਂ ਲੰਘ ਕੇ ਜਾਂਦਾ ਹੈ ਜਿਸਦੇ ਸਿਰਿਆਂ ਨੂੰ ਚਿੱਤਰ 14.33(b) ਵਿੱਚ ਸੰਖਿਆ 3 ਅਤੇ 4 ਦਿੱਤੀ ਗਈ ਹੈ। ਇਹ ਕਰੰਟ ਆਪਣੇ ਪੂਰੇ ਆਯਾਮ (amplitude) ਤੇ ਤਤਕਾਲ ਨਹੀਂ ਪੁੱਜ ਸਕਦਾ, ਬਲਕਿ X ਤੋਂ Y ਤੱਕ ਹੌਲੀ ਹੌਲੀ ਵਧਦਾ ਹੈ, ਜਿਵੇਂ ਚਿੱਤਰ 14.33(c) (i) ਵਿੱਚ ਦਿਖਾਇਆ ਗਿਆ ਹੈ। ਕੁੰਡਲੀ T_2 ਅਤੇ T_1 ਦੇ ਵਿੱਚ ਇਨਡਕਟਿਵ ਕਪਲਿੰਗ ਦੇ ਕਾਰਨ ਉਤਸਰਜਕ ਸਰਕਟ ਵਿੱਚ ਇੱਕ ਕਰੰਟ ਵੱਗਣ ਲਗਦਾ ਹੈ (ਧਿਆਨ ਦਿਓ ਕਿ ਅਸਲ ਵਿੱਚ ਇਹੀ ਇਨਪੁਟ ਤੋਂ ਆਉਟਪੁਟ ਨੂੰ ਫੀਡਬੈਕ ਹੈ)। ਧਨਾਤਮਕ ਫੀਡਬੈਕ ਦੇ ਕਾਰਨ T_1 ਵਿੱਚ ਇਹ ਕਰੰਟ (ਉਤਸਰਜਕ ਕਰੰਟ) ਵੀ X ਤੋਂ X' ਤੱਕ ਵਧਦਾ ਹੈ। [ਚਿੱਤਰ 14.33 (c) (ii) ਦੇਖੋ] ਸੰਗ੍ਰਹਿਕ ਸਰਕਟ ਵਿੱਚ ਜੁੜੀ ਹੋਈ ਕੁੰਡਲੀ T_2 ਵਿੱਚ ਕਰੰਟ (ਸੰਗ੍ਰਹਿਕ ਕਰੰਟ) Y ਮਾਨ ਤੇ ਪੁੱਜਦੀ ਹੈ ਤਾਂ ਟ੍ਰਾਂਜਿਸਟਰ *ਸੰਤ੍ਰਿਪਤ* ਹੋ ਜਾਂਦਾ ਹੈ। ਇਸਦਾ ਅਰਥ ਇਹ ਹੈ ਕਿ ਇਸ ਸਮੇਂ ਸੰਗ੍ਰਹਿਕ ਕਰੰਟ ਆਪਣੇ ਅਧਿਕਤਮ ਮਾਨ ਤੇ ਹੈ, ਅਤੇ ਹੁਣ ਹੋਰ ਨਹੀਂ ਵੱਧ ਸਕਦਾ।

ਕਿਉਂਕਿ ਹੁਣ ਸੰਗ੍ਰਹਿਕ ਕਰੰਟ ਵਿੱਚ ਹੋਰ ਪਰਿਵਰਤਨ ਨਹੀਂ ਹੋ ਰਿਹਾ ਹੈ,ਇਸਲਈ T_2 ਦੇ ਨੇੜੇ ਚੁੰਬਕੀ ਖੇਤਰ ਵਧਣਾ ਬੰਦ ਹੋ ਜਾਂਦਾ ਹੈ। ਜਿਵੇਂ ਹੀ ਖੇਤਰ ਸਥਿਰ ਹੋ ਜਾਵੇਗਾ, ਉਸ ਸਮੇਂ ਹੀ T_2 ਤੋਂ T_1 ਵਿੱਚ ਫੀਡਬੈਕ ਰੁਕ ਜਾਵੇਗੀ। ਫੀਡਬੈਕ ਬੰਦ ਹੋਣ ਤੇ ਉਤਸਰਜਕ ਕਰੰਟ ਘੱਟ ਹੋਣਾ ਸ਼ੁਰੂ ਹੋ ਜਾਂਦਾ ਹੈ। ਨਤੀਜੇ ਵਜੋਂ, ਸੰਗ੍ਰਹਿਕ ਕਰੰਟ Y ਤੋਂ Z ਵੱਲ ਘਟਦਾ ਹੈ [ਚਿੱਤਰ 14.33 (c) (i)]। ਪਰ, ਸੰਗ੍ਰਹੀ ਕਰੰਟ ਦੇ ਘਟਣ ਦੇ ਕਾਰਨ ਕੁੰਡਲੀ T_2 ਦੇ ਨੇੜੇ ਚੁੰਬਕੀ ਖੇਤਰ ਦਾ ਖੈ ਸ਼ੁਰੂ ਹੋ ਜਾਂਦਾ ਹੈ। ਇਸ ਤਰ੍ਹਾਂ T_1 ਨੂੰ T_2 ਵਿੱਚ ਘਟਦਾ ਹੋਇਆ ਖੇਤਰ ਦਿਖਦਾ ਹੈ (ਅਰੰਭਿਕ ਸਟਾਰਟ ਕਿਰਿਆ ਦੇ ਸਮੇਂ ਜਦੋਂ ਖੇਤਰ ਵੱਧ ਰਿਹਾ ਸੀ, ਤੋਂ ਇਹ ਕਿਰਿਆ ਬਿਲਕੁਲ ਉਲਟ ਹੈ)। ਇਸਦੇ ਕਾਰਨ ਉਤਸਰਜ ਕਰੰਟ ਉਸ ਸਮੇਂ ਤੱਕ ਹੋਰ ਘਟਦਾ ਹੈ ਜਦੋਂ ਤੱਕ ਇਹ Z^1 ਤੇ ਨਾ ਪੁੱਜ ਜਾਵੇ ਜਦੋਂ ਟ੍ਰਾਂਜਿਸਟਰ ਕਟ ਆਫ ਹੋ ਜਾਏ। ਇਸ ਦਾ ਅਰਥ ਹੈ ਕਿ I_E ਅਤੇ I_C ਦੋਨੋਂ ਕਰੰਟਾਂ ਦਾ ਪ੍ਰਵਾਹ ਰੁੱਕ ਜਾਂਦਾ ਹੈ। ਇਸਲਈ ਟ੍ਰਾਂਜਿਸਟਰ ਆਪਣੀ ਅੰਰਭਿਕ ਅਵਸਥਾ (ਜਦੋਂ ਸ਼ਕਤੀ ਪਹਿਲੀ ਬਾਰ ਆਨ ਕੀਤੀ ਗਈ ਸੀ) ਵਿਚ ਮੁੜ ਆਂਦਾ ਹੈ। ਇਸਦੇ ਬਾਦ ਪੂਰੀ ਪ੍ਰਕਿਰਿਆ ਆਪਣੇ ਆਪ ਨੂੰ ਦੁਹਰਾਉਂਦੀ ਹੈ। ਅਰਥਾਤ, ਟ੍ਰਾਂਜਿਸਟਰ ਪਹਿਲਾਂ ਸੰਤ੍ਰਿਪਤ ਅਵਸਥਾ ਵਿੱਚ ਜਾਂਦਾ ਹੈ, ਫਿਰ ਕਟ ਆਫ ਅਤੇ ਫਿਰ ਵਾਪਿਸ ਆਉਣ ਤੱਕ ਦੀ ਕਿਰਿਆ ਵਿੱਚ ਲਗਿਆ ਸਮਾਂ ਟੈਂਕ ਸਰਕਟ (tank circuit) ਜਾਂ ਟਿਊਨਡ ਸਰਕਟ (Tuned circuit) (ਕੁੰਡਲੀ T_2 ਦੀ ਇਨਡਕਟੈਂਸ L ਅਤੇ C ਇਸਦੇ ਸਮਾਂਤਰ ਵਿੱਚ ਜੋੜੇ ਹਨ) ਦੇ ਸਥਿਰ ਅੰਕਾਂ ਤੇ ਨਿਰਭਰ ਕਰਦਾ ਹੈ। ਇਸ ਟਿਊਸਡ ਸਰਕਟ ਦੀ ਅਨੁਨਾਦੀ ਆਵ੍ਰਿਤੀ v ਹੀ ਉਹ ਆਵ੍ਰਿਤੀ ਹੈ ਜੋ ਨਿਰਧਾਰਤ ਕਰਦੀ ਹੈ ਕਿ ਡੋਲਨ ਕਿਸ ਆਵ੍ਰਿਤ ਤੇ ਡੋਲਣ ਕਰੇਗਾ।

$$v = \left(\frac{1}{2\pi\sqrt{LC}}\right) \qquad (14.20)$$

ਚਿੱਤਰ 14.33 (b) ਦੇ ਸਰਕਟ ਵਿੱਚ ਟੈਂਕ ਜਾਂ ਟਿਊਨਸਡ ਸਰਕਟ ਸੰਗ੍ਰਹਿਕ ਵੱਲ ਜੋੜਿਆ ਗਿਆ ਹੈ। ਇਸਲਈ ਇਸ ਨੂੰ *ਟਿਊਨਡ ਸੰਗ੍ਰਹਿਕ ਆਸੀਲੇਟਰ* (tuned collector oscillator) ਕਹਿੰਦੇ ਹਨ। ਜੇ ਟਿਊਨਡ ਸਰਕਟ ਆਧਾਰ ਵੱਲ

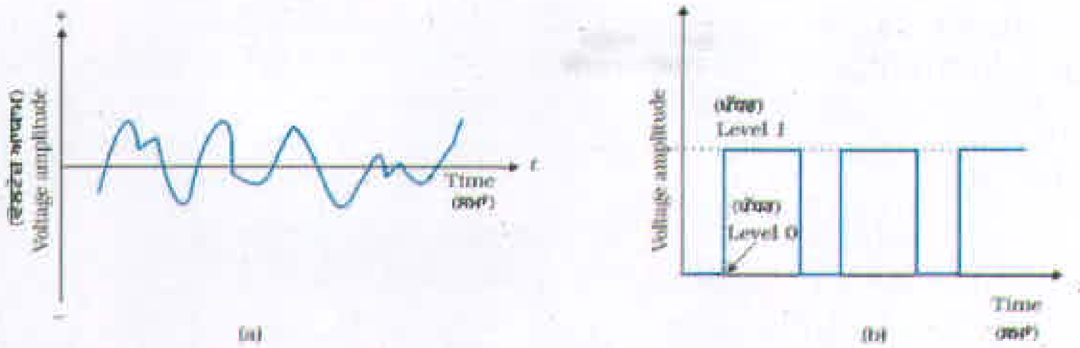


ਚਿੱਤਰ 14.33 ਧਨਾਤਮਕ ਫੀਰਬੈਕ ਵਾਲੇ ਇੱਕ ਟ੍ਰਾਂਜਿਸਟਰ ਐਮਪਲੀਫਾਇਅਰ ਦਾ ਆਸੀਲੇਟਰ ਦੇ ਰੂਪ ਵਿੱਚ ਕਿਰਿਆ ਕਰਨ ਦਾ ਸਿਧਾਂਤ (b) ਇੱਕ ਸਰਲ LC ਆਸੀਲੇਟਰ (c) ਇਨਡਕਟਿਵ ਕਪਲਿੰਗ ਕਾਰਨ ਕਰੰਟ ic ਤੇ ie ਦਾ ਵਧਨਾ ਤੇ ਘਟਨਾ (ਦਾ ਨਿਰਮਾਣ)

ਹੋਵੇ ਤਾਂ ਇਸਨੂੰ *ਟਿਊਨਡ ਆਧਾਰ ਆਸੀਲੇਟਰ* (tuned base oscillator) ਕਹਾਂਗੇ। ਕਈ ਦੂਸਰੀ ਤਰ੍ਹਾਂ ਦੇ ਟੈਂਕ ਸਰਕਟ (ਜਿਵੇਂ RC) ਜਾਂ ਫੀਡਬੈਕ ਸਰਕਟ ਵੀ ਹੁੰਦੇ ਹਨ ਜਿਹਨਾਂ ਤੋਂ ਵੱਖ-ਵੱਖ ਤਰ੍ਹਾਂ ਦੇ ਆਸੀਲੇਟਰ ਬਣਦੇ ਹਨ ਜਿਵੇਂ ਕਾਲਪਿਟ ਆਸੀਲੇਟਰ, ਹਾਰਟਲੇ ਆਸੀਲੇਟਰ, RC ਆਸੀਲੇਟਰ ਆਦਿ।

14.10 ਅੰਕਕ ਇਲੈਕਟ੍ਰਾਨਕੀ ਅਤੇ ਤਰਕ (ਲਾਜੀਕ) ਗੇਟ (Digital electrons and logic gates)

ਪਿਛਲੇ ਸੈਕਸ਼ਨਾਂ ਵਿੱਚ ਜਿਹੜੇ ਐਮਪਲੀਫਾਇਅਰਾਂ, ਆਸੀਲੇਟਰਾਂ ਵਰਗੇ ਇਲੈਕਟ੍ਰਾਨਕੀ ਸਰਕਟਾਂ ਨਾਲ ਤੁਹਾਡਾ ਪਰੀਚੇ ਕਰਵਾਇਆ ਗਿਆ ਸੀ ਉਹਨਾਂ ਵਿੱਚ ਵੋਲਟੇਜ਼ ਜਾਂ ਬਿਜਲਈ ਕਰੰਟਾਂ ਦੇ ਸਿਗਨਲ ਲਗਾਤਾਰ ਕਾਲ-ਪਰਿਵਰਤਨਸ਼ੀਲ ਵੋਲਟੇਜਾਂ ਜਾਂ ਕਰੰਟਾਂ ਦੇ ਰੂਪ ਵਿੱਚ ਸੀ। ਇਸ ਪ੍ਰਕਾਰ ਦੇ ਸਿਗਨਲਾਂ ਨੂੰ *ਨਿਰੰਤਰ ਜਾਂ ਅਨੁਰੂਪ (ਐਨਾਲੌਗ Analogue) ਸਿਗਨਲ* ਕਹਿੰਦੇ ਹਨ। ਚਿੱਤਰ 14.34 (a) ਵਿੱਚ ਇੱਕ ਅਜਿਹਾ ਹੀ ਨਮੂਨੇ ਦਾ ਐਨਾਲੌਗ ਸਿਗਨਲ ਦਰਸਾਇਆ ਗਿਆ ਹੈ। ਚਿੱਤਰ 14.34 (b) ਵਿੱਚ ਇੱਕ ਪਲਸ ਤਰੰਗ ਰੂਪ (pulse wave form) ਦਰਸਾਇਆ ਗਿਆ ਹੈ ਜਿਸ ਵਿੱਚ ਵੋਲਟੇਜ਼ ਦੇ ਸਿਰਫ ਡਿਸਕ੍ਰੀਟ (discrete) ਮਾਨ ਹੀ ਸੰਭਵ ਹਨ। ਇਸ ਪ੍ਰਕਾਰ ਦੇ ਸਿਗਨਲਾਂ ਨੂੰ ਦਰਸਾਉਣ ਲਈ ਦੋ ਆਧਾਰ ਵਾਲੇ ਅੰਕਾਂ (binary number) ਦੀ ਵਰਤੋਂ ਸਰਲ ਹੁੰਦੀ ਹੈ। ਦੋ ਆਧਾਰੀ ਅੰਕਣ ਪ੍ਰਣਾਲੀ ਵਿੱਚ ਸਿਰਫ ਦੋ ਹੀ ਅੰਕ '0' (ਜਿਵੇਂ 0 V) ਅਤੇ '1' (ਜਿਵੇਂ, 5V) ਹੁੰਦੇ ਹਨ। ਅੰਕਕ ਇਲੈਕਟ੍ਰਾਨਕੀ ਵਿੱਚ ਅਸੀਂ ਸਿਰਫ, ਚਿੱਤਰ 14.34 (a) ਵਿੱਚ ਦਰਸਾਏ ਅਨੁਸਾਰ, ਇਹਨਾਂ ਹੀ ਦੋ ਵੋਲਟੇਜ਼ ਪੱਧਰਾਂ ਦੀ ਵਰਤੋਂ ਕਰਦੇ ਹਾਂ। ਇਹਨਾਂ ਸਿਗਨਲਾਂ ਨੂੰ *ਅੰਕੀ ਸਿਗਨਲ (ਡਿਜੀਟਲ ਸਿਗਨਲ,digital signal)* ਕਹਿੰਦੇ ਹਨ। ਅੰਕੀ ਸਰਕਟਾਂ ਵਿੱਚ ਇਨੱਪੁਟ ਅਤੇ ਆਉਟਪੁਟ ਵੋਲਟੇਜਾਂ ਦੇ ਸਿਰਫ ਦੋ ਮਾਨਾਂ ਦੀ ਹੀ (ਜਿਹਨਾਂ ਨੂੰ 0 ਅਤੇ 1 ਨਾਲ ਦਰਸਾਇਆ ਜਾਂਦਾ ਹੈ) ਵਰਤੋਂ ਦੀ ਆਗਿਆ ਹੈ।

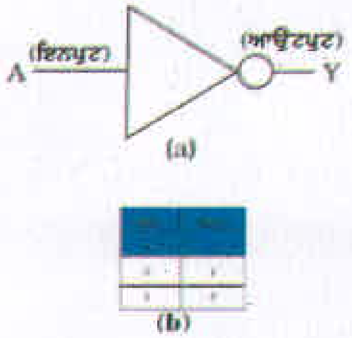


ਚਿੱਤਰ 14.34 (a) ਐਨਾਲੋਗ ਸਿਗਨਲ (b) ਡਿਜੀਟਲ ਸਿਗਨਲ

ਇਸ ਸੈਕਸ਼ਨ ਦਾ ਉਦੇਸ਼ ਅੰਕਕ ਇਲੈਕਟ੍ਰਾਨਕੀ (digital electronics) ਨੂੰ ਸਮਝਨ ਲਈ ਪਹਿਲਾਂ ਕਦਮ ਪ੍ਰਦਾਨ ਕਰਨਾ ਹੈ। ਇਥੇ ਅਸੀਂ ਆਪਣੇ ਅਧਿਐਨ ਨੂੰ ਅੰਕਕ ਇਲੈਕਟ੍ਰਾਨਕੀ ਦੇ ਕੁਝ ਮੂਲਭੂਤ ਰਚਨਾਖੰਡਾਂ (ਜਿਹਨਾਂ ਨੂੰ ਲਾਜਿਕ ਗੇਟ (logic gate) ਕਹਿੰਦੇ ਹਨ) ਤੱਕ ਹੀ ਸੀਮਤ ਰਖਾਂਗੇ। ਇਹ ਰਚਨਾਖੰਡ ਅੰਕੀ ਸਿਗਨਲਾਂ ਤੇ ਖਾਸ ਢੰਗ ਨਾਲ ਕਿਰਿਆ ਕਰਦੇ ਹਨ। ਲਾਜਿਕ ਗੇਟਾਂ ਦੀ ਵਰਤੋਂ ਕੈਲਕੁਲੇਟਰਾਂ,ਅੰਕੀ ਘੜੀਆਂ (digital watches), ਕੰਪਿਊਟਰਾਂ, ਰੋਬੋਟਾਂ, ਉਦਯੋਗਿਕ ਨਿਯੰਤਰਣ ਪ੍ਰਣਾਲੀਆਂ (industrial control system)) ਅਤੇ ਦੂਰਸੰਚਾਰਾਂ (telecommunication) ਵਿੱਚ ਕੀਤਾ ਜਾਂਦਾ ਹੈ।

ਅੰਕੀ ਸਰਕਟ ਦੇ ਰੂਪ ਵਿੱਚ ਅਸੀਂ ਆਪਣੇ ਘਰਾਂ ਵਿੱਚ ਇਸਤੇਮਾਲ ਹੋਣ ਵਾਲੇ ਸਵਿਚਾਂ ਦੀ ਉਦਾਹਰਣ ਲੈ ਸਕਦੇ ਹਾਂ। ਸਵਿਚ ਦੀ ਸਥਿਤੀ ਦੇ ਅਨੁਸਾਰ ਪ੍ਰਕਾਸ਼ 'ਆਨ' ਜਾਂ 'ਆਫ' ਤੇ ਨਿਰਭਰ ਕਰਦਾ ਹੈ। ਜਦੋਂ ਪ੍ਰਕਾਸ਼ 'ਆਨ' ਹੁੰਦਾ ਹੈ ਤਾਂ ਆਉਟਪੁੱਟ ਮਾਨ '1' ਹੁੰਦਾ ਹੈ ਅਤੇ ਜਦੋਂ ਪ੍ਰਕਾਸ਼ 'ਆਫ' ਹੁੰਦਾ ਹੈ, ਤਾਂ ਆਉਟਪੁੱਟ ਮਾਨ '0' ਹੁੰਦਾ ਹੈ। ਇਨੱਪੁਟ ਪ੍ਰਕਾਸ਼ ਸਵਿਚ ਦੀਆਂ ਸਥਿਤੀਆਂ ਹਨ। ਪ੍ਰਕਾਸ਼ ਨੂੰ ਕਿਰਿਆਸ਼ੀਲ ਬਣਾਉਣ ਦੇ ਲਈ ਸਵਿਚ ਨੂੰ ਜਾਂ ਤਾਂ 'ਆਨ' ਜਾਂ 'ਆਫ' ਦੀਆਂ ਸਥਿਤੀਆਂ ਵਿੱਚ ਰਖਦੇ ਹਾਂ ।

14.10.1 ਲਾਜਿਕ ਗੇਟ (logic gate)



ਚਿੱਤਰ 14.35 (a) ਲਾਜ਼ਿਕ ਪ੍ਰਤੀਕ (b) NOT ਗੇਟ ਦਾ ਟਰੁਥ ਟੇਬਲ

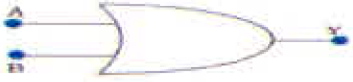
ਗੇਟ ਇੱਕ ਅਜਿਹਾ ਅੰਕੀ ਸਰਕਟ (digital circuit) ਹੁੰਦਾ ਹੈ ਜੋ ਇਨੱਪੁਟ ਅਤੇ ਆਉਟਪੁਟ ਵੋਲਟੇਜਾਂ ਦੇ ਵਿੱਚ ਕਿਸੇ ਨਿਸ਼ਚਿਤ ਤਾਰਕਿਕ ਸੰਬੰਧ ਦਾ ਪਾਲਣ ਕਰਦਾ ਹੈ। ਇਸ ਲਈ ਵਿਆਪਕ ਰੂਪ ਵਿੱਚ ਇਹਨਾਂ ਨੂੰ ਲਾਜਿਕ ਗੇਟ (logic gate) ਕਹਿੰਦੇ ਹਨ। ਗੇਟ ਕਹਿਣ ਦਾ ਕਾਰਨ ਇਹ ਹੈ ਕਿ ਇਹ ਸੂਚਨਾਂ ਦੇ ਪ੍ਰਵਾਹ ਨੂੰ ਨਿਯੰਤਰਿਤ ਕਰਦੇ ਹਨ। ਵਿਆਪਕ ਰੂਪ ਵਿੱਚ ਇਸਤੇਮਾਲ ਕੀਤੇ ਜਾਣ ਵਾਲੇ ਪੰਜ ਲਾਜਿਕ ਗੇਟ NOT, AND, OR, NAND, NOR ਹਨ। ਹਰੇਕ ਲਾਜਿਕ ਗੇਟ ਨੂੰ ਕਿਸੇ ਪ੍ਰਤੀਕ ਦੁਆਰਾ ਦਰਸਾਇਆ ਜਾਂਦਾ ਹੈ ਅਤੇ ਇਸਦੇ ਕਾਰਜ ਨੂੰ ਸੱਚ ਸਾਰਣੀ (truth table) ਦੁਆਰਾ ਪਰਿਭਾਸ਼ਿਤ ਕੀਤਾ ਜਾਂਦਾ ਹੈ ਜੋ ਸਾਰੇ ਮੁਮਕਿਨ ਇਨੱਪੁਟ ਤਰਕ ਪੱਧਰਾਂ ਦੇ ਸੰਯੋਜਨਾਂ ਅਤੇ ਉਹਨਾਂ ਦੇ ਆਪਣੇ ਆਪਣੇ ਆਉਟਪੁਟ ਤਰਕ ਪੱਧਰਾਂ ਨੂੰ ਦਰਸਾਉਂਦੀ ਹੈ। ਟਰੁੱਥ ਟੇਬਲ ਲਾਜਿਕ ਗੇਟਾਂ ਦੇ ਵਿਵਹਾਰ ਨੂੰ ਸਮਝਾਉਣ ਵਿੱਚ ਸਹਾਇਤਾ ਕਰਦੇ ਹਨ। ਇਹਨਾਂ ਲਾਜਿਕ ਗੇਟਾਂ ਨੂੰ ਅਰਧਚਾਲਕ ਯੁਕਤੀਆਂ ਦਾ ਇਸਤੇਮਾਲ ਕਰਕੇ ਬਣਾਇਆ ਜਾ ਸਕਦਾ ਹੈ।

(i) NOT ਗੇਟ (NOT gate) :-

ਇਹ ਸਭ ਤੋਂ ਮੁਢਲਾ ਗੇਟ ਹੈ ਜਿਸ ਵਿੱਚ ਸਿਰਫ ਇੱਕ ਇਨੱਪੁਟ ਅਤੇ ਇੱਕ ਆਉਟਪੁੱਟ ਹੁੰਦਾ ਹੈ। ਇਹ ਜੇ ਇਨਪੁਟ '0' ਹੈ ਤਾਂ ਆਉਟਪੁਟ '1' ਪੈਦਾ ਕਰਦਾ ਹੈ ਅਤੇ ਜੇ ਇਨੱਪੁਟ '1' ਹੈ ਤਾਂ ਆਉਟਪੁੱਟ '0' ਪੈਦਾ ਕਰਦਾ ਹੈ। ਅਰਥਾਤ ਇਹ ਕਿਸੇ ਇਨੱਪੁਟ ਦਾ ਆਪਣੇ ਆਉਟਪੁਟ ਤੇ ਉਲਟ ਰੂਪ ਪੈਦਾ ਕਰਦਾ ਹੈ। ਇਹੀ ਕਾਰਨ ਹੈ ਕਿ ਇਸਨੂੰ ਪ੍ਰਤੀਲੋਮਕ (inverter) ਵੀ ਕਹਿੰਦੇ ਹਨ। ਚਿੱਤਰ 14.35 ਵਿੱਚ ਇਸ ਗੇਟ ਦਾ ਵਿਆਪਕ ਰੂਪ ਵਿੱਚ ਇਸਤੇਮਾਲ ਹੋਣ ਵਾਲਾ ਪ੍ਰਤੀਕ (symbol) ਅਤੇ ਇਸਦਾ ਟਰੁੱਥ ਟੇਬਲ ਦਿੱਤਾ ਗਿਆ ਹੈ।

(ii) OR ਗੇਟ (OR GATE) :-

ਕਿਸੇ OR ਗੇਟ ਦੇ ਇੱਕ ਆਉਟਪੁਟ ਦੇ ਨਾਲ ਦੋ ਜਾਂ ਵੱਧ ਇਨੱਪੁਟ ਹੁੰਦੇ ਹਨ। ਚਿੱਤਰ 14.36 ਵਿੱਚ ਇਸ ਗੇਟ ਦਾ ਤਰਕ ਪ੍ਰਤੀਕ ਅਤੇ ਟਰੁੱਥ ਟੇਬਲ ਦਰਸਾਈ ਗਈ ਹੈ। ਇਸ ਵਿੱਚ ਆਉਟਪੁਟ Y '1' ਹੈ ਜਦੋਂ ਜਾਂ ਤਾਂ ਇਨੱਪੁਟ A ਜਾਂ ਇਨੱਪੁਟ B '1' ਹਨ ਜਾਂ ਦੋਨੋਂ 1 ਹਨ ਅਰਥਾਤ ਜੇ ਕੋਈ ਵੀ ਇਨੱਪੁਟ ਉੱਚ ਹੈ ਤਾਂ ਆਉਟਪੁਟ ਉੱਚ ਹੁੰਦੀ ਹੈ।



(a)

(ਇਨੱਪੁਟ) Input		(ਆਊਟਪੁਟ) Output
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

(b)

ਚਿੱਤਰ 14.36 (a) OR ਗੇਟ ਦਾ ਤਰਕ ਪ੍ਰਤੀਕ (b) OR ਗੇਟ ਦਾ ਟਰੁਥ ਟੇਬਲ

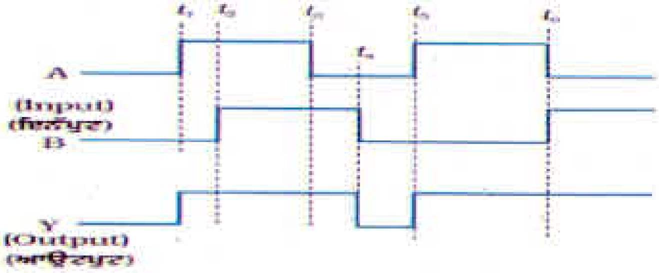
ਉਪਰੋਕਤ ਗਣਿਤਕ ਤਾਰਕਿਕ ਕਿਰਿਆਵਾਂ ਦੇ ਇਲਾਵਾ ਇਸ ਗੇਟ ਦਾ ਇਸਤੇਮਾਲ ਪਲਸ ਤਰੰਗ ਰੂਪ ਨੂੰ ਸੰਸ਼ੋਧਿਤ ਕਰਨ ਵਿੱਚ ਕੀਤਾ ਜਾ ਸਕਦਾ ਹੈ। ਇਸ ਨੂੰ ਨਿਮਨਲਿਖਤ ਉਦਾਹਰਨ ਵਿੱਚ ਸਪਸ਼ਟ ਕੀਤਾ ਗਿਆ ਹੈ।

ਉਦਾਹਰਨ 14.11 ਚਿੱਤਰ 14.37 ਵਿੱਚ ਦਿੱਤੇ ਗਏ ਇਨੱਪੁਟ A ਅਤੇ B ਦੇ ਲਈ 'OR' ਗੇਟ ਦੇ ਆਉਟਪੁਟ ਤਰੰਗ ਰੂਪ ਨੂੰ ਨਿਆਂ ਸੰਗਤ ਸਿੱਧ ਕਰੋ।

ਹੱਲ:- ਨਿਮਨਲਿਖਤ ਤੇ ਧਿਆਨ ਦਿਓ

- $t < t_1$ ਤੇ, A = 0, B = 0; ਇਸਲਈ Y = 0
- t_1 ਤੋਂ < t_2 ਤੱਕ, A = 1, B = 0; ਇਸਲਈ Y = 1
- t_2 ਤੋਂ < t_3 ਤੱਕ, A = 1, B = 1; ਇਸਲਈ Y = 1
- t_3 ਤੋਂ < t_4 ਤੱਕ, A = 0, B = 1; ਇਸਲਈ Y = 1
- t_4 ਤੋਂ < t_5 ਤੱਕ, A = 0, B = 0; ਇਸਲਈ Y = 0
- t_5 ਤੋਂ < t_6 ਤੱਕ, A = 1, B = 0; ਇਸਲਈ Y = 1
- t ਤੋਂ < t_6 ਲਈ, A = 0, B = 1; ਇਸਲਈ Y = 1

ਇਸਲਈ Y ਦਾ ਤਰੰਗ ਰੂਪ ਉਸੇ ਤਰ੍ਹਾਂ ਦਾ ਹੋਵੇਗਾ ਜਿਹੋ ਜਿਹਾ ਚਿੱਤਰ 14.37 ਵਿੱਚ ਦਿਖਾਇਆ ਗਿਆ ਹੈ।



ਚਿੱਤਰ 14.37

(iii) AND ਗੇਟ (AND GATE) :-

ਕਿਸੇ AND ਗੇਟ ਵਿੱਚ ਦੋ ਜਾਂ ਵੱਧ ਇਨੱਪੁਟ ਅਤੇ ਇੱਕ ਆਉਟਪੁਟ ਹੁੰਦਾ ਹੈ। AND ਗੇਟ ਦੀ ਆਉਟਪੁਟ Y ਸਿਰਫ 1 ਹੁੰਦੀ ਹੈ ਜਦੋਂ ਇਨੱਪੁਟ A ਤੇ B ਦੋਨੋਂ 1 ਹੋਣ। ਇਸ ਗੇਟ ਦਾ ਤਰਕ ਪ੍ਰਤੀਤ ਅਤੇ ਟਰੁਥ ਟੇਬਲ ਚਿੱਤਰ 14.38 ਵਿੱਚ ਦਰਸਾਇਆ ਗਿਆ ਹੈ।

(ਇਨਪੁਟ) Input		(ਆਉਟਪੁਟ) Output
A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

(b)

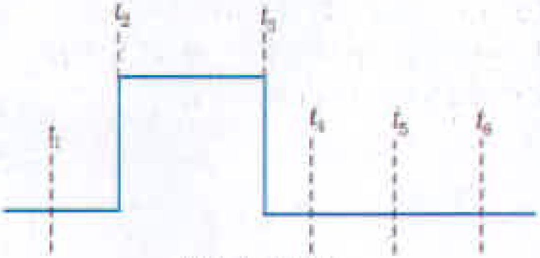
ਚਿੱਤਰ 14.38 AND ਗੇਟ ਦਾ (a) ਤਰਕ ਪ੍ਰਤੀਕ (b) ਟਰੁਥ ਟੇਬਲ

ਉਦਾਹਰਨ 14.12 :- A ਤੇ B ਦੇ ਤਰੰਗ ਰੂਪਾਂ ਨੂੰ ਉਦਾਹਰਨ 14.11 ਦੀ ਤਰ੍ਹਾਂ ਲਉ। AND ਗੇਟ ਤੋਂ ਪ੍ਰਾਪਤ ਆਉਟਪੁਟ ਤਰੰਗ ਰੂਪ ਨੂੰ ਸਕੈਚ ਕਰੋ।

ਹੱਲ :-

- $t < t_1$ ਦੇ ਲਈ, A = 0, B = 0; ਇਸਲਈ Y = 0
- t_1 ਤੋਂ t_2 ਤੱਕ, A = 1, B = 0; ਇਸਲਈ Y = 0
- t_2 ਤੋਂ t_3 ਤੱਕ, A = 1, B = 1; ਇਸਲਈ Y = 1
- t_3 ਤੋਂ t_4 ਤੱਕ, A = 0, B = 1; ਇਸਲਈ Y = 0
- t_4 ਤੋਂ t_5 ਤੱਕ, A = 0, B = 0; ਇਸਲਈ Y = 0
- t_5 ਤੋਂ t_6 ਤੱਕ, A = 1, B = 0; ਇਸਲਈ Y = 0
- $t > t_6$ ਲਈ, A = 0, B = 1; ਇਸਲਈ Y = 0

ਇਸਦੇ ਆਧਾਰ ਤੇ, AND ਗੇਟ ਦਾ ਆਉਟਪੁਟ ਤਰੰਗ ਰੂਪ ਹੇਠਾਂ ਚਿੱਤਰ ਵਿੱਚ ਦਰਸਾਏ ਅਨੁਸਾਰ ਖਿਚਿਆ ਜਾ ਸਕਦਾ ਹੈ।

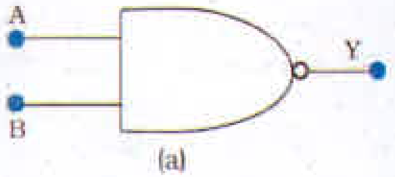


ਚਿੱਤਰ 14.39

(4). NAND ਗੇਟ (NAND GATE) :-

ਇਹ ਇੱਕ AND ਗੇਟ ਹੈ ਜਿਸਦੀ ਆਉਟਪੁਟ NOT ਗੇਟ ਦੀ ਇਨੱਪੁਟ ਬਣਦੀ ਹੈ ਤੇ ਅਸਲੀ ਆਉਟਪੁਟ NOT ਗੇਟ ਤੋਂ ਮਿਲਦੀ ਹੈ। ਜੇ ਇਨੱਪੁਟ A ਤੇ B ਦੋਨੋਂ '1' ਹਨ ਤਾਂ ਆਉਟਪੁਟ '1' ਨਹੀਂ ਹੁੰਦੀ। ਇਸ ਗੇਟ ਨੂੰ ਇਹ ਨਾਮ ਇਸਦੇ NOT AND ਵਿਵਹਾਰ ਦੇ ਕਾਰਨ ਦਿੱਤਾ ਗਿਆ ਹੈ। ਚਿੱਤਰ 14.40 ਵਿੱਚ NAND ਗੇਟ ਦਾ ਤਰਕ ਪ੍ਰਤੀਕ ਅਤੇ ਟਰੁੱਥ ਟੇਬਲ ਦਰਸਾਇਆ ਗਿਆ ਹੈ।

NAND ਗੇਟਾਂ ਨੂੰ *ਸਰਬ ਵਿਆਪੀ ਗੇਟ (universal gate)* ਕਿਹਾ ਜਾਂਦਾ ਹੈ ਕਿਉਕਿ ਇਹਨਾਂ ਗੇਟਾਂ ਨੂੰ ਵਰਤ ਕੇ ਹੋਰ ਮੁਢਲੇ ਗੇਟ ਜਿਵੇਂ OR, AND ਅਤੇ NOT ਗੇਟ ਬਣਾਏ ਜਾ ਸਕਦੇ ਹਨ। (ਅਭਿਆਸ 14.16 ਅਤੇ 14.17 ਦੇਖੋ)



(ਇਨਪੁਟ) Input		(ਆਉਟਪੁਟ) Output
A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

(b)

ਚਿੱਤਰ 14.40 NAND ਗੇਟ ਦਾ (a) ਤਰਕ ਪ੍ਰਤੀਕ ਅਤੇ (b) ਟਰੁਥ ਟੇਬਲ

ਉਦਾਹਰਣ 14.13 ਹੇਠਾਂ ਦਿਖਾਏ ਗਏ ਇਨੱਪੁਟ A ਤੇ B ਦੇ ਲਈ NAND ਗੇਟ ਦੇ ਆਉਟਪੁਟ Y ਨੂੰ ਸਕੇਚ ਕਰੋ।

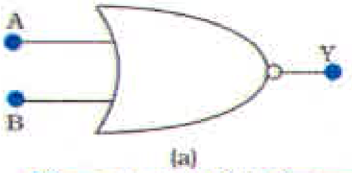
ਹੱਲ :-

- $t < t_1$ ਦੇ ਲਈ, A = 1, B = 1; ਇਸਲਈ Y = 0
- t_1 ਤੋਂ t_2 ਤੱਕ, A = 0, B = 0; ਇਸਲਈ Y = 1
- t_2 ਤੋਂ t_3 ਤੱਕ, A = 0, B = 1; ਇਸਲਈ Y = 1
- t_3 ਤੋਂ t_4 ਤੱਕ, A = 1, B = 0; ਇਸਲਈ Y = 1
- t_4 ਤੋਂ t_5 ਤੱਕ, A = 1, B = 1; ਇਸਲਈ Y = 0
- t_5 ਤੋਂ t_6 ਤੱਕ, A = 0, B = 0; ਇਸਲਈ Y = 1

ਚਿੱਤਰ 14.41

(5). NOR ਗੇਟ (NOR GATE) :-

ਇਸਦੇ ਦੋ ਜਾਂ ਵੱਧ ਇਨੱਪੁਟ ਅਤੇ ਇੱਕ ਆਉਟਪੁਟ ਹੁੰਦੀ ਹੈ। OR ਗੇਟ ਦੇ ਬਾਅਦ NOT ਗੇਟ ਓਪਰੇਸ਼ਨ ਦੀ ਵਰਤੋਂ ਕਰਕੇ NOT–OR ਗੇਟ (ਜਾਂ NOR ਗੇਟ) ਪ੍ਰਾਪਤ ਹੁੰਦਾ ਹੈ। ਜਦੋਂ ਦੋਨੋਂ ਇਨੱਪੁਟ A ਅਤੇ B '0' ਹੁੰਦੇ ਹਨ ਤਾਂ ਹੀ ਆਉਟਪੁਟ Y ਸਿਰਫ '1' ਹੁੰਦੀ ਹੈ, ਅਰਥਾਤ ਨਾ ਤਾਂ ਇੱਕ ਤੇ ਨਾ ਹੀ ਹੋਰ ਇਨੱਪੁਟ '1' ਹਨ। ਚਿੱਤਰ 14.41 ਵਿੱਚ NOR ਗੇਟ ਦਾ ਤਰਕ ਪ੍ਰਤੀਕ ਅਤੇ ਟਰੁੱਥ ਟੇਬਲ ਦਰਸਾਇਆ ਗਿਆ ਹੈ।



Input		Output
A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0

ਚਿੱਤਰ 14.42 NOR ਗੇਟ ਦਾ (a) ਤਰਕ ਪ੍ਰਤੀਕ (b) ਟਰੁਥ ਟੇਬਲ

NOR ਗੇਟਾਂ ਨੂੰ ਸਰਵ ਵਿਆਪਕ (universal) ਗੇਟ ਮੰਨਿਆ ਜਾਂਦਾ ਹੈ। ਕਿਉਂਕਿ ਸਿਰਫ NOR ਗੇਟਾਂ ਦੀ ਵਰਤੋਂ ਕਰਕੇ ਤੁਸੀਂ ਗੇਟਾਂ ਵਰਗੇ AND, OR ਤੇ NOT ਪ੍ਰਾਪਤ ਕਰ ਸਕਦੇ ਹਾਂ। (ਅਭਿਆਸ 14.18 ਤੇ 14.19 ਦੇਖੋ)

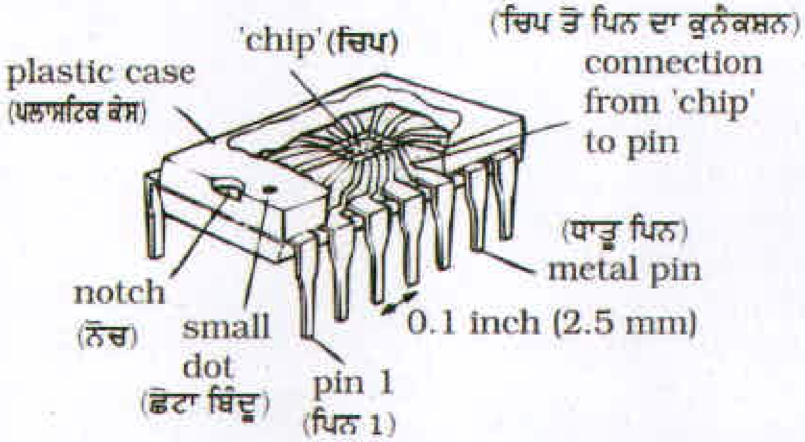
14.11 ਇੰਟੈਗਰੇਟਡ ਸਰਕਟ (integrated circuit)

ਸਰਕਟਾਂ ਨੂੰ ਬਣਾਉਣ ਦੀ ਪਰੰਪਰਾਗਤ ਵਿਧੀ ਇਸ ਤਰ੍ਹਾਂ ਹੈ : ਡਾਇਓਡ, ਟ੍ਰਾਂਜਿਸਟਰ, R, L, C ਆਦਿ ਘਟਕਾਂ (components) ਨੂੰ ਚੁਣਕੇ ਉਹਨਾਂ ਨੂੰ ਇੱਛਤ ਢੰਗ ਨਾਲ ਤਾਰਾਂ ਦੁਆਰਾ ਸੋਲਡਰ ਕਰਕੇ ਜੋੜਿਆ ਜਾਂਦਾ ਹੈ। ਟ੍ਰਾਂਜਿਸਟਰ ਦੀ ਖੋਜ ਦੇ ਬਾਅਦ ਜੋ ਲਘੂਰੂਪ (miniaturisation) ਲਿਆਂਦਾ ਜਾ ਸਕਿਆ ਉਸਦਾ ਇਸਤੇਮਾਲ ਕਰਨ ਤੇ ਵੀ ਅਜਿਹੇ ਸਰਕਟ ਸਥੂਲ (bulky) ਹੁੰਦੇ ਸਨ। ਇਸ ਤੋਂ ਇਲਾਵਾ ਅਜਿਹੇ ਸਰਕਟ ਘਟ ਭਰੋਸੇਯੋਗ ਅਤੇ ਘਟ ਝਟਕਾ ਬਰਦਾਸ਼ਤ ਕਰਨ ਵਾਲੇ ਹੁੰਦੇ ਸਨ। ਇੱਕ *ਸੰਪੂਰਨ ਸਰਕਟ* (an entire circuit) (ਜਿਸ ਵਿੱਚ ਬਹੁਤ ਸਾਰੇ ਗੈਰ ਕਿਰਿਆ ਸ਼ੀਲ ਘਟਕ ਜਿਵੇਂ R ਅਤੇ C ਕਿਰਿਆਸ਼ੀਲ ਯੁਕਤੀਆਂ ਜਿਵੇਂ ਡਾਇਓਡ ਅਤੇ ਟ੍ਰਾਂਜਿਸਟਰ ਹੋਣ) ਨੂੰ ਅਰਧਚਾਲਕ ਦੇ ਕਿਸੇ ਛੋਟੇ ਇਕੱਲੇ ਬਲਾਕ (ਜਾਂ ਚਿਪ) ਦੇ ਉਪਰ ਨਿਰਮਿਤ ਕਰਨ ਦੀ ਧਾਰਨਾ ਨੇ ਇਲੈਕਟ੍ਰਾਨਿਕ ਤਕਨਾਲੋਜੀ (electronic technology) ਵਿੱਚ ਕ੍ਰਾਂਤੀ ਲਿਆ ਦਿੱਤੀ ਹੈ। ਅਜਿਹੇ ਸਰਕਟ ਨੂੰ ਇੰਟੈਗਰੇਟਡ ਸਰਕਟ (integrated circuit - IC) ਕਹਿੰਦੇ ਹਨ। ਸਭ ਤੋਂ ਵਿਸਤ੍ਰਿਤ ਰੂਪ ਵਿੱਚ ਪ੍ਰਯੋਗ ਕੀਤੀ ਜਾਣ ਵਾਲੀ ਤਕਨਾਲੋਜੀ, *ਮੋਨੋਲੀਥੀਕ ਇੰਟੈਗਰੇਟਡ ਸਰਕਟ* (monolithic integrated circuit)। ਮੋਨੋਲੀਥੀਕ (Monolithic) ਸ਼ਬਦ ਦੋ ਗ੍ਰੀਕ ਸ਼ਬਦਾਂ ਦਾ

ਸੁਮੇਲ ਹੈ, ਮੋਨੋਸ (monos) ਦਾ ਅਰਥ ਹੁੰਦਾ ਹੈ ਇੱਕਲਾ (single) ਅਤੇ *ਲੀਥੋਸ (lithos)* ਦਾ ਅਰਥ ਹੁੰਦਾ ਹੈ ਪੱਥਰ। ਇਸ ਤੋਂ ਭਾਵ ਹੋਇਆ ਕਿ ਸੰਪੂਰਨ ਸਰਕਟ ਕਿਸੇ ਇਕੱਲੇ ਸਿਲੀਕਾਨ ਕ੍ਰਿਸਟਲ (ਜਾਂ ਚਿੱਪ, chip) ਤੇ ਬਣਿਆ ਹੈ। ਚਿਪ ਦੀਆਂ ਵਿਮਾਂ (dimensions) ਬਹੁਤ ਛੋਟੀਆਂ, ਲਗਭਗ 1mm x1mm ਜਾਂ ਇਸ ਤੋਂ ਵੀ ਛੋਟੀਆਂ ਹੋ ਸਕਦੀਆਂ ਹਨ। ਚਿੱਤਰ 14.43 ਵਿੱਚ ਅਜਿਹੀ ਹੀ ਇੱਕ ਚਿੱਪ ਆਪਣੇ ਰਖਿਅਕ ਪਲਾਸਟਿਕ ਖੋਲ (protective plastic case) ਵਿੱਚ ਦਰਸਾਈ ਗਈ ਹੈ। ਇਸਦੇ ਕੁਝ ਤੋਂ ਪਲਾਸਟਿਕ ਖੋਲ ਹਟਾ ਦਿੱਤਾ ਗਿਆ ਹੈ ਤਾਕਿ ਚਿਪ ਤੋਂ ਬਾਹਰ ਪਿਨ ਤੱਕ ਆਉਣ ਵਾਲੇ ਜੋੜਾਂ ਨੂੰ ਦਰਸਾਇਆ ਜਾ ਸਕੇ। ਇਹਨਾਂ ਪਿਨਾਂ ਤੋਂ ਹੀ ਬਾਹਰਲੇ ਜੋੜ ਬਣਦੇ ਹਨ।

ਇਨੱਪੁਟ ਸਿਗਨਲਾਂ ਦੀ ਪ੍ਰਕਿਰਤੀ ਦੇ ਆਧਾਰ ਤੇ ਇੰਟੈਗਰੇਟ ਸਰਕਟਾਂ ਨੂੰ ਦੋ ਸਮੂਹਾਂ ਵਿੱਚ ਵੰਡਿਆ ਜਾ ਸਕਦਾ ਹੈ, (a) ਰੇਖੀ ਜਾਂ ਐਨਾਲੋਗ Ic's ਅਤੇ (b) ਅੰਕਿਕ ਇੰਟੈਗਰੇਟਡ ਸਰਕਟ। ਰੇਖੀ ਇੰਟੈਗਰੇਟਡ ਸਰਕਟ ਐਨਾਲੋਗ ਸਿਗਨਲਾਂ ਨੂੰ ਪ੍ਰੋਸੈਸ (process) ਕਰਕੇ ਅਧਿਕਤਮ (maximum) ਅਤੇ ਨਿਊਨਤਮ (minimum) ਮਾਨਾਂ ਦੀ ਰੇਂਜ ਵਿੱਚ ਪਰਿਵਰਤਿਤ ਕਰਕੇ ਉਹਨਾਂ ਨੂੰ ਬੇਰੋਕਟੋਕ ਅਤੇ ਨਿਰੰਤਰ ਬਣਾ ਦਿੰਦਾ ਹੈ। ਆਉਟਪੁਟ ਕੁੱਝ ਹੱਦ ਤੱਕ ਇਨੱਪੁਟ ਦੇ ਸਿੱਧਾ ਅਨੁਪਾਤੀ ਹੁੰਦਾ ਹੈ ਜਾਂ ਉਹ ਇਨੱਪੁਟ ਦੇ ਨਾਲ ਰੇਖੀ ਢੰਗ ਨਾਲ ਪਰਿਵਰਤਿਤ ਹੁੰਦਾ ਹੈ। ਰੇਖੀ ਇੰਟੈਗਰੇਟਡ ਸਰਕਟਾਂ ਵਿੱਚ ਸਭ ਤੋ ਵੱਧ ਉਪਯੋਗੀ *ਓਪਰੇਸ਼ਨਲ ਐਮਪਲੀਫਾਇਅਰ* (operational amplifier) ਹੁੰਦਾ ਹੈ।

ਅੰਕਿਕ ਇੰਟੈਗਰੇਟਡ ਸਰਕਟ ਉਹਨਾਂ ਸਿਗਨਲਾਂ ਦੀ ਪ੍ਰੋਸੈਸ ਕਰਦੇ ਹਨ ਜਿਹਨਾਂ ਦੇ ਸਿਰਫ ਦੋ ਮਾਨ ਹੁੰਦੇ ਹਨ। ਇਹਨਾਂ ਵਿੱਚ ਲਾਜਿਕ ਗੇਟਾਂ ਵਰਗੇ ਸਰਕਟ ਹੁੰਦੇ ਹਨ। ਇੰਟੈਗਰੇਸ਼ਨ ਦੇ ਪੱਧਰ (ਅਰਥਾਤ ਇੰਟੈਗਰੇਟਡ ਸਰਕਟ ਵਿੱਚ ਸਰਕਟ ਦੇ ਘਟਕਾਂ ਜਾਂ ਲਾਜਿਕ ਗੇਟਾਂ ਦੀ ਗਿਣਤੀ) ਦੇ ਆਧਾਰ ਤੇ ਇੰਟੈਗਰੇਟਡ ਸਰਕਟਾਂ ਦਾ ਨਾਮਕਰਣ ਕੀਤਾ ਜਾਂਦਾ ਹੈ। ਜਿਵੇਂ ਕੁਝ IC ਨੂੰ ਸਮਾਲ ਸਕੇਲ ਇੰਟੈਗਰੇਸ਼ਨ, SSI (ਲਾਜਿਕ ਗੇਟਾਂ ਦੀ ਗਿਣਤੀ ≤ 10) ਕਹਿੰਦੇ ਹਨ ਤਾਂ ਕੁਝ ਹੋਰ ਮੀਡੀਅਮ ਸਕੇਲ ਇੰਟੈਗਰੇਸ਼ਨ, MSI (ਲਾਜਿਕ ਗੇਟਾਂ ਦੀ ਗਿਣਤੀ ≤ 100), ਲਾਰਜ ਸਕੇਲ ਇੰਟੈਗਰੇਸ਼ਨ, LSI (ਲਾਇਜ ਗੇਟਾਂ ਦੀ ਗਿਣਤੀ ≤ 1000) ਅਤੇ ਵੇਰੀ ਲਾਰਜ ਸਕੇਲ ਇੰਟੈਗਰੇਸ਼ਨ, VLSI (ਲਾਜਿਕ ਗੇਟਾਂ ਦੀ ਗਿਣਤੀ ≥ 1000)। ਇੰਟੈਗਰੇਟਡ ਸਰਕਟਾਂ ਦੇ ਨਿਰਮਾਣ ਦੀ ਤਕਨਾਲੋਜੀ ਬਹੁਤ ਗੁੰਝਲਦਾਰ ਹੈ ਪਰ ਵੱਡੇ ਪੱਧਰ ਤੇ ਉਦਯੋਗਿਕ ਉਤਪਾਦਨ ਹੋਣ ਤੇ ਇਹ ਬਹੁਤ ਸਸਤੇ ਹੋ ਗਏ ਹਨ।



ਚਿੱਤਰ 14.43 ਚਿਪ ਦੀ ਕੇਸਿੰਗ ਅਤੇ ਉਸਦੇ ਕੁਨੈਕਸ਼ਨ

ਬਹੁਤ ਤੇਜ਼ ਅਤੇ ਬਹੁਤ ਛੋਟੇ ਕੰਪਿਊਟਰ ਤਕਨਾਲੋਜੀ ਦਾ ਭਵਿਖ (faster and smaller the future of computer technology)

ਸਾਰੇ ਕੰਪਿਊਟਰ ਪ੍ਰਣਾਲੀਆਂ ਦਾ ਦਿਲ ਇੱਕ ਇੰਟੈਗਰੇਟਡ ਸਰਕਟ (IC) ਹੁੰਦਾ ਹੈ। ਅਸਲ ਵਿੱਚ ਲਗਭਗ ਸਾਰੀਆਂ ਬਿਜਲਈ ਯੁਕਤੀਆਂ ਜਿਵੇਂ ਕਾਰ, ਟੈਲੀਵੀਜ਼ਨ, CD ਪਲੇਅਰ, ਸੇਲਫੋਨ ਆਦਿ ਵਿੱਚ ਇੰਟੈਗਰੇਟਡ ਸਰਕਟ (IC) ਲਗੇ ਹੁੰਦੇ ਹਨ। ਜਿਸ ਲਘੂਕਰਣ ਦੇ ਕਾਰਨ ਆਧੁਨਿਕ ਨਿਜੀ ਕੰਪਿਊਟਰ ਬਣਨਾ ਸੰਭਵ ਹੋ ਪਾਇਆ ਉਸਦੀ ਰਚਨਾ ਬਿਨਾਂ IC ਦੇ ਸੰਭਵ ਨਹੀਂ ਹੋ ਸਕਦੀ ਸੀ। IC ਅਜਿਹੀਆਂ ਇਲੈਕਟ੍ਰਾਨਕੀ ਯੁਕਤੀਆਂ ਹਨ ਜਿਹਨਾਂ ਵਿੱਚ ਬਹੁਤ ਸਾਰੇ ਟ੍ਰਾਂਜਿਸਟਰ, ਪ੍ਰਤੀਰੋਧਕ, ਕੈਪੀਸਟਰ ਜੋੜਨ ਵਾਲੀਆਂ ਤਾਰਾਂ ਸਬ ਕੁਝ ਇੱਕ ਹੀ ਪੈਕੇਜ਼ ਵਿੱਚ ਹੁੰਦੇ ਹਨ। ਤੁਸੀਂ 'ਮਾਈਕ੍ਰੋਪ੍ਰੋਸੈਸਰ' (micro processor) ਦੇ ਵਿਸ਼ੇ ਵਿੱਚ ਸੁਣਿਆ ਹੋਵੇਗਾ। ਮਾਈਕ੍ਰੋਪ੍ਰੋਸੈਸਰ ਇੱਕ ਅਜਿਹਾ IC ਹੁੰਦਾ ਹੈ ਜੋ ਕਿਸੇ ਕੰਪਿਊਟਰ ਵਿੱਚ ਸਾਰੀਆਂ ਸੂਚਨਾਵਾਂ ਨੂੰ ਪ੍ਰੋਸੈਸ ਕਰਦਾ ਹੈ ਜਿਵੇਂ ਇਹ ਖੋਜ ਖਬਰ ਰਖਣਾ ਕਿ ਕਿਹੜੀ ਕੁੰਜੀ ਦਬਾਈ ਗਈ, ਕਿਹੜਾ ਪ੍ਰੋਗ੍ਰਾਮ ਚਲਨਾ ਹੈ, ਖੇਡ ਆਦਿ। IC ਦੀ ਸਭ ਤੋਂ ਪਹਿਲਾਂ ਖੋਜ ਸਾਲ 1958 ਵਿੱਚ ਟੈਕਸਾਸ ਇੰਸਟਰੂਮੈਂਟਸ ਵਿੱਚ ਜੈਕ ਕਿਲਕੀ (Jack Kilky) ਦੁਆਰਾ ਕੀਤੀ ਗਈ। ਜਿਸ ਲਈ ਉਹਨਾਂ ਨੂੰ ਸਾਲ 2000 ਵਿੱਚ ਨੋਬਲ ਪੁਰਸਕਾਰ ਪ੍ਰਦਾਨ ਕੀਤਾ ਗਿਆ। IC ਦਾ ਨਿਰਮਾਣ ਅਰਧ ਚਾਲਕ ਕ੍ਰਿਸਟਲਾਂ ਦੇ ਟੁਕੜਿਆਂ (ਜਾਂ ਚਿਪ) ਤੇ ਫੋਟੋਲਿਥੋਗ੍ਰਾਫੀ (photolithography) ਪ੍ਰਕਿਰਿਆ ਦੁਆਰਾ ਕੀਤਾ ਜਾਂਦਾ ਹੈ। ਇਸ ਤਰ੍ਹਾਂ ਸਮਸਤ ਸੂਚਨਾ ਤਕਨਾਲੋਜੀ ਉਦਯੋਗ (IT industry) ਅਰਧ ਚਾਲਕਾਂ ਤੇ ਨਿਰਭਰ ਹੈ। ਪਿਛਲੇ ਕਈ ਸਾਲਾਂ ਵਿੱਚ IC ਦੀਆਂ ਗੁੰਝਲਤਾਵਾਂ ਵੱਧ ਗਈਆਂ ਹਨ ਜਦੋਂਕਿ ਇਸਦੇ ਲਛਣਾਂ ਦੇ ਸਾਈਜ ਲਗਾਤਾਰ ਸੁੰਗੜ ਰਹੇ ਹਨ। ਪਿਛਲੇ ਪੰਜ ਦਹਾਕਿਆਂ ਵਿੱਚ ਕੰਪਿਊਟਰ ਤਕਨਾਲਜੀ ਵਿੱਚ ਨਾਟਕੀ ਲਘੂਕਰਣ ਨੇ ਆਧੁਨਿਕ ਕੰਪਿਊਟਰ ਨੂੰ ਬਹੁਤ ਤੇਜ਼ ਅਤੇ ਬਹੁਤ ਛੋਟੇ (faster

ਦਿੱਤਾ ਹੈ। INTEL ਦੇ ਸਹਿਸੰਸਥਾਪਕ ਗਾਰਡਨ ਮੂਰੇ (Gorden Moore) ਨੇ ਸਾਲ 1970 ਵਿੱਚ ਇਹ ਦਸਿਆ ਸੀ ਕਿ ਕਿਸੇ ਚਿਪ (IC) ਦੀ ਯਾਦ ਸਮਰਥਾ (memory capacity) ਹਰ ਡੇਢ ਸਾਲ ਵਿੱਚ ਲਗਭਗ ਦੋ ਗੁਣਾਂ ਹੋ ਜਾਂਦੀ ਹੈ। ਇਹ ਮੂਰੇ ਦੇ ਨਿਯਮ (moore's low) ਨਾਲ ਪ੍ਰਚਲਿਤ ਹੈ। ਪ੍ਰਤੀ ਚਿਪ ਟ੍ਰਾਂਜਿਸਟਰਾਂ ਦੀ ਗਿਣਤੀ ਵਿੱਚ ਚਲਘਾਤਅੰਕੀ ਰੂਪ (exponentially) ਵਿੱਚ ਵਾਧਾ ਹੋ ਰਿਹਾ ਹੈ। ਫਿਰ ਵੀ ਇਹ ਪਹਿਲਾਂ ਦੀ ਤੁਲਨਾ ਵਿੱਚ ਹੁਣ ਸਸਤੇ ਹਨ। ਵਰਤਮਾਨ ਹਾਲਤਾਂ ਦੇ ਆਧਾਰ ਤੇ ਅਜਿਹੇ ਸੰਕੇਤ ਮਿਲ ਰਹੇ ਹਨ ਕਿ ਸਾਲ 2020 ਵਿੱਚ ਉਪਲਬਧ ਕੰਪਿਊਟਰ 40 GHz (40,000Hz) ਤੇ ਓਪਰੇਟ ਹੋਵੇਗੇ, ਸਾਈਜ ਵਿੱਚ ਬਹੁਤ ਛੋਟੇ, ਵਧੇਰੇ ਸ਼ਕਤੀਸ਼ਾਲੀ ਅਤੇ ਅੱਜ ਦੇ ਕੰਪਿਊਟਰਾਂ ਦੀ ਤੁਲਨਾਂ ਵਿੱਚ ਕਿਤੇ ਸਸਤੇ ਹੋਣਗੇ। ਅਰਧ ਚਾਲਕ ਅਤੇ ਕੰਪਿਊਟਰ ਤਕਨਾਲੋਜੀ ਵਿੱਚ ਵਿਸਫੋਟਕ ਵਾਧੇ ਨੂੰ ਗਾਰਡਨ ਮੂਰੇ ਦੇ ਪ੍ਰਸਿਧ ਕੋਟ (quote) ਦੁਆਰਾ ਸਬ ਤੋ ਵਧੀਆਂ ਢੰਗ ਨਾਲ ਇਸ ਤਰ੍ਹਾਂ ਵਿਅਕਤ ਕੀਤਾ ਜਾ ਸਕਦਾ ਹੈ, "ਜੇ ਸਵੈਚਾਲਕ ਵਾਹਨ ਉਦਯੋਗ ਅਰਧ ਚਾਲਕ ਉਦਯੋਗ ਦੀ ਤਰ੍ਹਾਂ ਉਨੱਤੀ ਕਰੇ ਤਾਂ ਕੋਈ ਰਾਲਸ ਰਾਯਸ (rolls royce) ਕਾਰ ਪ੍ਰਤੀ ਗੈਲਨ 5 ਲੱਖ ਮੀਲ ਤੈਅ ਕਰੇਗੀ ਅਤੇ ਉਸ ਨੂੰ ਪਾਰਕ (park) ਕਰਨ ਦੀ ਥਾਂ ਸੁਟਣਾ ਸਸਤਾ ਹੋਵੇਗੀ।"

ਸਾਰ (Summary)

1)ਅਰਧ ਚਾਲਕ ਵਰਤਮਾਨ ਠੋਸ ਅਵਸਥਾ ਅਰਧ ਚਾਲਕ ਇਲੈਕਟ੍ਰਾਨਕੀ ਯੁਕਤੀਆਂ, ਜਿਵੇਂ ਡਾਇਓਡ, ਟ੍ਰਾਂਜਿਸਟਰ, ਇੰਟੈਗਰੇਟਡ ਸਰਕਟ ਆਦਿ ਵਿੱਚ ਵਰਤੇ ਜਾਂਦੇ ਮੂਲ ਪਦਾਰਥ ਹਨ।

2)ਘਟਕ ਤੱਤਾਂ (lattice structure) ਦੀ ਜਾਲਕ ਸੰਰਚਨਾ ਅਤੇ ਪ੍ਰਮਾਣੂ ਸੰਰਚਨਾ ਇਸ ਗੱਲ ਦਾ ਫੈਸਲਾ ਕਰਦੀ ਹੈ ਕਿ ਦਿੱਤਾ ਗਿਆ ਵਿਸ਼ੇਸ਼ ਪਦਾਰਥ ਬਿਜਲੀ ਰੋਧੀ, ਧਾਤ ਜਾਂ ਅਰਧ ਚਾਲਕ ਹੋਵੇਗਾ।

3). ਧਾਂਤਾ ਦੀ ਪ੍ਰਤੀਰੋਧਕਤਾ ਬਹੁਤ ਘੱਟ (10^{-2} ਤੋਂ $10^{-8} \Omega$ m) ਹੈ, ਬਿਜਲੀ ਰੋਧੀ ਪਦਾਰਥਾਂ ਦੀ ਪ੍ਰਤੀਰੋਧਕਤਾ ਬਹੁਤ ਜਿਆਦਾ ($> 10^{8} \Omega$ m) ਹੈ, ਜਦੋਂ ਕਿ ਅਰਧ ਚਾਲਕਾਂ ਦੀ ਪ੍ਰਤੀਰੋਧਕਤਾਂ ਧਾਤਾਂ ਅਤੇ ਬਿਜਲੀ ਰੋਧੀ ਪਦਾਰਥਾਂ ਦੇ ਵਿਚਕਾਰ ਹੁੰਦੀ ਹੈ।

4) ਅਰਧ ਚਾਲਕ ਤੱਤ (Si,Ge) ਅਤੇ ਨਾਲ ਹੀ ਯੋਗਿਕ (GaAs,Cds ਆਦਿ) ਵੀ ਹੁੰਦੇ ਹਨ।

5) ਸ਼ੁੱਧ ਅਰਧ ਚਾਲਕ 'ਇੰਟਰਿੰਸਿਕ ਅਰਧਚਾਲਕ' ਕਹਾਉਂਦੇ ਹਨ। ਚਾਰਜ ਵਾਹਕਾਂ (ਇਲੈਕਟ੍ਰਾਨ ਅਤੇ ਹੋਲ) ਦੀ ਮੌਜੂਦਗੀ ਪਦਾਰਥ ਦਾ 'ਨਿਜੀ' ਗੁਣ ਹੈ ਅਤੇ ਇਹ ਤਾਪ ਉਤੇਜਨਾ (thermal excitation) ਦੇ ਨਤੀਜੇ ਵਜੋਂ ਪ੍ਰਾਪਤ ਹੁੰਦੇ ਹਨ। ਇੰਟਰਿੰਜਿਕ ਅਰਧ ਚਾਲਕਾਂ ਵਿੱਚ ਇਲੈਕਟ੍ਰਾਨਾਂ ਦੀ ਗਿਣਤੀ (n_e) ਹੋਲਾਂ ਦੀ ਗਿਣਤੀ (n_h) ਬਰਾਬਰ ਹੁੰਦੀ ਹੈ। ਹੋਲ ਜਰੂਰੀ ਰੂਪ ਵਿੱਚ ਪ੍ਰਭਾਵੀ ਤੋਰ ਤੇ ਧਨ ਚਾਰਜਿਤ ਇਲੈਕਟ੍ਰਾਨ ਵੈਕੇਂਸੀਆਂ (Vacancies) ਹਨ।

6) ਸ਼ੁੱਧ ਅਰਧ ਚਾਲਕਾਂ ਵਿੱਚ ਢੁਕਵੀਂ ਅਸ਼ੁੱਧੀ ਨਾਲ 'ਡੋਪਿੰਗ' ਕਰਕੇ ਚਾਰਜ ਵਾਹਕਾਂ ਦੀ ਗਿਣਤੀ ਪਰਿਵਰਤਿਤ ਕੀਤੀ ਜਾ ਸਕਦੀ ਹੈ। ਅਜਿਹੇ ਅਰਧ ਚਾਲਕਾਂ ਨੂੰ ਐਕਸਟਰਿੰਜਿਕ ਅਰਧ ਚਾਲਕ ਕਹਿੰਦੇ ਹਨ। ਇਹ ਦੋ ਤਰ੍ਹਾਂ (n-

ਕਿਸਮ ਅਤੇ p-ਕਿਸਮ) ਦੇ ਹੁੰਦੇ ਹਨ।

7) n- ਕਿਸਮ ਦੇ ਅਰਧ ਚਾਲਕ ਵਿੱਚ $n_e >> n_h$ ਜਦੋਂਕਿ p - ਕਿਸਮ ਦੇ ਅਰਧ ਚਾਲਕ ਵਿੱਚ $n_h >> n_e$ ਹੁੰਦਾ ਹੈ।

8) n- ਕਿਸਮ ਦੇ ਅਰਧ ਚਾਲਕਾਂ ਵਿੱਚ Si ਜਾਂ Ge ਨੂੰ ਪੈਂਟਾਵੇਲੇਂਟ ਪਰਮਾਣੂ (ਦਾਤਾ donor) ਜਿਵੇਂ As, Sb, P ਆਦਿ ਨਾਲ ਡੋਪ ਕਰਕੇ ਪ੍ਰਾਪਤ ਕੀਤਾ ਜਾ ਸਕਦਾ ਹੈ, ਜਦੋਂਕਿ p- ਕਿਸਮ ਦਾ ਅਰਧ ਚਾਲਕ Si ਜਾਂ Ge ਨੂੰ ਟਰਾਈਵੇਲੈਂਟ ਪ੍ਰਮਾਣੂ (ਪ੍ਰਾਪਤ ਕਰਤਾ acceptor) ਜਿਵੇਂ B, Al, In ਆਦਿ ਨਾਲ ਡੋਪ ਕਰਕੇ ਪ੍ਰਾਪਤ ਕੀਤਾ ਜਾਂਦਾ ਹੈ।

9) ਸਾਰੇ ਹਾਲਤਾਂ ਵਿੱਚ $n_e n_h = n_i^2$ ਹੁੰਦਾ ਹੈ। ਇਸ ਤੋਂ ਇਲਾਵਾ ਪਦਾਰਥ ਪੂਰੀ ਤਰ੍ਹਾਂ ਬਿਜਲਈ ਉਦਾਸੀਨ ਹੁੰਦਾ ਹੈ।

10) ਪਦਾਰਥ ਦੇ ਦੋ ਵੱਖ ਵੱਖ ਊਰਜਾ ਬੈਂਡ (ਸੰਯੋਜਕਤਾ ਬੈਂਡ ਅਤੇ ਚਾਲਨ ਬੈਂਡ) ਹੁੰਦੇ ਹਨ,ਜਿਹਨਾਂ ਵਿੱਚ ਇਲੈਕਟ੍ਰਾਨ ਰਹਿੰਦੇ ਹਨ। ਸੰਯੋਜਕਤਾ ਬੈਂਡ ਦੀ ਊਰਜਾ,ਚਾਲਨ ਬੈਂਡ ਦੀ ਊਰਜਾ ਦੀ ਤੁਲਨਾ ਵਿੱਚ ਘੱਟ ਹੈ। ਸੰਯੋਜਕਤਾ ਬੈਂਡ ਪੂਰੀ ਤਰ੍ਹਾਂ ਖਾਲੀ ਜਾਂ ਅੰਸ਼ਿਕ ਰੂਪ ਵਿੱਚ ਭਰੇ ਹੋ ਸਕਦੇ ਹਨ। ਕਿਸੇ ਠੋਸ ਦੇ ਚਾਲਨ ਬੈਂਡ ਵਿੱਚ ਇਲੈਕਟ੍ਰਾਨ ਗਤੀ ਕਰਨ ਦੇ ਲਈ ਮੁਕਤ ਹੁੰਦੇ ਹਨ ਅਤੇ ਚਾਲਕਤਾ ਦੇ ਲਈ ਜਿੰਮੇਵਾਰ ਹੁੰਦੇ ਹਨ। ਚਾਲਕਤਾ ਦੀ ਸੀਮਾ ਸੰਯੋਜਕਤਾ ਬੈਂਡ (Ev) ਦੇ ਸ਼ੀਰਸ਼ ਅਤੇ ਚਾਲਨ ਬੈਂਡ (Ec) ਦੇ ਤਲ ਦੇ ਵਿਚਕਾਰ ਊਰਜਾ ਅੰਤਰਾਲ Eg ਤੇ ਨਿਰਭਰ ਕਰਦੀ ਹੈ। ਸੰਯੋਜਕਤਾ ਬੈਂਡ ਤੋਂ ਇਲੈਕਟ੍ਰਾਨ ਤਾਪ, ਪ੍ਰਕਾਸ਼ ਜਾਂ ਬਿਜਲੀ ਊਰਜਾ ਦੁਆਰਾ ਚਾਲਨ ਬੈਂਡ ਵਿੱਚ ਉਤੇਜਿਤ ਕੀਤੇ ਜਾ ਸਕਦੇ ਹਨ, ਜੋ ਅਰਧ ਚਾਲਕ ਵਿੱਚ ਪ੍ਰਵਾਹਿਤ ਕਰੰਟ ਵਿੱਚ ਪਰਿਵਰਤਨ ਪੈਦਾ ਕਰਦੇ ਹਨ।

11) ਬਿਜਲੀ ਰੋਧਾਂ (insulators) ਲਈ Eg > 3ev, ਅਰਧ ਚਾਲਕਾਂ ਲਈ Eg = 0.2 eV ਤੋਂ 3eV, ਜਦੋਂਕਿ ਧਾਤਾਂ ਦੇ ਲਈ Eg ≈ 0 ਹੈ।

12) p-n ਜੰਕਸ਼ਨ ਸਾਰੀਆਂ ਅਰਧ ਚਾਲਕ ਯੁਕਤੀਆਂ ਦਾ ਮੂਲ ਹੈ। ਜਦੋਂ ਅਜਿਹਾ ਜੰਕਸ਼ਨ ਬਣਦਾ ਹੈ ਤਾਂ ਇਲੈਕਟ੍ਰਾਨ ਜਾਂ ਹੋਲ ਦੇ ਬਿਨਾਂ ਅਚਲ ਆਇਨ ਕੋਰ ਦੀ ਇੱਕ 'ਡਿਪਲੀਸ਼ਨ ਲੇਅਰ' ਬਣ ਜਾਂਦੀ ਹੈ ਜੋ ਜੰਕਸ਼ਨ ਪੁਟੇਂਸ਼ਨ ਬੈਰੀਅਰ ਲਈ ਜਿੰਮੇਦਾਰ ਹੈ।

13) ਬਾਹਰੋਂ ਲਗਾਈ ਵੋਲਟੇਜ਼ ਨੂੰ ਪਰਿਵਰਤਿਤ ਕਰਕੇ ਜੰਕਸ਼ਨ ਬੈਰੀਅਰ ਨੂੰ ਪਰਿਵਰਤਿਤ ਕੀਤਾ ਜਾ ਸਕਦਾ ਹੈ। ਫਾਰਵਰਡ ਬਾਇਸ (n- ਪਾਸਾ ਬੈਟਰੀ ਦੇ ਰਿਣਾਤਮਕ ਸਿਰੇ ਨਾਲ ਅਤੇ p- ਪਾਸਾ ਬੈਟਰੀ ਦੇ ਧਨਾਤਮਕ ਸਿਰੇ ਨਾਲ ਜੋੜਿਆ ਹੈ) ਕਰਨ ਤੇ ਬੈਰੀਅਰ ਘੱਟ ਜਾਂਦਾ ਹੈ, ਜਦੋਂਕਿ ਰਿਵਰਸ ਬਾਇਸ ਨਾਲ ਬੈਰੀਅਰ ਵਾਧਾ ਹੋ ਜਾਂਦਾ ਹੈ। ਇਸ ਲਈ ਕਿਸੇ p - n ਜੰਕਸ਼ਨ ਡਾਇਓਡ ਵਿਚ ਫਾਰਵਰਡ ਬਾਇਸ ਕਰੰਟ ਦਾ ਮਾਨ ਵੱਧ (mA ਵਿੱਚ) ਹੁੰਦਾ ਹੈ ਜਦੋਂ ਕਿ ਰਿਵਰਸ ਬਾਇਸ ਕਰੰਟ ਦਾ ਮਾਨ ਬਹੁਤ ਘੱਟ (uA ਵਿੱਚ) ਹੁੰਦਾ ਹੈ।

14) ਡਾਇਓਡ ਨੂੰ ਆਲਟਰਨੇਟਿੰਗ (ac) ਵੋਲਟੇਜ਼ ਦੇ ਰੈਕਟੀਫਿਕੇਸ਼ਨ (ਆਲਟਰਨੇਟਿੰਗ ਕਰੰਟ ਨੂੰ ਇਕੋ ਦਿਸ਼ਾ ਵਿੱਚ ਰਹਿਣ ਲਈ ਮਜਬੂਰ ਕਰਨਾ) ਲਈ ਵਰਤੋਂ ਵਿੱਚ ਲਿਆਂਦਾ ਜਾਂ ਸਕਦਾ ਹੈ। ਕੈਪੀਸਟਰ ਜਾਂ ਢੁਕਵੇਂ ਫਿਲਟਰ ਦੀ ਵਰਤੋਂ ਨਾਲ ਰੈਕਟੀਫਾਈਡ ਕਰੰਟ dc ਵੋਲਟੇਜ਼ ਪ੍ਰਾਪਤ ਕੀਤੀ ਜਾ ਸਕਦੀ ਹੈ।

15) ਕੁਝ ਖਾਸ ਕੰਮਾਂ ਲਈ ਇਸਤੇਮਾਲ ਕਰਨ ਵਾਲੇ ਡਾਇਓਡ ਵੀ ਹੁੰਦੇ ਹਨ।

16) ਜੇਨਰ ਡਾਇਓਡ ਇੱਕ ਅਜਿਹੀ ਹੀ ਖਾਸ ਵਰਤੋਂ ਵਾਲੀ ਡਾਇਓਡ ਹੈ। ਜ਼ੇਨਰ ਡਾਇਓਡ ਵਿੱਚ, ਰਿਵਰਸ ਬਾਇਸ ਵਿਚ ਇੱਕ ਨਿਸ਼ਚਿਤ ਵੋਲਟੇਜ਼ ਦੇ ਬਾਦ ਕਰੰਟ ਇਕਦਮ ਵੱਧ ਜਾਂਦਾ ਹੈ (ਬ੍ਰੇਕਡਾਊਨ ਵੋਲਟੇਜ)। ਜ਼ੇਨਰ ਡਾਇਓਡ ਦਾ ਇਹ ਗੁਣ *ਵੋਲਟੇਜ਼ ਨਿਯੰਤਰਕ* (Voltage regulation) ਦੇ ਰੂਪ ਵਿਚ ਵਰਤਿਆ ਜਾਂਦਾ ਹੈ।

17) p-n ਜੰਕਸ਼ਨ ਨੂੰ ਬਹੁਤ ਸਾਰੀਆਂ ਫੋਟੋਨਿਕ ਜਾਂ ਪ੍ਰਕਾਸ਼ ਇਲੈਕਟ੍ਰਾਨਕੀ ਯੁਕਤੀਆਂ (opto electronic devices) ਪ੍ਰਾਪਤ ਕਰਨ ਲਈ ਵੀ ਵਰਤਿਆ ਜਾਂਦਾ ਹੈ,ਜਿਹਨਾਂ ਵਿਚ ਭਾਗ ਲੈਣ ਵਾਲੇ ਤੱਤਾਂ ਵਿਚੋਂ ਇੱਕ ਤੱਤ ਫੋਟਾਨ ਹੈ। (a) ਫੋਟੋਡਾਇਓਡ, ਜਿਸ ਵਿੱਚ ਫੋਟੋਨ ਉਤੇਜਨ ਦਾ ਨਤੀਜਾ ਰਿਵਰਸ ਸੈਚੁਰੇਸ਼ਨ ਕਰੰਟ ਪਰਿਵਰਤਨ ਹੈ, ਪ੍ਰਕਾਸ਼ ਦੀ ਤੀਬਰਤਾ ਮਾਪਨ ਵਿਚ ਸਹਾਇਕ ਹੁੰਦਾ ਹੈ। (b) ਸੋਲਰ ਸੈਲ ਫੋਟਾਨ ਊਰਜਾ ਨੂੰ ਬਿਜਲਈ ਊਰਜਾ ਵਿੱਚ ਪਰਿਵਰਤਿਤ ਕਰਦਾ ਹੈ। (c) ਪ੍ਰਕਾਸ਼ ਉਤਸਰਜਕ ਡਾਇਓਡ (LED) ਅਤੇ ਡਾਇਓਡ ਲੇਜ਼ਰ (diode laser) ਜਿਸ ਵਿਚ ਬਾਇਸ ਵੋਲਟੇਜ਼ ਦੁਆਰਾ ਇਲੈਕਟ੍ਰਾਨ ਉਤੇਜਨ ਦੇ ਕਾਰਨ ਪ੍ਰਕਾਸ਼ ਦਾ ਉਤਪਾਦਨ ਹੁੰਦਾ ਹੈ।

18) ਟ੍ਰਾਂਜਿਸਟਰ ਇੱਕ n-p-n ਜਾਂ p-n-p ਜੰਕਸ਼ਨ ਯੁਕਤੀ ਹੈ। ਵਿਚਕਾਰਲਾ ਟ੍ਰਾਂਜਿਸਟਰ ਬਲਾਕ (ਪਤਲਾ ਤੇ ਘਟ ਡੋਪ) 'ਆਧਾਰ' ਜਦੋਂਕਿ ਹੋਰ ਦੂਸਰੇ ਇਲੈਕਟ੍ਰਾਡ 'ਉਤਸਰਜਕ' ਅਤੇ 'ਸੰਗ੍ਰਹਿਕ' ਕਹਾਉਂਦੇ ਹਨ। ਉਤਸਰਜਕ ਆਧਾਰ ਜੰਕਸ਼ਨ ਫਾਰਵਰਡ ਬਾਇਸਡ, ਜਦੋਕਿ ਸੰਗ੍ਰਹਿਕ ਆਧਾਰ ਜੰਕਸ਼ਨ ਰਿਵਰਸ ਬਾਇਸਡ ਹੁੰਦਾ ਹੈ।

19) ਟ੍ਰਾਂਜਿਸਟਰ ਇਸ ਤਰ੍ਹਾਂ ਨਾਲ ਜੋੜਿਆ ਜਾਂਦਾ ਹੈ ਕਿ C ਜਾਂ E ਜਾਂ B ਇਨੱਪੁਟ ਅਤੇ ਆਉਟਪੁਟ ਦੋਨੋਂ ਵਿਚ ਸਾਂਝਾ ਹੋ ਸਕਦਾ ਹੈ। ਇਸਲਈ, ਟ੍ਰਾਂਜਿਸਟਰ ਤਿੰਨ ਕਨਫਿਗਰੇਸ਼ਨਾਂ ਵਿੱਚ ਵਰਤਿਆ ਜਾ ਸਕਦਾ ਹੈ। ਸਾਂਝਾ ਉਤਸਰਜਕ (CE), ਸਾਂਝਾ ਸੰਗ੍ਰਹਿਕ (CC) ਅਤੇ ਸਾਂਝਾ ਆਧਾਰ (CB) । ਨਿਸ਼ਚਿਤ I_B ਦੇ ਲਈ I_C ਅਤੇ V_{CE} ਦੇ ਵਿਚਕਾਰ ਆਲੇਖ ਆਉਟਪੁਟ ਕਰੈਕਟਰਿਸਟਿਕ ਕਹਾਉਂਦਾ ਹੈ, ਜਦੋਂਕਿ ਸਥਿਰ V_{CE} ਦੇ ਲਈ I_B ਅਤੇ V_{CE} ਦੇ ਵਿਚਕਾਰ ਆਲੇਖ ਇਨੱਪੁਟ ਕਰੈਕਟਰਿਸਟਿਕ ਕਹਾਉਂਦਾ ਹੈ। CE- ਕਨਫਿਗਰੇਸ਼ਨ ਲਈ ਮਹੱਤਵਪੂਰਨ ਟ੍ਰਾਂਜਿਸਟਰ ਪੈਰਾਮੀਟਰ ਹਨ

ਇਨੱਪੁਟ ਪ੍ਰਤੀਰੋਧ, $r_i = \left(\frac{\Delta V_{BE}}{\Delta I_B}\right)_{V_{CE}}$

ਆਉਟਪੁਟ ਪ੍ਰਤੀਰੋਧ, $r_o = \left(\frac{\Delta V_{CE}}{\Delta I_C}\right)_{I_B}$

ਕਰੰਟ ਐਮਪਲੀਫਿਕੇਸ਼ਨ ਫੈਕਟਰ, $\beta = \left(\frac{\Delta I_C}{\Delta I_B}\right)_{V_{CE}}$

20) ਟ੍ਰਾਂਜਿਸਟਰ ਨੂੰ ਇੱਕ ਐਮਪਲੀਫਾਇਅਰ ਅਤੇ ਆਸੀਲੇਟਰ ਦੀ ਤਰ੍ਹਾਂ ਵਰਤਿਆ ਜਾ ਸਕਦਾ ਹੈ। ਅਸਲ ਵਿੱਚ, ਆਸੀਲੇਟਰ ਨੂੰ ਇਕ ਅਜਿਹੇ ਸਵੈ ਪੋਸ਼ੀ ਐਮਪਲੀਫਾਇਅਰ ਦੀ ਤਰ੍ਹਾਂ ਵੀ ਮੰਨਿਆ ਜਾ ਸਕਦਾ ਹੈ। ਜਿਸ ਵਿੱਚ ਆਉਪੁਟ ਦੇ ਇੱਕ ਅੰਸ਼ ਨੂੰ ਇਨੱਪੁਟ ਵਿਚ ਸਮਾਨ ਕਲਾ (phase) (ਧਨਾਤਮਕ ਫੀਡਬੈਂਕ) ਵਿਚ ਫੀਡਬੈਕ ਕੀਤਾ ਜਾਂਦਾ ਹੈ। ਸਾਂਝਾਉਤਸਰਜਕ ਕਨਫਿਗਰੇਸ਼ਨ ਵਿੱਚ ਟ੍ਰਾਂਜਿਸਟਰ ਐਮਪਲੀਫਾਇਅਰ ਦਾ ਵੋਲਟੇਜ਼ ਗੇਨ ਹੈ, $A_v = \left(\frac{v_o}{v_i}\right) = \beta \frac{R_C}{R_B}$, ਜਿਥੇ Rc,RB ਕ੍ਰਮਵਾਰ ਸਰਕਟ ਦੇ ਸੰਗ੍ਰਹਿਕ ਦੇ ਆਧਾਰ ਵੱਲ ਦੇ ਪ੍ਰਤੀਰੋਧ ਹਨ।

21) ਜਦੋ ਟ੍ਰਾਂਜਿਸਟਰ ਦੀ ਵਰਤੋਂ ਕਟ ਆਫ ਜਾਂ ਸੰਤ੍ਰਿਪਤ ਅਵਸਥਾ ਵਿੱਚ ਕਰਦੇ ਹਨ ਤਾਂ ਇਹ ਸਵਿਚ ਦੀ ਤਰ੍ਹਾਂ ਕਾਰਜ ਕਰਦਾ ਹੈ।

22) ਕੁਝ ਵਿਸ਼ੇਸ਼ ਸਰਕਟ ਹਨ ਜੋ 0 ਤੇ 1 ਪੱਧਰ ਤੋਂ ਬਣੇ ਹੋਏ ਅੰਕਿਕ ਡਾਟਾ ਦਾ ਸੰਚਾਲਨ ਕਰਦੇ ਹਨ। ਇਹ ਅੰਕੀ ਇਲੈਕਟ੍ਰਾਨਕੀ ਦੇ ਵਿਸ਼ੇ ਨੂੰ ਬਣਾਉਂਦਾ ਹੈ।

23) ਵਿਸ਼ੇਸ਼ ਤਰਕ ਕਿਰਿਆ ਦਾ ਪਾਲਨ ਕਰਨ ਵਾਲੇ ਮਹਤਵਪੂਰਨ ਅੰਕੀ ਸਰਕਟ ਤਰਕ ਗੇਟ (logic gates) ਕਹਾਉਂਦੇ ਹਨ। ਇਹ OR, AND, NOT, NAND, ਅਤੇ NOR ਗੇਟ ਹਨ।

24) ਆਧੁਨਿਕ ਯੁਗ ਦੇ ਸਰਕਟ ਵਿੱਚ ਕਈ ਤਰਕ ਸੰਗਤ ਗੇਟ ਜਾਂ ਸਰਕਟਾਂ ਨੂੰ ਇੱਕ ਇਕੱਲੀ 'ਚਿਪ' ਵਿੱਚ ਇੰਟੈਗਰੇਟਡ ਕਰਦੇ ਹਨ, ਜਿਹਨਾਂ ਨੂੰ ਇੰਟੈਗਰੇਟਡ ਸਰਕਟ (IC) ਕਹਿੰਦੇ ਹਨ।

ਵਿਚਾਰਣਯੋਗ ਵਿਸ਼ੇ (points to ponder)

1) ਅਰਧ ਚਾਲਕਾਂ ਵਿੱਚ ਉਰਜਾ ਬੈਂਡ (Ec ਜਾਂ Ev) ਸਪੇਸ ਵਿਚ ਇਕੋ ਥਾਂ ਤੇ ਨਹੀਂ ਹਨ (space delocalized) ਇਸ ਤੋਂ ਭਾਵ ਹੈ ਕਿ ਇਹ ਠੋਸ ਵਿੱਚ ਕਿਸੇ ਖਾਸ ਸਥਾਨ ਤੇ ਸਥਿਤ ਨਹੀਂ ਹਨ। ਉਰਜਾਵਾਂ ਕੁੱਲ ਦੀ ਔਸਤ ਹਨ। ਜਦੋਂ ਤੁਸੀਂ ਇਕ ਚਿੱਤਰ ਦੇਖਦੇ ਹੋ ਜਿਸ ਵਿੱਚ Ec ਜਾਂ Ev ਸਰਲ ਬੈਂਡ ਉਰਜਾ ਪੱਧਰ ਦੇ ਤਲ ਤੇ ਅਤੇ ਸੰਯੋਜਕਤਾ ਬੈਂਡ ਉਰਜਾ ਪੱਧਰ ਦੇ ਸਿਰੇ ਤੇ ਲੈਣਾ ਚਾਹੀਦਾ ਹੈ।

2) ਤੱਤਾਂ ਵਾਲੇ ਅਰਧ ਚਾਲਕਾਂ (Si ਜਾਂ Ge) ਤੋਂ n- ਕਿਸਮ ਜਾਂ p- ਕਿਸਮ ਦੇ ਅਰਧ ਚਾਲਕਾਂ ਦੀ ਪ੍ਰਾਪਤੀ ਲਈ 'ਡੋਪੈਂਟਾਂ' (dopants) ਨੂੰ ਦੋਸ਼ (defect) ਵਜੋਂ ਮਿਲਾਇਆ ਜਾਂਦਾ ਹੈ। ਯੌਗਿਕ ਅਰਧ ਚਾਲਕਾਂ ਵਿੱਚ ਸਾਪੇਖ ਸਟੋਕੀਓਮੀਟਰੀਕ (stoichiometric) ਅਨੁਸਾਰ ਵਿੱਚ ਪਰਿਵਰਤਨ ਅਰਧ ਚਾਲਕ ਦੀ ਕਿਸਮ ਵਿੱਚ ਵੀ ਪਰਿਵਰਤਨ ਕਰ ਸਕਦਾ ਹੈ। ਉਦਾਹਰਣ ਲਈ, ਆਦਰਸ਼ GaAs ਵਿਚ Ga ਅਤੇ As ਦਾ ਅਨੁਪਾਤ 1:1 ਹੈ, ਪਰ GaAs ਵਿਚ Ga ਦੀ ਵੱਧ ਮਾਤਰਾ ਜਾਂ As ਦੀ ਵੱਧ ਮਾਤਰਾ ਵਾਲੇ ਕ੍ਰਮਵਾਰ $Ga_{1.1}\ As_{0.9}$ ਜਾਂ $Ga_{0.9}As_{1.1}$ ਹੋ ਸਕਦੇ ਹਨ। ਆਮ ਕਰਕੇ ਦੋਸ਼ਾਂ (defects) ਦੀ ਮੌਜੂਦਗੀ ਅਰਧ ਚਾਲਕਾਂ ਦੇ ਗੁਣਾਂ ਨੂੰ ਕਈ ਤਰ੍ਹਾਂ ਨਾਲ ਨਿਯੰਤਰਿਤ ਕਰਦੀ ਹੈ।

3) ਟ੍ਰਾਂਜਿਸਟਰ ਵਿੱਚ ਆਧਾਰ ਖੇਤਰ ਪਤਲਾ ਅਤੇ ਘੱਟ ਡੋਪ ਕੀਤਾ ਹੁੰਦਾ ਹੈ, ਨਹੀਂ ਤਾਂ ਇਨੱਪੁਟ ਵੱਲ ਆਉਣ ਵਾਲੇ ਇਲੈਕਟ੍ਰਾਨ ਜਾਂ ਹੋਲ (ਮੰਨ ਲਉ CE ਕਨਫਿਗਰੇਸ਼ਨ ਵਿੱਚ ਉਤਸਰਜਕ) ਸੰਗ੍ਰਹਿਕ ਤੱਕ ਪੁੱਜ ਨਹੀਂ ਸਕਦੇ।

4) ਅਸੀਂ ਆਸੀਲੇਟਰ ਦਾ ਇੱਕ ਧਨਾਤਮਕ ਫੀਡ ਬੈਕ ਐਮਪਲੀਫਾਇਅਰ ਦੇ ਰੂਪ ਵਿੱਚ ਵਰਣਨ ਕੀਤਾ ਹੈ। ਸਥਾਈ ਡੋਲਨਾਂ ਲਈ, ਆਉਟਪੁੱਟ ਵੋਲਟੇਜ਼ (Vo) ਨਾਲ ਵੋਲਟੇਜ਼ ਫੀਡਬੈਕ (Vfb) ਇਸ ਤਰ੍ਹਾਂ ਹੋਣੀ ਚਾਹੀਦੀ ਹੈ ਕਿ ਐਮਪਲੀਫੀਕੇਸ਼ਨ (A) ਦੇ ਬਾਦ ਇਹ ਮੁੜ Vo ਹੋ ਜਾਣਾ ਚਾਹੀਦਾ। ਜੇ ਕੋਈ, ਅੰਸ਼ β^{1} ਦੀ ਫੀਡਬੈਕ ਕੀਤੀ ਜਾਵੇ ਤਾਂ $V_{fb} = V_o.\beta^{1}$ ਐਮਪਲੀਫਿਕੇਸ਼ਨ ਦੇ ਬਾਅਦ ਇਸਦਾ ਮਾਨ $A(v_o . \beta^{1})$ ਦੇ ਬਰਾਬਰ ਹੋਣਾ ਚਾਹੀਦਾ ਹੈ। ਇਸਦਾ ਅਰਥ ਇਹ ਹੈ ਕਿ ਸਥਾਈ ਡੋਲਨਾਂ ਦੇ ਟਿਕਾਉ ਬਣੇ ਰਹਿਣ ਲਈ ਕਸੌਟੀ AB = 1 ਹੈ। ਇਸ ਨੂੰ ਬਾਰਕਹਾਉਜੇਨ ਕਸੌਟੀ (Barkausen's criteria) ਕਹਿੰਦੇ ਹਨ।

5) ਆਸੀਲੇਟਰ ਵਿੱਚ ਫੀਡਬੈਕ ਸਮਾਨ ਕਲਾ (ਧਨਾਤਮਕ ਫੀਡਬੈਕ) ਵਿਚ ਹੈ। ਇਹ ਫੀਡਬੈਕ ਵੋਲਟੇਜ਼ ਉਲਟ ਕਲਾ (opposite phase) (ਰਿਣਾਤਮਕ ਫੀਡਬੈਕ) ਵਿੱਚ ਹੈ ਤਾਂ ਗੇਨ (gain) 1 ਤੋਂ ਘੱਟ ਹੈ ਅਤੇ ਇਹ ਕਦੇ ਵੀ ਆਸੀਲੇਟਰ ਦੀ ਤਰ੍ਹਾਂ ਕਾਰਜ ਨਹੀਂ ਕਰ ਸਕਦਾ। ਬਲਕਿ ਇਹ ਇੱਕ ਘੱਟ ਗੇਨ ਵਾਲਾ ਐਮਪਲੀਫਾਇਅਰ ਹੋਵੇਗਾ। ਜਦੋਂਕਿ, ਰਿਣਾਤਮਕ ਫੀਡਬੈਕ ਐਮਪਲੀਫਾਇਅਰ ਵਿਚ ਸ਼ੋਰ (noise) ਅਤੇ ਰੂਪ ਵਿਗਾੜ (distortion) ਨੂੰ ਵੀ ਘੱਟ ਕਰਦੀ ਹੈ, ਜੋ ਇਕ ਲਾਭਦਾਇਕ ਲਛਣ ਹੈ।

ਅਭਿਆਸ (Exercise)

14.1 ਕਿਸੇ n- ਕਿਸਮ ਦੇ ਸਿਲੀਕਾਨ ਲਈ ਨਿਮਨ ਲਿਖਤ ਵਿਚੋਂ ਕਿਹੜਾ ਕਥਨ ਸੱਚ ਹੈ ?

(a) ਇਲੈਕਟ੍ਰਾਨ ਬਹੁਗਿਣਤੀ ਚਾਰਜ ਕੈਰੀਅਰ ਹੈ ਅਤੇ ਟ੍ਰਾਈਵੇਲੈਂਟ ਪ੍ਰਮਾਣੂ ਡੋਪੈਂਟ ਹੈ।

(b) ਇਲੈਕਟ੍ਰਾਨ ਘਟ ਗਿਣਤੀ ਵਾਹਕ ਹਨ ਅਤੇ ਪੈਂਟਾਵੇਲੈਂਟ ਪਰਮਾਣੂ ਡੋਪੈਂਟ ਹਨ।

(c) ਹੋਲ ਘਟ ਗਿਣਤੀ ਵਾਹਕ ਹਨ ਅਤੇ ਪੈਂਟਾਵੇਲੈਂਟ ਪਰਮਾਣੂ ਡੋਪੈਂਟ ਹਨ।

(d) ਹੋਲ ਬਹੁਗਿਣਤੀ ਵਾਹਕ ਹਨ ਅਤੇ ਟ੍ਰਾਈਵੇਲੈਂਟ ਪਰਮਾਣੂ ਡੋਪੈਂਟ ਹਨ।

14.2 ਅਭਿਆਸ 14.1 ਵਿਚ ਦਿੱਤੇ ਗਏ ਕਥਨ ਵਿਚੋਂ ਕਿਹੜੇ p- ਕਿਸਮ ਦੇ ਅਰਧ ਚਾਲਕਾਂ ਦੇ ਲਈ ਸੱਚ ਹਨ ?

14.3 ਕਾਰਬਨ, ਸਿਲੀਕਾਨ ਅਤੇ ਜਰਮੇਨੀਅਮ, ਹਰੇਕ ਵਿਚ ਚਾਰ ਸੰਯੋਜਕ ਇਲੈਕਟ੍ਰਾਨ ਹਨ। ਇਹਨਾਂ ਦੀ ਵਿਸ਼ੇਸ਼ਤਾ ਸੰਯੋਜਕਤਾ ਬੈਂਡ ਅਤੇ ਚਾਲਨ ਬੈਂਡ ਨੂੰ ਵੱਖ ਕਰਨ ਵਾਲੇ ਉਰਜਾ ਬੈਂਡ ਅੰਤਰਾਲ ਦੁਆਰਾ ਸਪਸ਼ਟ ਕੀਤੀ ਜਾਂਦੀ ਹੈ ਜੋ ਕ੍ਰਮਵਾਰ $(Eg)_c$, $(Eg)_{si}$ ਅਤੇ $(Eg)_{Ge}$ ਦੇ ਬਰਾਬਰ ਹਨ।

ਨਿਮਨਲਿਖਤ ਵਿਚੋਂ ਕਿਹੜਾ ਕਥਨ ਸੱਚ ਹੈ ?

(a) $(Eg)_{si} < (Eg)_{Ge} < (Eg)_c$

(b) $(Eg)_c < (Eg)_{Ge} < (Eg)_{si}$

(c) $(Eg)_c < (Eg)_{si} < (Eg)_{ge}$

(d) $(Eg)_c = (Eg)_{si} = (Eg)_{ge}$

14.4 ਬਿਨਾਂ ਬਾਇਸ p-n ਜੰਕਸ਼ਨ ਤੋਂ, ਹੋਲ p- ਖੇਤਰ ਤੋਂ n-ਖੇਤਰ ਵਿਚ ਵਿਸਰਿਤ (diffuse) ਹੁੰਦੇ ਹਨ, ਕਿਉਂਕਿ
(a) n- ਖੇਤਰ ਵਿਚ ਮੁਕਤ ਇਲੈਕਟ੍ਰਾਨ ਉਹਨਾਂ ਨੂੰ ਆਕਰਸ਼ਿਤ ਕਰਦੇ ਹਨ।
(b) ਇਹ ਪੁਟੈਂਸ਼ਲ ਅੰਤਰ ਦੇ ਕਾਰਨ ਜੰਕਸ਼ਨ ਦੇ ਪਾਰ ਗਤੀ ਕਰਦੇ ਹਨ।
(c) p- ਖੇਤਰ ਵਿੱਚ ਹੋਲ ਘਣਤਾ, n- ਖੇਤਰ ਵਿਚ ਇਹਨਾਂ ਦੀ ਘਣਤਾ ਤੋਂ ਵੱਧ ਹੈ।
(d) ਉਪਰੋਕਤ ਸਾਰੇ।
14.5 ਜਦੋਂ p-n ਜੰਕਸ਼ਨ ਤੇ ਫਾਰਵਰਡ ਬਾਇਸ ਇਸਤੇਮਾਲ ਕੀਤਾ ਜਾਂਦਾ ਹੈ, ਤਾਂ ਇਹ
(a) ਪੁਟੈਂਸ਼ਲ ਬੈਰੀਅਰ ਵਧਾਉਂਦਾ ਹੈ।
(b) ਬਹੁਗਿਣਤੀ ਵਾਹਕ ਕਰੰਟ ਨੂੰ ਸਿਫਰ ਕਰ ਦਿੰਦਾ ਹੈ।
(c) ਪੁਟੈਂਸ਼ਲ ਬੈਰੀਅਰ ਨੂੰ ਘੱਟ ਕਰ ਦਿੰਦਾ ਹੈ।
(d) ਉਪਰੋਕਤ ਵਿਚੋਂ ਕੋਈ ਨਹੀਂ।
14.6 ਟ੍ਰਾਂਜਿਸਟਰ ਦੀ ਕਿਰਿਆ ਲਈ ਹੇਠ ਲਿਖਿਆਂ ਵਿਚੋਂ ਕਿਹੜਾ ਕਥਨ ਸੱਚ ਹੈ
(a) ਆਧਾਰ, ਉਤਸਰਜਕ ਅਤੇ ਸੰਗ੍ਰਹਿਕ ਖੇਤਰਾਂ ਦਾ ਸਾਈਜ਼ ਅਤੇ ਡੋਪੈਂਟ ਘਣਤਾ ਸਮਾਨ ਹੋਣੀ ਚਾਹੀਦੀ ਹੈ।
(b) ਆਧਾਰ ਖੇਤਰ ਬਹੁਤ ਪਤਲਾ ਅਤੇ ਘੱਟ ਡੋਪ ਕੀਤਾ ਹੋਣਾ ਚਾਹੀਦਾ ਹੈ।
(c) ਉਤਸਰਜਕ ਜੰਕਸ਼ਨ ਫਾਰਵਰਡ ਬਾਇਸ ਹੈ ਅਤੇ ਸੰਗ੍ਰਹਿਕ ਜੰਕਸ਼ਨ ਰਿਵਰਸ ਬਾਇਸ ਹੈ।
(d) ਉਤਸਰਜਕ ਜੰਕਸ਼ਨ ਅਤੇ ਸੰਗ੍ਰਹਿਕ ਜੰਕਸ਼ਨ ਦੋਵੇਂ ਹੀ ਫਾਰਵਰਡ ਬਾਇਸ ਹਨ।
14.7 ਕਿਸੇ ਟ੍ਰਾਂਜਿਸਟਰ ਐਮਪਲੀਫਾਇਅਰ ਦੇ ਲਈ ਵੋਲਟੇਜ਼ ਗੇਨ
(a) ਸਾਰੀਆਂ ਆਵ੍ਰਿਤੀਆਂ ਲਈ ਬਾਰਬਰ ਰਹਿੰਦਾ ਹੈ।
(b) ਉੱਚ ਅਤੇ ਨਿਮਨ ਆਵ੍ਰਿਤੀਆਂ ਤੇ ਉੱਚ ਹੁੰਦਾ ਹੈ ਅਤੇ ਵਿਚਕਾਰਲੀਆਂ ਆਵ੍ਰਿਤੀਆਂ ਦੀ ਰੇਂਜ ਵਿੱਚ ਅਚਲ ਰਹਿੰਦਾ ਹੈ।
(c) ਉੱਚ ਅਤੇ ਨਿਮਨ ਆਵ੍ਰਿਤੀਆਂ ਤੇ ਘੱਟ ਹੁੰਦਾ ਹੈ ਅਤੇ ਵਿਚਕਾਰਲੀਆਂ ਆਵ੍ਰਿਤੀਆਂ ਦੀ ਰੇਂਜ ਵਿੱਚ ਅਚਲ ਰਹਿੰਦਾ ਹੈ।
(d) ਉਪਰੋਕਤ ਵਿਚੋਂ ਕੋਈ ਨਹੀਂ
14.8 ਅਰਧ ਤਰੰਗੀ ਰੈਕਟੀਫਾਇਅਰ ਵਿੱਚ, ਜੇ ਇਨੱਪੁਟ ਆਵ੍ਰਿਤੀ 50Hz ਹੈ ਤਾਂ ਆਉਟਪੁਟ ਆਵ੍ਰਿਤੀ ਕਿੰਨੀ ਹੈ? ਸਮਾਨ ਇਨਪੁਟ ਆਵ੍ਰਿਤੀ ਲਈ ਪੂਰਣ ਤਰੰਗ ਰੈਕਟੀਫਾਇਅਰ ਦੀ ਆਉਟਪੁਟ ਆਵ੍ਰਿਤੀ ਕਿੰਨੀ ਹੈ?
14.9 CE- ਟ੍ਰਾਂਜਿਸਟਰ ਐਮਪਲੀਫਾਇਅਰ ਲਈ, 2k Ω ਦੇ ਸੰਗ੍ਰਹਿਕ ਪ੍ਰਤੀਰੋਧ ਦੇ ਸਿਰਿਆਂ ਤੇ ਧੁਨੀ ਵੋਲਟੇਜ਼ 2V ਹੈ। ਮੰਨ ਲਓ ਕਿ ਟ੍ਰਾਂਜਿਸਟਰ ਦਾ ਕਰੰਟ ਐਮਪਲੀਫਾਇਅਰ ਗੁਣਾਂਕ 100 ਹੈ। ਜੇ ਆਧਾਰ ਪ੍ਰਤੀਰੋਧ 1k Ω ਹੈ ਤਾਂ ਇਨੱਪੁਟ ਸੰਕੇਤ (signal) ਵੋਲਟੇਜ਼ ਅਤੇ ਆਧਾਰ ਕਰੰਟ ਪਤਾ ਕਰੋ।
14.10 ਇੱਕ ਦੇ ਬਾਦ ਇੱਕ ਲੜੀਵੱਧ ਵਿੱਚ ਦੋ ਐਮਪਲੀਫਾਇਅਰ ਜੋੜੇ ਗਏ ਹਨ। ਪਹਿਲੇ ਐਮਪਲੀਫਾਇਅਰ ਦਾ ਵੋਲਟੇਜ਼ ਗੇਨ 10 ਅਤੇ ਦੂਸਰੇ ਦਾ ਵੋਲਟੇਜ਼ ਗੇਨ 20 ਹੈ। ਜੇ ਇਨੱਪੁਟ ਸਿਗਨਲ 0.01 ਵੋਲਟ ਹੈ ਤਾਂ ਆਉਟਪੁਟ ਆਲਟਰਨੇਟ ਸਿਗਨਲ ਦੀ ਗਣਨਾ ਕਰੋ।
14.11 ਕੋਈ p-n ਫੋਟੋਡਾਇਓਡ 2.8 eV ਬੈਂਡ ਅੰਤਰਾਲ ਵਾਲੇ ਅਰਧ ਚਾਲਕ ਤੋਂ ਬਣਿਆ ਹੈ। ਕੀ ਇਹ 6000 nm ਦੀ ਤਰੰਗ ਲੰਬਾਈ ਨੂੰ ਸੰਸੂਚਤ (detect) ਕਰ ਸਕਦਾ ਹੈ?

ਹੋਰ ਅਭਿਆਸ (additional exercise)

14.12 ਸਿਲੀਕਾਨ ਪ੍ਰਮਾਣੂਆਂ ਦੀ ਗਿਣਤੀ 5×10^{28} ਪ੍ਰਤੀ m^3 ਹੈ। ਇਸ ਨੂੰ ਨਾਲੋ ਨਾਲ ਆਰਸੇਨਿਕ ਦੇ 5×10^{22} ਪ੍ਰਮਾਣੂ ਪ੍ਰਤੀ m^3 ਅਤੇ ਇੰਡੀਅਮ ਦੇ 5×10^{20} ਪ੍ਰਮਾਣੂ ਪ੍ਰਤੀ m^3 ਨਾਲ ਡੋਪ ਕੀਤਾ ਗਿਆ ਹੈ। ਇਲੈਕਟ੍ਰਾਨ ਅਤੇ ਹੋਲ ਦੀ ਗਿਣਤੀ ਦੀ ਗਣਨਾ ਕਰੋ। ਦਿੱਤਾ ਹੈ ਕਿ $n_i = 1.5 \times 10^{16} m^{-3}$ । ਦਿੱਤਾ ਗਿਆ ਪਦਾਰਥ n- ਕਿਸਮ ਦਾ ਹੈ ਜਾਂ p- ਕਿਸਮ ਦਾ?

14.13 ਕਿਸੇ ਇੰਟਰਿੰਜਿਕ ਅਰਧ ਚਾਲਕ ਵਿਚ ਊਰਜਾ ਅੰਤਰਾਲ Eg ਦਾ ਮਾਨ 1.2eV ਹੈ। ਇਸ ਦੀ ਹੋਲ ਗਤੀਸ਼ੀਲਤਾ (mobility) ਇਲੈਕਟ੍ਰਾਨ ਗਤੀਸ਼ੀਲਤਾ ਦੀ ਤੁਲਨਾ ਵਿਚ ਕਾਫੀ ਘੱਟ ਹੈ ਅਤੇ ਤਾਪਮਾਨ ਤੇ ਨਿਰਭਰ ਨਹੀਂ ਹੈ। ਇਸ ਦੀ 600 K ਤੇ 300K ਚਾਲਕਤਾਵਾਂ (conductivity) ਦਾ ਕੀ ਅਨੁਪਾਤ ਹੈ। ਇਹ ਮੰਨੋ ਕਿ ਇੰਟਰਿੰਜਿਕ ਵਾਹਕ ਘਣਤਾ n_i ਦੀ ਤਾਪਮਾਨ ਨਿਰਭਰਤਾ ਇਸ ਤਰ੍ਹਾਂ ਵਿਅਕਤ ਹੁੰਦੀ ਹੈ।

$$n_i = n_0 \exp\left(-\frac{E_g}{2k_B T}\right)$$

ਜਿਥੇ n_0 ਇੱਕ ਸਥਿਰ ਅੰਕ ਹੈ।

14.14 ਕਿਸੇ p-n ਜੰਕਸ਼ਨ ਡਾਇਓਡ ਵਿੱਚ ਕਰੰਟ I ਨੂੰ ਇਸ ਤਰ੍ਹਾਂ ਦਰਸਾਇਆ ਜਾ ਸਕਦਾ ਹੈ

$$I = I_0 \exp\left(\frac{eV}{2k_B T} - 1\right)$$

ਜਿਥੇ I_0 ਨੂੰ ਰਿਵਰਸ ਸੰਤ੍ਰਿਪਤ ਕਰੰਟ ਕਹਿੰਦੇ ਹਨ, V ਡਾਇਉਡ ਦੇ ਸਿਰਿਆਂ ਤੇ ਵੋਲਟੇਜ਼ ਹੈ ਅਤੇ ਇਹ ਫਾਰਵਰਡ ਬਾਇਸ ਦੇ ਲਈ ਧਨਾਤਮਕ ਅਤੇ ਰਿਵਰਸ ਬਾਇਸ ਦੇ ਲਈ ਰਿਣਾਤਮਕ ਹੈ। I ਡਾਇਓਡ ਵਿਚੋਂ ਪ੍ਰਵਾਹਿਤ ਕਰੰਟ ਹੈ, k_B ਬੋਲਟਜਮਾਨ ਸਥਿਰ ਅੰਕ (8.6×10^{-5} eV/K ਹੈ ਅਤੇ T ਪਰਮ ਤਾਪਮਾਨ ਹੈ। ਜੇ ਕਿਸੇ ਦਿੱਤੇ ਗਏ ਡਾਇਓਡ ਦੇ ਲਈ $I_0 = 5 \times 10^{-12}$ A ਅਤੇ T = 300 K ਹੈ,ਤਾਂ

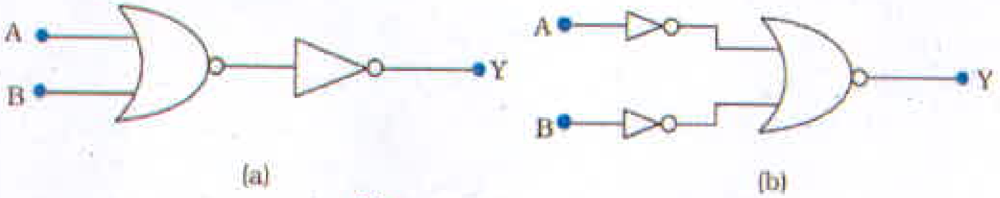
(a) 0.6 V ਫਾਰਵਰਡ ਵੋਲਟੇਜ਼ ਦੇ ਲਈ ਫਾਰਵਰਡ ਕਰੰਟ ਕਿੰਨਾ ਹੋਵੇਗਾ ?

(b) ਜੇ ਡਾਇਓਡ ਦੇ ਸਿਰਿਆਂ ਤੇ ਵੋਲਟੇਜ਼ ਨੂੰ ਵਧਾਕੇ 0.7 V ਕਰ ਦੇਈਏ ਤਾਂ ਕਰੰਟ ਵਿੱਚ ਕਿੰਨਾ ਵਾਧਾ ਹੋ ਜਾਵੇਗਾ।

(c) ਗਤੀਕ ਪ੍ਰਤੀਰੋਧ (dynamic resistance) ਕਿੰਨਾ ਹੈ ?

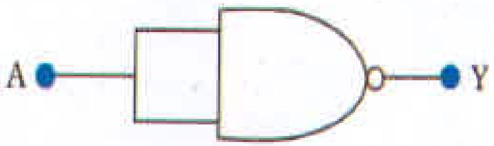
(d) ਜੇ ਰਿਵਰਸ ਵੋਲਟੇਜ਼ ਨੂੰ 1V ਤੋਂ 2V ਕਰ ਦਈਏ ਤਾਂ ਕਰੰਟ ਦਾ ਮਾਨ ਕਿੰਨਾਂ ਹੋਵੇਗਾ ?

14.15 ਚਿੱਤਰ 14.44 ਵਿੱਚ ਦੋ ਸਰਕਟ ਦਿੱਤੇ ਗਏ ਹਨ। ਇਹ ਦਰਸਾਓ ਕਿ ਸਰਕਟ (a) OR ਗੇਟ ਦੀ ਤਰ੍ਹਾਂ ਵਿਵਹਾਰ ਕਰਦਾ ਹੈ ਜਦੋਂ ਕਿ ਸਰਕਟ (b) AND ਗੇਟ ਦੀ ਤਰ੍ਹਾਂ ਕਾਰਜ ਕਰਦਾ ਹੈ।



ਚਿੱਤਰ 14.44

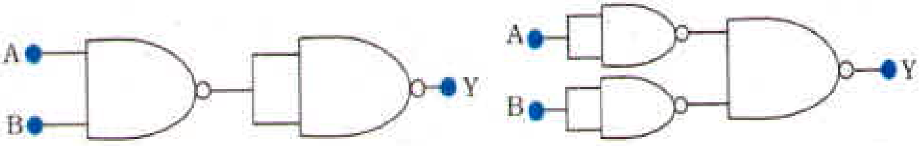
14.16 ਹੇਠਾਂ ਦਿੱਤੇ ਗਏ ਚਿੱਤਰ 14.45 ਵਿਚਲੇ ਢੰਗ ਨਾਲ ਜੋੜੇ ਗਏ NAND ਗੇਟ ਦਾ ਟਰੁੱਥ ਟੇਬਲ ਬਣਾਓ।



ਚਿੱਤਰ 14.45

ਇਸ ਤਰ੍ਹਾਂ ਸਰਕਟ ਦੁਆਰਾ ਕੀਤੀ ਜਾਣ ਵਾਲੀ ਯਥਾਰਥ ਤਰਕ ਕਿਰਿਆ ਦੀ ਪਛਾਣ ਕਰੋ।

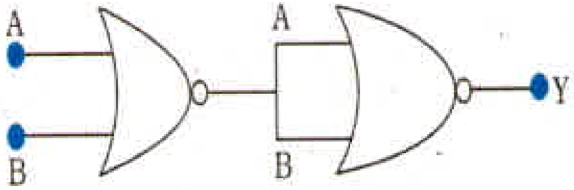
14.17 ਤੁਹਾਨੂੰ ਚਿੱਤਰ 14.46 ਵਿੱਚ ਦਰਸਾਏ ਅਨੁਸਾਰ ਸਰਕਟ ਦਿੱਤੇ ਗਏ ਹਨ ਜਿਹਨਾਂ ਵਿੱਚ NAND ਗੇਟ ਜੁੜੇ ਹਨ। ਇਹਨਾਂ ਦੋਨਾਂ ਸਰਕਟਾਂ ਦੁਆਰਾ ਕੀਤੇ ਜਾਣ ਵਾਲੇ ਤਰਕ ਕਾਰਜਾਂ ਦੀ ਪਛਾਣ ਕਰੋ।



(a) (b)

ਚਿੱਤਰ 14.46

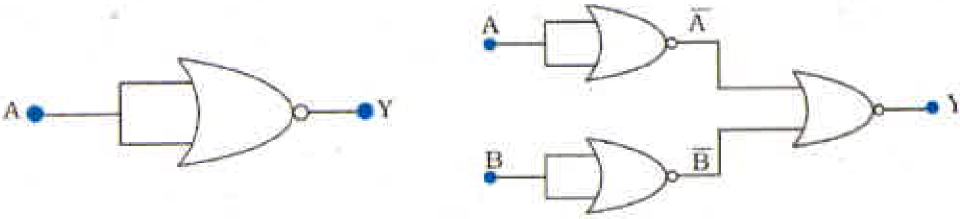
14.18 ਚਿੱਤਰ 14.47 ਵਿੱਚ ਦਿੱਤੇ ਗਏ NOR ਗੇਟ ਜੁੜੇ ਸਰਕਟ ਦਾ ਟਰੁੱਥ ਟੇਬਲ ਲਿਖੋ ਅਤੇ ਇਸ ਸਰਕਟ ਦੁਆਰਾ ਕੀਤੀ ਗਈ ਕਿਰਿਆ (OR,AND,NOT) ਦੀ ਪਛਾਣ ਕਰੋ।



ਚਿੱਤਰ 14.47

ਸੰਕੇਤ:- A = 0, B = 1 ਤਾਂ ਦੂਸਰੇ NOR ਗੇਟ ਦੀ ਇਨੱਪੁਟ A ਅਤੇ B, 0 ਹੋਣਗੇ ਅਤੇ ਇਸ ਤਰ੍ਹਾਂ Y=1 ਹੋਵੇਗਾ। ਇਸ ਤਰ੍ਹਾਂ A ਅਤੇ B ਦੇ ਦੂਸਰੇ ਸੰਯੋਜਨਾਂ ਦੇ ਲਈ Y ਦੇ ਮਾਨ ਪ੍ਰਾਪਤ ਕਰੋ। OR, AND, NOT ਗੇਟਾਂ ਦੇ ਟਰੱਥ ਟੇਬਲਾਂ ਨਾਲ ਤੁਲਨਾ ਕਰੋ ਅਤੇ ਸਹੀ ਵਿਕਲਪ ਪ੍ਰਾਪਤ ਕਰੋ।

14.19 ਚਿੱਤਰ 14.48 ਵਿੱਚ ਦਰਸਾਏ ਗਏ ਸਿਰਫ NOR ਗੇਟਾਂ ਦੇ ਬਣੇ ਸਰਕਟ ਦਾ ਟਰੁੱਥ ਟੇਬਲ ਬਣਾਓ। ਦੋਨਾਂ ਸਰਕਟਾਂ ਦੁਆਰਾ ਕੀਤੀਆਂ ਗਈਆਂ ਤਰਕ ਕਿਰਿਆਵਾਂ (OR, AND, NOT) ਦੀ ਪਛਾਣ ਕਰੋ।



(a) (b)

ਚਿੱਤਰ 14.48

ਅਭਿਆਸ ਦੇ ਉੱਤਰ

14.1 (c)

14.2 (d)

14.3 (c)

14.4 (c)

14.5 (c)

14.6 (b), (c)

14.7 (c)

14.8 ਅੱਧੀ ਤਰੰਗ ਲਈ 50Hz; ਪੂਰੀ ਤਰੰਗ ਲਈ 100Hz

14.9 $v_i = 0.01$ V; $I_B = 10\ \mu A$

14.10 2 V

14.11 ਨਹੀਂ (hv ਦਾ ਮਾਨ Eg ਤੋਂ ਵੱਧ ਹੀ ਹੈ)

14.12 $n_e \approx 4.95 \times 10^{22}$; $n_h = 4.75 \times 10^{9}$; n-ਕਿਸਮ ਦਾ ਕਿਉਂਕਿ $n_e >> n_h$
ਸੰਕੇਤ: ਚਾਰਜ ਉਦਾਸੀਨਤਾ ਲਈ $N_D - N_A = n_e - n_h$; $n_e . n_h = n_i^2$

ਇਹਨਾਂ ਸਮੀਕਰਨਾਂ ਨੂੰ ਹੱਲ ਕਰਨ ਤੇ, $n_e = \frac{1}{2}\,[(N_D - N_A)$ [illegible]

14.13 1×10^5

14.14 **(a)** 0.0629 A, **(b)** 2.97 A, **(c)** 0.336 Ω

(d) ਦੋਨੋਂ ਵੋਲਟੇਜਾਂ ਦੇ ਲਈ ਕਰੰਟ I ਦਾ ਮਾਨ ਲਗਭਗ I_0 ਦੇ ਬਰਾਬਰ ਹੋਵੇਗਾ, ਇਸ ਤੋਂ ਪਤਾ ਲਗਦਾ ਹੈ ਕਿ ਰਿਵਰਸ ਬਾਇਸ ਵਿਚ ਗਤਿਕ ਪ੍ਰਤਿਰੋਧ ਦਾ ਮਾਨ ਅਨੰਤ ਹੋਵੇਗਾ ।

14.16 NOT:

A	Y
0	1
1	0

14.17 **(a)** AND **(b)** OR

14.18 OR गेट

14.19 **(a)** NOT, **(b)** AND